

浙江大学工程师学院

工程类硕士专业学位研究生专业实践训练

考 核 报 告

姓名：_____刘润

学号：_____21860268

专业学位类别（领域）：_____集成电路工程

校内导师：_____黄科杰

校外合作导师（或现场导师）：_____陈华锋

浙江大学工程师学院制

2020年 12月 2日

填表说明

一、本报告中的“实践单位”必须是校外实践单位、定向研究生归属委托培养单位，以及校内经教学管理部或下属分院认定的工程创新与训练中心、校企共建联合实验室及实践基地等。

二、本报告中相关的技术或数据如涉及知识产权保护、军工项目保密等内容，请作脱密处理。

三、请用宋体小四字号撰写本报告，可另行附页或增加页数，A4 纸双面打印。

四、考核报告最终将上网公布，接受社会监督。研究生必须严守学术道德、遵循学术规范。杜绝弄虚作假、抄袭和剽窃他人科研成果、捏造或篡改数据及其他学术不端行为；缺失学术诚信、违反学术规范者，一经查实，该研究生专业实践训练考核成绩作 0 分处理，并按学校及国家有关规定严肃查处。

一、专业实践训练整体情况

实践单位名称	珠海艾派克微电子有限公司杭州研发中心		
实践单位地点	杭州市西湖区华星路 99 号 A408		
实践岗位名称	芯片设计工程师		
专业实践训练时间	集中进行	2020 年 05 月 17 日开始 至 2020 年 11 月 17 日结束	
		专业实践训练累计 184 天（单位考核前），其中项目研究天数 160 天（单位考核前）	
<p>(1) 基本概况（含实践单位简介、实习实践内容等）</p> <p>珠海艾派克微电子有限公司成立于 2004 年，是一家从事集成电路芯片设计的国际认定高新技术企业，拥有 CPU 设计技术、多核 SoC 专用芯片设计技术、安全芯片设计技术、通用耗材芯片设计技术等核心技术，是国内专业的从打印机主控 SoC 芯片到耗材加密芯片全系列打印机芯片设计公司，也是打印机通用耗材芯片的全球供应商。公司经营范围包括研究开发、开发、生产和销售自产的各种类 IC、IT 产品及配件；集成电路设计、研发、测试及销售；提供 IC、IT、集成电路方面的技术服务和软件开发；打印机耗材及其配件的批发以及进出口业务。本人在珠海艾派克微电子有限公司杭州研发中心实习期间担任芯片设计工程师，主要从事项目是基于 FPGA 的深度学习加速器研究，负责的工作主要是使用将深度学习的语音关键词检测模型部署在 FPGA 上进行推理计算。</p>			
<p>(2) 项目研究概述（含项目名称、项目来源、项目经费、主要研究目标和技术难点等）</p> <p>项目名称：基于 FPGA 的深度学习加速器研究 项目来源：浙大艾派克联合实验室项目 项目经费：10 万 主要研究目标和技术难点：使用硬件描述语言，将深度学习的语音关键词检测模型部署在 FPGA 上进行推理计算，初步实现在 FPGA 上的深度学习模型加速。使用 FPGA 开发板可以从外部存储器 DDR 中读取原始语音信号，在 FPGA 芯片中完成语音信号的前端特征提取和后端的卷积神经网络加速，并通过相应设备对于语音信号进行正确分类指示。本项目为低功耗语音关键词检测 ASIC 设计预研，主要为验证整体电路功能性</p>			

是否正确已经对部分数字电路进行优化，方便后续进行专用 ASIC 芯片设计。技术难点为如何使用数字电路进行语音信号特征提取以及卷积神经网络计算内核的设计。

(3) 项目开展情况（含项目研究内容、研究方案及技术路线，研究团队分工、本人承担任务及完成情况，存在问题与改进建议等，不少于 500 字。）

研究内容：使用 FPGA 硬件加速基于深度卷积神经网络的语音关键词检测模型，支持从外部 DDR 中读取语音信号，选择适当的语音特征提取器，根据语音特征使用卷积神经网络计算内核进行模型推理计算，并通过一定的显示装置可视化地表示语音的分类。

方案及技术路线：根据设计需要，首先明确关键词检测模型的精度和模型大小，明确硬件设计的功耗以及面积指标，然后进行软硬件划分。通过对当下流行的关键词检测模型进行分析比较，评估各种方案的优劣，结合需要制定最终的模型设计方案。完成软件模型选择之后，选择硬件设计架构，进行硬件子模块划分，明确各个子模块之间的接线关系，画出总体硬件设计架构图，从而给出完整软硬件设计方案。接着进行子模块的 RTL 实现，仿真，随后进行子模块的连接整合，成为一个完成的顶层设计模块，进行仿真验证，逻辑综合，布局布线，生成 bit 流文件下载到 FPGA 开发板中进行功能验证，方便后续对于数字电路的优化和修改。主要设计路线如下：

(1) 设计规划：根据硬件设计需要达到的具体功能、功耗、分类精度等不同性能指标，制定精准完备的设计规划书，给出具体性能指标数据，给出具体设计规格文件，按照设计要求，进行后续软件模型选择和修改，初步构思整体硬件架构，完成项目初步设计；

(2) 模型选择：阅读大量相关文献，找出符合设计指标的关键词检测模型，使用深度学习框架进行模型训练和推理，得到我们想要的深度学习推理模型，提取模型参数，为后续硬件设计进行准备；

(3) 硬件模型设计：根据语音关键词检测任务特点将设计分为前端语音信号特征提取和后端卷积神经网络分类，随后划分在不同端中子模块，明确各个子模块的功能和连接方式，重点对卷积神经网络计算内核进行设计，对采用何种计算架构进行分析，采用最符合设计要求的架构，完成整体硬件模型的前期设计；

(4) 子模块及整体模块设计：使用 verilog HDL 语言对特征提取和神经网络分类器进行设计，采用自下向顶的设计模式，完成各个子模块的功能设计和功能仿真，在子模块设计正确的前提下对各个子模块进行连接，得到整体硬件的顶层设计。根据制定的验证计划，编写测试用例，对于顶层设计进行前仿功能验证，检查设计时候达到功能

需求，进行功能覆盖率检查和代码覆盖率检查，完成所有 RTL 设计；

(5) 功耗仿真：使用 FPGA 开发套件进行逻辑综合，得到门级网络 Netlist，使用综合后的网表，进行功耗仿真，使用 PTPX 进行功耗评估；

(6) 时序分析和布局布线：使用 FPGA 开发套件对设计时序进行验证和修正，检查电路设计是否存在建立时间和保持时间违例，对时钟信号进行单独布线，确定各种功能电路摆放位置是否正确；

(6) FPGA 验证：使用 FPGA 开发套件得到设计的 bit 流文件，将 bit 流文件下载到 FPGA 上，进行原型验证，主要验证整体设计功能是否正确；

团队分工：项目经理负责整个整体项目的架构设计和团队成员之间的分工协作，各成员负责相应的计划书书写，软件模型确认，RTL 设计完成，时序分析，布局布线和 FPGA 板上验证。

本人在此次项目中主要负责软件模型的选择和硬件 RTL 设计的完成。首先是阅读大量文献，选择不同的关键词检测模型进行分析测试，选择模型复杂度最小，模型精度分类最高的深度学习模型。在模型测试过程中还对模型结构进行了适当的修改，让软件模型更加适应设计要求，在不降低精度的前提下模型参数更少，模型复杂度更低。得到软件模型中的深度学习权重参数。整体硬件架构设计和子模块的划分，其中包括前端特征提取中的预加重模块、分帧模块、FFT 模块、Mel 滤波器模块等，包括后端卷积神经网络分类器中卷积计算内核的设计，整体架构的选择和设计，对于卷积计算中计算内核阵列的摆放，内核之间数据流动的次序，整体 Dataflow 控制模块，前后端数据交互 IO 口等。完成了子模块的所有设计和顶层模块的搭建，完成了子模块的功能仿真和顶层模块的所有仿真。

已完成任务：使用深度学习框架 pytorch 完成各种软件模型性能测试和评估，选择了最适合的网络模型，对相应模型进行了适当修改；完成硬件整体架构设计，完成各个子模块设计，完成整体顶层模块设计，完成子模块和顶层模块设计的功能仿真，最终的结果显示功能达到设计要求；

改进建议：采取 model compression 的方式，在软件层面对模型进行量化和剪枝等，以得到更加轻量级网络，可以进一步降低硬件设计复杂度和功耗。

二、专业实践训练收获

(一) 围绕考核评价指标体系，举例说明以下收获（不少于 800 字）

在公司实习期间，本人学习了与深度学习加速器相关的设计方法，掌握了一整套与深度学习加速器相关的设计流程，对于基于深度学习的软硬件协同设计有了更加深度的认识，并在完成自己的设计任务之余，对于设计项目的开发和管理流程有了一定的经验积累。在项目过程中，我掌握了语音关键词检测(KWS)的实现原理和设计过程，掌握了机器学习和深度学习的基本模型，掌握了深度学习框架 pytorch 的基本使用流程，掌握了 FPGA 芯片控制 DDR 存储器的基本原理和实现方法，掌握了基于脉动阵列的卷积神经网络加速器的设计架构，掌握了卷积计算内核的设计方法等等。在整个项目的工作中，我一步一步深入学习项目的环境平台的搭建，从下载软件开始，到开发环境的搭建，到使用 python 程序构建深度学习网络，到网络的训练测试和参数的提取，软件模型的部分几乎是从无到有地进行探索尝试，并且中间碰到了很多的问题。这些问题中有些是程序设计的问题，有些是环境搭建的问题，我通过网上的搜索和与其他同事的交流，加上自己反复的尝试，终于得到了自己想要的模型。在硬件设计中，我强化了自己从顶层设计划分到子模块 verilog 实现最后到顶层模块的设计能力，让自己对于硬件设计有了更进一步的理解。在设计中涉足了已经很少见到的数字信号处理部分，学会使用 Mel 滤波器的使用和 FFT 模块的调用；学习了不同的卷积神经网络内核的设计原理和性能指标比较，学习了基于不同设计模式下的深度学习加速器的异同，并且选择了脉动阵列式的整体加速器架构；通过对脉动阵列数据的控制，掌握了关于神经网络不同的 Dataflow 的设计模式，进一步强化了自己在硬件设计中对于数据流的控制能力。在和不同的同事合作的过程中，我逐渐具备了一名优秀工程师应有的基本素养。对于项目中的技术路线和技术难点保持有强烈的好奇心，保持了自主学习的积极性，拥有不断学习的冲劲。在不断地解决问题的过程中一方面提升了自己的动手和实践能力，另一方面强化了自己对于知识和基本原理的理解。在于同事工作的过程中可以做到沟通顺畅，通力合作，可以很好地融入团队，在团队的工作中乐于提出自己的问题和分享自己的见解，做到了和团队共同进步的目标。

(二) 取得成效

本人设计的基于 FPGA 的关键词检测加速器作为关键词检测 ASIC 设计原型验证部分，对于实际相关芯片设计具有很大的指导意义。在 AI 大数据量，大计算量的时代，对于芯片低功耗的要求越来越凸显，尤其是对于关键词检测任务的应用场景，由于需要芯片长期处于开启状态以对于语音做到时刻检测，故低功耗的关键词检测芯片设计就显得尤为重要。同时，关键词检测任务应用广泛，而关键词检测芯片则可以应用于手机，平板，智能家居，智慧城市等领域。所以通过 FPGA 对于芯片设计的原型验证，对于其功能和功耗的预先验证，对于其后续设计和进一步优化有着重要的意义。

本人学位论文选题基于前述项目的研究成果，针对于语音信号前端特征提取中的关键

模块 FFT 进行功耗优化，以期进一步降低整体关键词检测芯片的功耗。在数字领域的设计中，对于 FFT 的优化已经有了很多的研究，毕业设计则换种思路，利用存内计算模式对于 FFT 进行优化设计。传统的冯诺依曼架构对于高并行，高数据吞吐的 FFT 计算不仅会产生严重的“内存墙”效应，还会产生大量能耗，限制硬件效能。而存内计算 (CIM) 技术则突破了传统的冯诺依曼瓶颈，实现了存储单元和逻辑单元的融合，故基于存内计算技术的低功耗 FFT 设计方案是很有前景的。首先，对于传统数字电路，数据从存储到计算单元的搬运是功耗产生的重要一步，如果可以将计算单元和存储单元融合为一体，则可以大大减少所产生的功耗，而存内计算技术则具有这样的优点；其次，对于传统的 FFT 计算来说，普通的矩阵运算对于存内计算来说并不具有优点，因为一方面是矩阵太大，消耗存内计算单元较多，另一方面是输入数据较多，硬件设计并不灵活。对于以上两点，可以采用 FFT 混合基的方式，对于 N 点的复合 FFT 进行分解，分解为几级串联的小点 FFT 计算，这样既可以节省资源，又可以做到灵活应用；最后，对于小点的 FFT 计算可以采用矩阵乘加计算，而存内计算模式对于乘加累积计算是很友好的，所以对于小点的 FFT 采用存内计算模式是很合适的。总之，基于存内计算的 FFT 计算可以大幅减少 FFT 计算功耗，进而减少整体关键词检测芯片设计的功耗需求，同时采用基于混合基分解的方式，可以灵活地在存内计算块中完成小点的 FFT 计算，通过不同级的级联以得到最终的 FFT 计算结果。

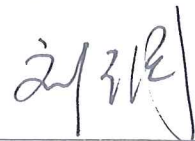
3. 在校期间主要研究成果【含产品与样机、专利（含申请）、著作、软件著作权、论文、标准、获奖、成果转化等】

成果名称	类别含产品与样机、专利（含申请）、著作、软件著作权、论文、标准、获奖、成果转化等]	发表时间/授权或申请时间等	刊物名称/专利授权或申请号等	本人排名/总人数	学校排名/总参与单位数
------	---	---------------	----------------	----------	-------------

本人承诺

在专业实践训练及考核报告撰写过程中，如实提供材料，严守学术道德、遵循学术规范。

签字：



2020 年 12 月 2 日

三、考核评价

<p>校外合作 导师(或现 场导师)</p> <p>评价</p>	<p>重点对研究生项目研究开展情况、职业素养、行业知识掌握、环境和岗位适应能力、工程实践能力、团队协作能力, 以及通过技术创新、成果转化、解决工程实际问题等取得的经济和社会效益等方面的评价:</p> <p>刘润同学很好地完成了基于FPGA的语音关键字识别任务设计, 在实习中积极好学, 善于合作, 该设计为后续ASIC设计打下了良好基础。刘润同学在实习中展现出扎实的数字电路设计基本能力, 对于深度学习加速器的掌握能力不同以往, 作能力, 该设计很好地完成了既定目标和设计指标。</p> <p>校外合作导师 (或现场导师) 签字: _____ 年 月 日</p>
<p>校内导师</p> <p>评价</p>	<p>重点对研究生科学素质、基础及专业知识掌握、技术应用创新能力、取得的研究成果、项目研究与学位论文撰写的相关程度等方面的评价:</p> <p>刘润研究和设计了基于FPGA的语音关键字网络的硬件加速电路, 较好地完成了项目所给定的任务, 掌握了深度学习加速器、集成电路设计方面的基本专业知识。</p> <p>校内导师签字: 黄科杰 2020年12月2日</p>

<p>实践单位 过程考核 意见</p>	<p>实际实践开始时间: 2020年05月17日 实际实践结束时间: 2020年11月17日</p> <p>专业实践训练累计天数: 184 其中项目研究天数: 160.</p> <p>实践单位过程考核结果: <input type="checkbox"/>优秀 <input type="checkbox"/>良好 <input type="checkbox"/>合格 <input type="checkbox"/>不合格</p> <p>审核签字(公章): _____ 年 月 日</p>
<p>最终考核 结果审核 备案</p>	<p>考核总成绩(由现场答辩考核成绩 90%+单位过程考核成绩 10%组成):</p> <p>是否重修: <input type="checkbox"/>是 <input type="checkbox"/>否</p> <p>教学管理部(或相关分院)审核签字(公章): _____ 年 月 日</p>

四、相关支撑材料

在校期间主要研究成果【含产品与样机、专利（含申请）、著作、软件著作权、论文、标准、获奖、成果转化等】证明材料原件扫描件，具体提交要求如下：

1. 产品与样机扫描件包含企业证明材料（含产品与样机功能及创新性介绍、社会经济效益、个人贡献说明及相关照片等）。

2. 授权专利扫描件包含专利证书授权页；未授权专利扫描件包含专利受理书扫描件和专利申请书扫描件。

3. 著作扫描件包含封面、封底和版权页。

4. 软件著作权扫描件包含著作权证书和登记申请表。

5. 论文扫描件包含封面、封底、目录和论文全文（含收录证明）。

6. 标准扫描件包含封面、版权页、发布公告、前言和目次。

7. 获奖扫描件包含显示单位和个人排名的获奖证书。

8. 成果转化扫描件包含企业证明材料（含成果技术说明、社会经济效益、个人贡献说明及相关照片等）。