

浙江大学工程师学院
工程类硕士专业学位研究生专业实践训练
考
核
报
告

姓名：_____ 杜俊慧

学号：_____ 21860273

专业学位类别（领域）：_____ 集成电路工程

校内导师：_____ 沈海斌

校外合作导师（或现场导师）：_____ 刘智力

浙江大学工程师学院制

年 月 日

填表说明

一、本报告中的“实践单位”必须是校外实践单位、定向研究生归属委托培养单位，以及校内经教学管理部或下属分院认定的工程创新与训练中心、校企共建联合实验室及实践基地等。

二、本报告中相关的技术或数据如涉及知识产权保护、军工项目保密等内容，请作脱密处理。

三、请用宋体小四字号撰写本报告，可另行附页或增加页数，A4 纸双面打印。

四、考核报告最终将上网公布，接受社会监督。研究生必须严守学术道德、遵循学术规范。杜绝弄虚作假、抄袭和剽窃他人科研成果、捏造或篡改数据及其他学术不端行为；缺失学术诚信、违反学术规范者，一经查实，该研究生专业实践训练考核成绩作 0 分处理，并按学校及国家有关规定严肃查处。

一、专业实践训练整体情况

实践单位名称	珠海艾派克微电子有限公司杭州研发中心		
实践单位地点	杭州市西湖区华星路 99 号 A408		
实践岗位名称	芯片设计工程师		
专业实践训练时间	集中进行	2019 年 07 月 09 日开始 至 2020 年 01 月 10 日结束	
		专业实践训练累计 185 天（单位考核前），其中项目研究天数 160 天（单位考核前）	
（1）基本概况（含实践单位简介、实习实践内容等） <p>珠海艾派克微电子有限公司成立于 2004 年，是一家从事集成电路芯片设计的国家认定高新技术企业，拥有 CPU 设计技术、多核 SoC 专用芯片设计技术、安全芯片设计技术、通用耗材芯片设计技术等核心技术。是国内专业的从打印机主控 SoC 芯片到耗材加密芯片全系列打印机芯片设计公司，也是打印机通用耗材芯片的全球供应商。本人在珠海艾派克微电子有限公司杭州研发中心实习期间担任芯片设计工程师，主要参与的项目有打印机 MCU 芯片设计项目，负责的工作主要是模块的设计、验证及流片测试。</p>			
（2）项目研究概述（含项目名称、项目来源、项目经费、主要研究目标和技术难点等） <p>项目名称：打印机 MCU 芯片设计 项目来源：浙大艾派克联合实验室项目 项目经费：100 万 主要研究目标和技术难点：设计一款具备 AHB 从机接口的嵌入式 Flash 加速控制器，支持对 Flash 进行读取、编程、页擦、片擦等操作，通过高速缓存技术进行读取加速，具备低功耗接口和存储器读写保护功能。嵌入式 Flash 作为打印机 MCU 芯片的程序存储器，CPU 通过 Flash 控制器从 Flash 中读取用户程序，读取速度对打印机 MCU 芯片的性能至关重要。嵌入式 Flash 芯片具备固定的访问延迟，MCU 芯片工作于低频时，CPU 可以单周期读取指令，当 MCU 芯片工作于高频时，Flash 的访问延迟成为性能瓶颈，嵌入式 Flash 控制器设计的过程中，技术难点即为读取加速问题，为提高读</p>			

取性能，通过加入高速缓存技术，降低 CPU 读取 Flash 内容时的等待延迟。

（3）项目开展情况（含项目研究内容、研究方案及技术路线，研究团队分工、本人承担任务及完成情况，存在问题与改进建议等，不少于 500 字。）

研究内容：设计一款具备 AHB 从机接口的嵌入式 Flash 加速控制器，支持对 Flash 进行读取、编程、页擦、片擦等操作，通过高速缓存技术进行读取加速，具备低功耗接口和存储器读写保护功能。

方案和技术路线：首先根据需求，明确模块要达到的功能，性能，功耗及面积指标。然后进行软硬件划分，对各种设计方案进行分析比较，评估各种方案的优劣，结合需求制定最终的设计方案，设计模块的整体架构，并进行子模块划分。其次进行 RTL 实现，仿真验证，逻辑综合。将设计的嵌入式 Flash 控制器集成到项目中，进行 FPGA 原型验证。并进行功耗仿真，性能评测。再由后端进行时序收敛和布局布线。技术路线如下：

（1）规格制定：根据芯片需要达到的具体功能、功耗、和性能方面的要求，对不同厂家的 Flash 参数进行比较，选定功耗较低，面积较小，访问速度较快，成本较低的芯片。工艺选择，需要考量各种参数，如工艺生产周期、工艺成品率、工艺生产时间的安排等；需保持和芯片制造厂的良好合作关系，获取相应的逻辑库和物理库，用于后续逻辑综合。

（2）详细设计：明确模块要达到的功能，性能，功耗及面积指标。然后进行软硬件划分，对各种设计方案进行分析比较，评估各种方案的优劣，结合需求制定最终的设计方案，设计模块的整体架构，并进行子模块划分。

（3）RTL 实现：采用硬件描述语言完成嵌入式 Flash 控制器的设计。

（4）功能仿真：首先制定验证计划，然后编写验证用例，进行前仿功能验证，检查设计是否达到功能需求。进行功能覆盖率检查和代码覆盖率检查。

（5）FPGA 原型验证：将设计映射到 FPGA 上，制作 bit，在 FPGA 上进行原型验证。

（6）逻辑综合：基于目标工艺的逻辑库，根据设定的面积、时序和功耗等方面的约束，把设计实现的 RTL 代码翻译成门级网表 Netlist。

（7）静态时序分析和布局布线：在时序上对电路进行验证，检查电路是否存在建立时间和保持时间的违例。确定各种功能电路的摆放位置，先对时钟信号单独布线，再对普通信号布线，形成版图。

（8）功耗仿真：用综合后的网表，进行功耗仿真，使用 PTPX 进行功耗评估。

团队分工：项目经理负责整个打印机 MCU 项目的架构设计，各部门成员负责相应模块的 RTL 设计、验证、集成、FPGA 原型验证、逻辑综合等工作。

本人在打印机 MCU 项目中承担的任务是设计嵌入式 Flash 加速控制器，包括整体硬件架构的设计，子模块的划分，包括总线接口子模块，寄存器子模块，高速缓存子模块，Nor-Flash 接口协议转换子模块，多路复用器子模块。确定高速缓存子模块的架构，包括缓存的地址映射方式，替换策略，行长，容量的选取，采用关键字优先技术，缓存缺失时首先读回缺失字，再进行缓存行剩余字的填充。并考虑通过路预测技术，在缓存缓存缺失时提前发起缺失请求，降低缺失代价，同时有利于减少空余 TAG 路的读取，降低功耗。总线接口子模块用于采样 CPU 通过 AMBA 总线发起的读写请求相关的控制信号、地址信号和数据信号，并返回读数据和响应信号。通过配置寄存器子模块中的寄存器实现对 Nor-Flash 存储器的不同访问模式，包括控制整片擦除操作，页擦除操作，写操作，普通读操作，VREAD 读操作，RECALL 读操作，LVCTL 读操作；配置子模块，用于芯片上电时自动完成 Nor-Flash 设备配置寄存器配置操作；Nor-Flash 接口协议转换子模块，配合寄存器子模块，实现将总线接口子模块采样到的读写操作时序转换为 Nor-Flash 端口协议时序。多路复用器子模块，实现选择由配置子模块或 Nor-Flash 接口协议转换子模块产生的 Nor-Flash 端口控制信号输出到 Nor-Flash 存储器。对于 CPU 通过 AMBA 总线发起的 Nor-Flash 存储器读访问请求，高速缓存子模块首先判断读地址是否位于缓存中，若高速缓存命中，则直接从高速缓存子模块返回数据给总线接口子模块，不访问 Nor-Flash 存储器；否则若高速缓存缺失，则向 Nor-Flash 接口协议转换子模块发起 Nor-Flash 存储器读访问请求。控制器还支持 Flash 的读写保护，用户首先需要对寄存器进行解锁操作，才能对未进行写保护的 Flash 页进行编程和擦除操作，否则需要解除读写保护后再操作。控制器具备低功耗接口，支持通过配置寄存器来使 Flash 进入低功耗模式。

已完成嵌入式 Flash 加速控制器的架构设计，RTL 实现，功能验证，并集成在打印机 MCU 项目中，通过了 FPGA 原型验证，并进行了后仿真，使用 PTPX 进行功耗仿真和评估。并使用 coremark 测试基准，对 CPU 通过控制器访问 Flash 进行读取性能评测。

改进建议：高速缓存可以增加锁定功能，对有可能由于容量缺失造成的被频繁的指令进行锁定，减少不必要的替换，降低对性能和功耗的影响。高速缓存可以支持静态或动态重构，达到对不同任务不同的加速效果。也可以进一步考虑加入分支缓存技术，加速分支指令的读取。

二、专业实践训练收获

（一）围绕考核评价指标体系，举例说明以下收获（不少于 800 字）

实习期间，本人学习了与高级微控制器总线 AMBA AHB、Cache、Flash、MCU 等相关的知识，以及 SOC 设计方法。并在完成自己负责的设计任务的过程中更深入的理解项目中涉及的知识点和原理，AHB 总线知识应用起来更加得心应手。嵌入式 Flash 控制器设计的过程，让我深入理解了数字前端设计的流程和方法。在 MCU 整个项目的集成和验证工作中，我一步步深入学习项目的环境平台的搭建，项目的中断环境的搭建，并从验证模块的过程中深入理解整个 MCU 项目。编写验证 case 进行 ip 的前端验证，在调试的过程中，遇到了许许多多的问题，有环境上的问题，有 case 的问题，有集成的问题，有设计的问题；从一只菜鸟开始不断摸索和请教，逐渐提高 debug 的能力，并逐渐改善 case 的编写，以提高可移植性。验证 MCU 外设模块时，从一个模块的手册开始学习，先了解模块的行为，理解它的功能，并看懂相关的控制寄存器含义，一点点加深对模块功能的理解。初步验证的时候，先从模块的接口信号入手，提高验证覆盖率，在不断调试的过程中，理解模块的接口信号的意义，和其工作的流程，以及模块与系统中其他模块的交互。逐渐学习到系统运行的原理，模块相关的总线接口，与 DMA 的接口，给到 CPU 的中断，理解模块的操作流程，才能在调试的时候通过现象，分析问题的原因在哪里。并逐步深入了解项目的环境，如 VCS 各种运行脚本的大概流程。然后做了后仿的工作，学到后仿是带延时的仿真，与前端仿真的基本区别是使用综合后标了 sdf 的网表进行验证，而仿真中最常遇见的问题就是 x 态带来的问题，如未初始化的寄存器，如悬空的 IO，如时序不满足，都可能导致仿真出 x，学会了使用 vcs 编译参数 initreg 来对寄存器进行初始化，以消除 x 态传播，学会了分析导致 timing violation 的原因，如果是建立时间，保持时间不满足，需要让后端重新修时序，如果是同步器的第一级触发器，则可以设置 no timing。

在和工程师们一起奋斗的过程中，我逐渐具备了一名优秀的工程师应有的基本素养。对项目中遇到的新技术充满好奇心，保持自主学习的积极性，不断学习新的技能，遇到问题结合原理进行分析，在解决问题的过程中逐步提高 debug 的能力，从系统的角度对项目中出现的问题进行分析定位，不断总结，积累项目经验，提升定位问题的能力。乐于和大家分享自己学习到的新技能，与大家共同进步！

（二）取得成效

本人设计的嵌入式 Flash 加速控制器集成在打印机 MCU 芯片中，已成功流片。该款 MCU 具有功耗低、容量大、可移植性好、FLASH 擦除/编程速度快等特点。目前可广泛应用于微型票据打印机、POS 机、读卡器、机械手、平衡车、手持云台、电机控制、汽车电子、指纹锁以及 LCD 显示屏等应用领域。

本人学位论文选题基于前述项目研究成果，进一步研究缓存行长自适应技术，来优化加速效果。前述控制器采用基于缓存的原理来加速 Flash 的访问速度，其缓存行大小采用固定值。在程序空间局部性较好时，采用较大的缓存行性能更好，然而对于空间

局部性较差的情况，出现跳转时由于填充较长缓存行而产生较长的等待延迟，可见固定的行大小对一个给定的应用程序可能不是最佳的。缓存行填充的过程中，会把周围地址的数据预取到缓存或专用预取缓冲区。一个有效的缓存行预取填充方案通过减少平均内存访问时间 (AMAT) 来提高系统性能，因为预取的数据在一个存储空间中可用，可以以更短的延迟访问。较大的缓存行预抓取有它自己的开销。有一些问题需要解决，以确保实现预取填充的成本不会超过从中获得的好处。不必要的预取数据会导致能量开销和处理器实际从主存储器请求的数据的额外延迟。何时预取填充是另一个要考虑的因素。预取填充应该及时完成，以获得最大的效益。过早的预取填充可能会导致预取数据在潜在使用之前被逐出。预取时间过晚实际上会破坏预取填充的目的，因为它不会隐藏数据访问延迟。最后，应该回答关于在哪里存储预取数据的问题。预取的数据可以与所要求的数据一起直接带到缓存中，也可以放在单独的预取缓冲区中。存储在缓存中会减少存储实际请求数据的有效缓存容量，而单独的预取缓冲区将需要额外的空间。总之，高效的缓存行预取填充机制能够正确地预测所需数据量和及时地获取数据，并将数据存储在与开销最小的地方。故相较固定行大小的缓存，采用由硬件根据所观察到的应用程序对缓存行的访问情况不断自适应调整行大小的高速缓存可以进一步提高性能。适应性可以潜在地使每个应用程序更接近最佳架构配置，从而获得最佳性能。它还允许在应用程序内部和跨应用程序更好地利用和共享系统资源。

3. 在校期间主要研究成果【含产品与样机、专利（含申请）、著作、软件著作权、论文、标准、获奖、成果转化等】

成果名称	类别[含产品与样机、专利（含申请）、著作、软件著作权、论文、标准、获奖、成果转化等]	发表时间/授权或申请时间等	刊物名称/专利授权或申请号等	本人排名/总人数	学校排名/总参与单位数
------	--	---------------	----------------	----------	-------------

本人承诺

在专业实践训练及考核报告撰写过程中，如实提供材料，严守学术道德、遵循学术规范。

签字：

年 月 日

三、考核评价

<div>校外合作 导师(或现 场导师)</div> <div>评价</div>	<div>重点对研究生项目研究开展情况、职业素养、行业知识掌握、环境和岗位适应能力、工程实践能力、团队协作能力，以及通过技术创新、成果转化、解决工程实际问题等取得的经济和社会效益等方面的评价：</div> <div>校外合作导师（或现场导师）签字：_____年 月 日</div>
<div>校内导师</div> <div>评价</div>	<div>重点对研究生科学素质、基础及专业知识掌握、技术创新能力、取得的研究成果、项目研究与学位论文撰写的相关程度等方面的评价：</div> <div>校内导师签字：_____年 月 日</div>

四、相关支撑材料

在校期间主要研究成果【含产品与样机、专利（含申请）、著作、软件著作权、论文、标准、获奖、成果转化等】证明材料原件扫描件，具体提交要求如下：

1. 产品与样机扫描件包含企业证明材料（含产品与样机功能及创新性介绍、社会经济效益、个人贡献说明及相关照片等）。

2. 授权专利扫描件包含专利证书授权页；未授权专利扫描件包含专利受理书扫描件和专利请求书扫描件。

3. 著作扫描件包含封面、封底和版权页。

4. 软件著作权扫描件包含著作权证书和登记申请表。

5. 论文扫描件包含封面、封底、目录和论文全文（含收录证明）。

6. 标准扫描件包含封面、版权页、发布公告、前言和目次。

7. 获奖扫描件包含显示单位和个人排名的获奖证书。

8. 成果转化扫描件包含企业证明材料（含成果技术说明、社会经济效益、个人贡献说明及相关照片等）。