**附件1：工程师学院专业实践训练管理系统考核申请操作流程**

本人设计的基于FPGA的关键词检测加速器作为关键词检测ASIC设计原型验证部分，对于实际相关芯片设计具有很大的指导意义。在AI大数据量，大计算量的时代，对于芯片低功耗的要求越来越凸显，尤其是对于关键词检测任务的应用场景，由于需要芯片长期处于开启状态以对于语音做到时刻检测，故低功耗的关键词检测芯片设计就显得尤为重要。同时，关键词检测任务应用广泛，而关键词检测芯片则可以应用于手机，平板，智能家居，智慧城市等领域。所以通过FPGA对于芯片设计的原型验证，对于其功能和功耗的预先验证，对于其后续设计和进一步优化有着重要的意义。

本人学位论文选题基于前述项目的研究成果，针对于语音信号前端特征提取中的关键模块FFT进行功耗优化，以期进一步降低整体关键词检测芯片的功耗。在数字领域的设计中，对于FFT的优化已经有了很多的研究，毕业设计则换种思路，利用存内计算模式对于FFT进行优化设计。传统的冯诺依曼架构对于高并行，高数据吞吐的FFT计算不仅会产生严重的“内存墙”效应，还会产生大量能耗，限制硬件效能。而存内计算(CIM)技术则突破了传统的冯诺依曼瓶颈，实现了存储单元和逻辑单元的融合，故基于存内计算技术的低功耗FFT设计方案是很有前景的。首先，对于传统数字电路，数据从存储到计算单元的搬运是功耗产生的重要一步，如果可以将计算单元和存储单元融合为一体，则可以大大减少所产生的功耗，而存内计算技术则具有这样的优点；其次，对于传统的FFT计算来说，普通的矩阵运算对于存内计算来说并不具有优点，因为一方面是矩阵太大，消耗存内计算单元较多，另一方面是输入数据较多，硬件设计并不灵活。对于以上两点，可以采用FFT混合基的方式，对于N点的复合FFT进行分解，分解为几级串联的小点FFT计算，这样既可以节省资源，又可以做到灵活应用；最后，对于小点的FFT计算可以采用矩阵乘加计算，而存内计算模式对于乘加累积计算是很友好的，所以对于小点的FFT采用存内计算模式是很合适的。总之，基于存内计算的FFT计算可以大幅减少FFT计算功耗，进而减少整体关键词检测芯片设计的功耗需求，同时采用基于混合基分解的方式，可以灵活地在存内计算块中完成小点的FFT计算，通过不同级的级联以得到最终的FFT计算结果。

**已签字盖章后的《浙江大学工程师学院工程类硕士专业学位研究生专业实践训练考核报告》和填写后的《指导费名单》原件须在答辩会当日交至学院。**

**保存并提交后下载打印《浙江大学工程师学院工程类硕士专业学位研究生专业实践训练考核报告》和《指导费名单》**

**材料上传：“考核报告”经本人签字并提交校外合作导师（或现场导师）和校内导师分别签署意见，递交实践单位分管领导考核签字并加盖单位公章后与相关成果等证明材料原件扫描件形成PDF文档，上传至系统。同时，填写“指导费发放信息”和“实际实践信息”，确认无误后保存并提交。**

**考核报告上网公布，接受社会监督；以“专业实践训练”课程形式获得对应学分**

**通过**

**通过**

**不通过**

**返回专业实践考核模块（按照管理员要求进行修改后重新申请）**

**不通过**

**返回专业实践申请模块（必须再次参加3个月及以上项目研究后才能申请考核）**

**确认参加现场答辩考核时间、地点**

**参加现场答辩考核并获得考核总成绩**

**（总成绩由现场答辩考核成绩90%+单位过程考核成绩两部分组成）**

**等待系统管理员审核并安排现场答辩事项**

**点击左侧“学生申请”-“专业实践考核”，**

**完成 “整体情况”和“实践收获”栏目填报**

**学生登录系统**[pisj.zju.edu.cn](http://pisj.zju.edu.cn)

**（用户名：学号；初始密码：身份证后6位）**