

**湖北省计算机类专业人才培养合作联盟**  
**2016-2017 学年第一学期**  
**期末考试试卷(A)**

课程名称 计算机组成原理

**试卷类型：A 卷 共 6 页**  
**考试形式：闭卷 考试**

题号	一	二	三	四	五	总分
得分						

**一、单项选择题(每小题 2 分, 共 20 分)**

(选择正确答案填入下表中, 填错或不填均不得分)

总分	题号	1	2	3	4	5	6	7	8	9	10
	答案										

- 补码表示的 8 位二进制定点小数所能表示数值的范围是 ( )  
A、 $-0.1111111B \sim 0.1111111B$     B、 $-1.0000000B \sim 0.1111111B$   
C、 $-0.1111111B \sim 1.0000000B$     D、 $-1.0000000B \sim 1.0000000B$
- 用某个寄存器的值做操作数地址的寻址方式称为 ( ) 寻址。  
A、直接    B、间接    C、寄存器    D、寄存器间接
- 假定用若干个  $2K \times 4$  位芯片组成一个  $8K \times 8$  位存储器, 则地址  $0B1FH$  所在芯片的最小地址是 ( )  
A、 $0000H$     B、 $0600H$     C、 $0700H$     D、 $0800H$
- 下列不会引起指令流水阻塞的是 ( )  
A、数据旁路    B、数据相关    C、条件转移    D、资源冲突
- 显示器的颜色数为 256 色, 则刷新存储器每个单元的字长应该为 ( )  
A、256 位    B、7 位    C、8 位    D、16 位

**注意事项:**

1. 考生将姓名、学号等信息写在试卷相应位置;
2. 必须使用蓝(黑)色钢笔或签字笔在规定位置答题;
3. 注意字迹清楚, 保持卷面整洁。



- 
6. 相联存储器是按 ( ) 进行寻址的存储器  
A、地址指定方式      B、堆栈存取方式  
C、内容指定方式      D、地址指定与堆栈存取方式结合
7. 在集中式总线仲裁中, ( ) 方式对电路故障最敏感。  
A、菊花链方式    B、独立请求方式    C、分布式    D、计数器定时查询方式
8. 以下叙述中正确描述的句子是: ( )  
A、同一个 CPU 周期中, 可以并行执行的微操作叫相容性微操作  
B、同一个 CPU 周期中, 可以并行执行的微操作叫相交性微操作  
C、同一个 CPU 周期中, 可以并行执行的微操作叫相斥性微操作  
D、同一个 CPU 周期中, 可以并行执行的微操作叫排他性微操作
9. 采用 DMA 方式传递数据时, 每传送一个数据就要占用一个 ( ) 时间。  
A、指令周期    B、时钟周期    C、机器周期    D、存储周期
10. 相对于微程序控制器, 硬布线控制器的特点是 ( )  
A、指令执行速度慢, 指令功能的修改和扩展容易  
B、指令执行速度慢, 指令功能的修改和扩展难  
C、指令执行速度快, 指令功能的修改和扩展容易  
D、指令执行速度快, 指令功能的修改和扩展难

## 二、填空题(每空 2 分, 共 20 分)

(将正确答案填入下表)

总分	题号	1	2	3	4	5
	答案					
	题号	6	7	8	9	10
	答案					

1. 在一个 16 位的总线系统中, 若时钟频率是 100MHz, 总线的周期为 5 个时钟周期, 则总线带宽是 [1] 。
2. DMA 技术的出现使得高速外围设备可通过 DMA 控制器直接访问 [2]。

3. 移码表示法主要用于表示 [3] 数的阶码 E，以利于比较两个数指数的大小和 [4] 操作。
4. 汉字在存储时采用 [5]，在显示或打印时采用 [6]。
5. 在微程序控制器中，一般采用是较简单的 [7]、[8] 二级时序体制。
6. 磁盘上访问信息的最小物理单位是 [9]。
7. 设有七位二进制信息码 0110101，则低位增设偶校验码后的代码为 [10]

### 三、计算与简答(每小题 10 分, 共 30 分)

1. 已知:  $x=2^{+010} \times 0.10001110$ ,  $y=2^{+011} \times (-0.10110010)$ 。  
用浮点运算方法求  $x+y$  (计算过程中阶码、尾数采用变形补码表示)

注意事项:

1. 考生将姓名、学号等信息写在试卷相应位置;
2. 必须使用蓝(黑)色钢笔或签字笔在规定位置答题;
3. 注意字迹清楚, 保持卷面整洁。



---

2. 在流水线 CPU 中, 假设有取指、译码、执行和回写四个过程段, 每个过程段所需要的时间分别为:  $T_1=60\text{ns}$ ,  $T_2=50\text{ns}$ ,  $T_3=90\text{ns}$ ,  $T_4=80\text{ns}$ , 试计算该流水线的加速比是多少。

3. 某机器有五级中断, 中断响应优先次序为:  $1 \rightarrow 2 \rightarrow 3 \rightarrow 4 \rightarrow 5$ , 现要求实际中断处理次序改为:  $4 \rightarrow 1 \rightarrow 3 \rightarrow 2 \rightarrow 5$ 。

- (1) 设计各级中断处理的中断屏蔽位 (“1” 表示屏蔽, “0” 表示开放)
- (2) 若这 5 级中断同时提出中断请求, 按更改后的次序画出进入各级中断处理程序的示意图。

## 四、分析与设计(每小题 10 分, 共 30 分)

1. 一台处理机具有如下指令格式:

2 位	6 位	3 位	3 位	
X	OP	源寄存器	目标寄存器	地址 D

格式表明有 8 个通用寄存器 (长度 32 位), X 指定寻址模式指出目的数的寻址方式, 主存实际容量为 256k 字。

(1) 假设 X=01 时能直接访问主存中的每一个单元, 请问地址码 D 应分配多少位? 指令字长度多少位?

(2) 假设 X=11 时, 如果采用某个通用寄存器做基址寄存器, 那么寻址范围有多大?

(3) 分析该二地址指令的两个操作数可以是什么型?

2. 有一个具有 26 位地址和 32 位字长的 RAM 存储器。

(1) 求它能存储多少字节信息。

(2) 将它用 16M×16 位的 RAM 芯片组成, 需要多少这样的芯片?

(3) 地址寄存器多少位?

(4) 数据寄存器多少位?

(5) 片选信号如何设计?

注意事项:

1. 考生将姓名、学号等信息写在试卷相应位置;
2. 必须使用蓝(黑)色钢笔或签字笔在规定位置答题;
3. 注意字迹清楚, 保持卷面整洁。



---

3. 某计算机有如下部件: ALU, 移位器, 主存 M, 数据寄存器 MDR, 地址寄存器 MAR, 程序计数器 PC, 指令寄存器 IR, 通用寄存器 R0~R3, 暂存器 C, D, 状态寄存器 PSW。

(1) 请将各逻辑部件组成一个数据通路。

(2) 画出 SUB R1, R2 指令的指令周期流程图。

湖北省计算机类专业人才培养合作联盟  
2016–2017 学年第一学期  
A 卷参考答案及评分标准

课程名称 计算机组成原理

考试形式：闭卷 考试

一、单项选择题(每小题 2 分, 共 20 分)

总分	题号	1	2	3	4	5	6	7	8	9	10
	答案	B	D	D	A	C	C	A	A	D	D

二、填空题(每空 2 分, 共 20 分)

总分	题号	1	2	3	4	5
	答案	40MB/S	内存	浮点	对阶	汉字机内码
	题号	6	7	8	9	10
	答案	汉字字模码	节拍电位	节拍脉冲	扇区	01101010

三、计算与简答(每小题 10 分, 共 30 分)

1. 解:  $[x]_{\text{浮}} = 00\ 010, 00.10001110$

$[y]_{\text{浮}} = 00\ 011, 11.01001110$  (2 分)

(1) 对阶。  $\Delta E = E_X - E_Y = 11\ 111 < 0$ , 所以阶码向 y 对齐。

$[x]_{\text{浮}} = 00\ 011, 00.01000111$  (2 分)

(2) 尾数求和。  $M_X + M_Y = 11.10010101$  (2 分)

(3) 规格化。左规:  $M_X + M_Y = 11.00101010, E = 00\ 010$  (2 分)

(4) 舍入。无舍入情况。

注意事项:

1. 考生将姓名、学号等信息写在试卷相应位置;
2. 必须使用蓝(黑)色钢笔或签字笔在规定位置答题;
3. 注意字迹清楚, 保持卷面整洁。



(5) 判溢出。无溢出。

$$x+y=2^{+010} \times (-0.11010110) \quad (2 \text{ 分})$$

2. 解: 流水线的时钟周期为  $T=\max\{60\text{ns}, 50\text{ns}, 90\text{ns}, 80\text{ns}\}$ , (4 分)

非流水方式执行一条指令的时间为  $T_1+T_2+T_3+T_4=280\text{ns}$ , (3 分)

流水线的加速比  $C_k=280/90=3.1$  (3 分)

3. (1) (5 分) 屏 蔽 码

设 备	1	2	3	4	5
1	1	1	1	0	1
2	0	1	0	0	1
3	0	1	1	0	1
4	1	1	1	1	1
5	0	0	0	0	1
CPU	0	0	0	0	0

(2) 示意图略。不限形式, 只需表达出响应和处理的先后关系即可。  
(5 分)

## 四、分析与设计(每小题 10 分, 共 30 分)

1. 解: (1) 地址码  $D=18$  位, 指令字长度=32 位 (4 分)

(2) 4G (4 分)

(3) RR 型或 RS 型 (2 分)

2. 解: (1)  $64\text{M} \times 32 \text{ 位}=256\text{MB}$  (2 分)

(2)  $d=8$  片 (2 分)

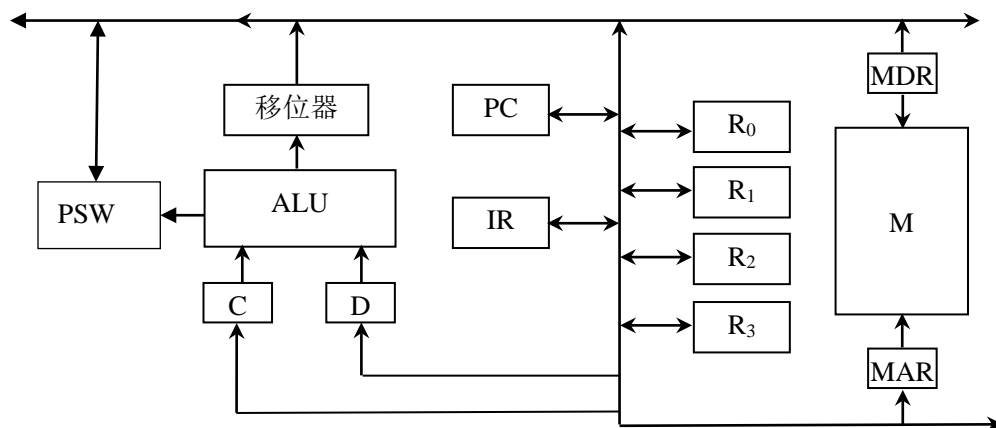
(3) AR 至少 26 位 (2 分)

(4) DR 为 32 位 (2 分)

(5) CPU 的高位地址线  $A_{25}$ ,  $A_{24}$  经 2:4 的译码器产生芯片选择信号。(2 分)



3.解: (1) 5 分



(2) 5 分

