AOC\_03 Mapas de Karnaugh

# Circuitos integrados y su clasificación en base a la cantidad de transistores:

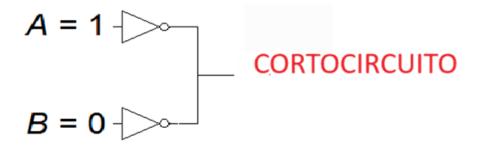
- •SSI: Pocos componentes, simples puertas lógicas.
- •MSI: Cientos de componentes, circuitos como contadores y decodificadores.
- •LSI: Miles de componentes, microprocesadores y memorias.
- •VLSI: Cientos de miles a millones de transistores, microprocesadores avanzados y sistemas completos en un solo chip.

Estas clasificaciones se refieren a los avances en la tecnología de fabricación de circuitos integrados, permitiendo circuitos cada vez más complejos y con mayor funcionalidad.

2 / 69

### Error grave en el circuito

- Cortocircuito en la salida: el circuito intenta llevar la salida a 1 y 0 (+5Volt conectado a 0 Volt o tierra)
- Causa la pérdida del circuito físico por una disipación de energía excesiva



## Fallas (glitches)

Cuando un solo cambio de entrada hace que

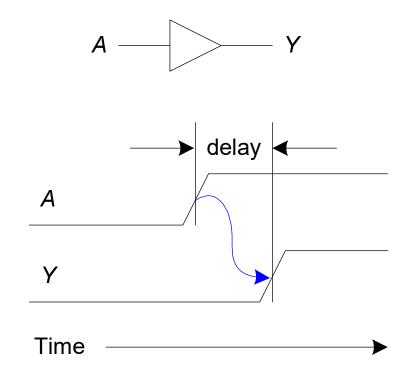
una salida cambie varias veces

#### Retraso de propagación

- El retraso es causado por
- -- Capacitancia y resistencia en un circuito
- -- Limitación de la velocidad de las ondas electromagnéticas (luz = 3.108 m/s)
- -- Diferentes retrasos ascendentes (rise time) y descendentes (fall time)
- -- Múltiples entradas y salidas, algunas de las cuales son más rápidas que otras
- -- Los circuitos se ralentizan cuando sube su temperatura de operación y se aceleran cuando están fríos.

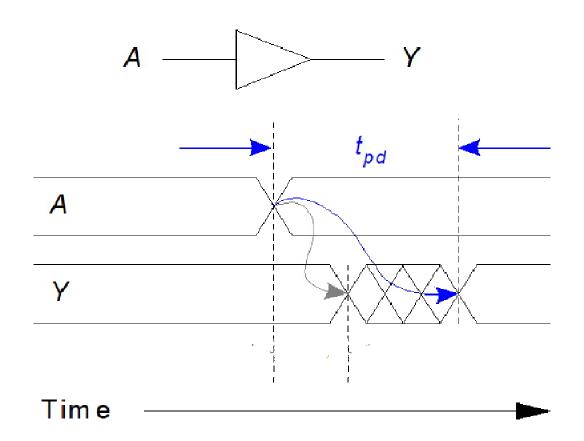
#### Sincronización

- Retardo entre cambio de entrada y cambio de salida
- ¿ Cómo construir circuitos rápidos?

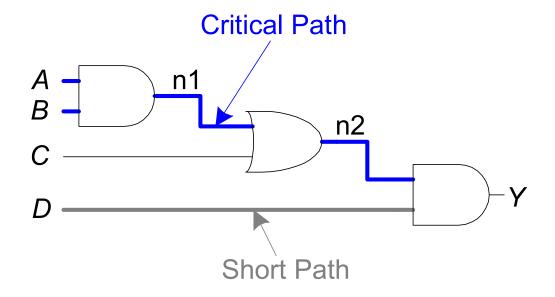


## Retraso de propagación

• Demora (Delay) de Propagación



#### Rutas críticas (largas) y cortas



Ruta (Path) crítica (Larga): 
$$t_{pd} = 2t_{pd\_AND} + t_{pd\_OR}$$
  
Trayecto corto:  $t_d = t_{d\_AND}$ 

#### ¿Por qué entender los fallos?

- Los fallos no causan problemas debido a la ingeniería de diseño síncrono.
- Es importante reconocer un fallo: en simulaciones o en osciloscopio.
- No se pueden deshacer de todos los problemas técnicos: las transiciones simultáneas en múltiples entradas también pueden causar problemas técnicos.

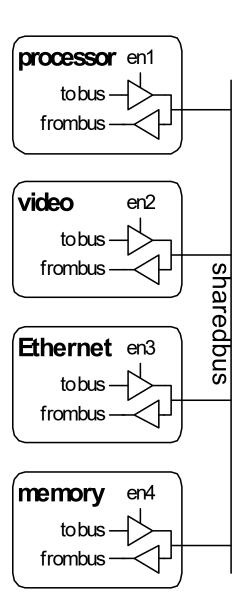
#### Estado de nodo flotante

- Flotante, alta impedancia, abierto, alto Z
- La salida flotante NO TIENE NIVEL LÓGICO
- -- Un voltímetro no indicará si un nodo está flotando, pero si puede observarse con osciloscopio

E	Α	Y
0	0	Z
0	1	Z
1	0	0
1	1	1

## Aplicación del Triestado en la conexión a buses de un sistema digital

- Los nodos flotantes se utilizan en buses triestado:
  - -- Muchos conductores diferentes
  - -- Exactamente uno está activo a la vez

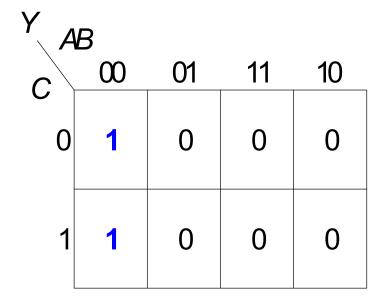


## Mapas de Karnaugh (K-Maps)

- Las expresiones booleanas se pueden minimizar combinando términos
- Los mapas K minimizan las ecuaciones gráficamente

$$PA + PA' = P$$

A	В	С	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

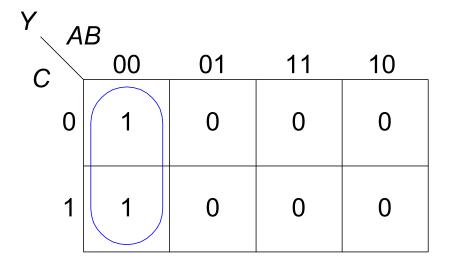


Y	ND			
C	<u></u>	01	11	10
0	ABC	ĀB <u></u> C	<i>AB</i> C	<i>A</i> BC
1	ĀBC	ĀBC	ABC	ABC

#### K-Maps

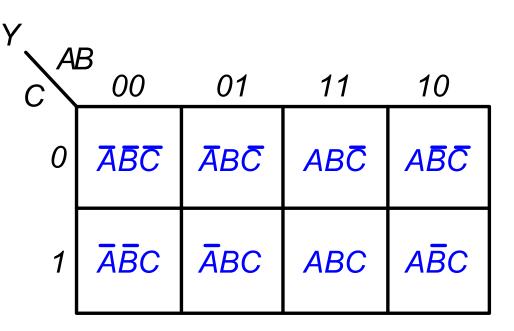
- Círculo 1 en cuadrados adyacentes
- En la expresión booleana, incluya solo literales cuyo valor TRUE y su complemento no estén en el círculo

A	В	С	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0



$$Y = A'B'$$

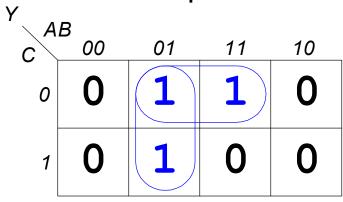
## K-Maps de tres entradas



#### **Truth Table**

_ <b>A</b>	В	С	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

#### K-Map



#### Definiciones en K-Maps

 Complemento: variable marcada con alguno de los caracteres indicados anteriormente

• Literal: variable o su complemento

• Implicante: producto de literales

• Implicant Primo: implicante correspondiente al círculo más grande en el K-Map

#### Reglas en K-Map

- Cada 1 debe rodearse (con círculo) al menos una vez
- Cada círculo debe abarcar una potencia de 2 (es decir, 1, 2, 4) cuadrados en cada dirección
- Cada círculo debe ser lo más grande posible.
- Un círculo puede envolver los bordes
- Se marca con un círculo "no me importa" (X) solo si ayuda a minimizar la ecuación

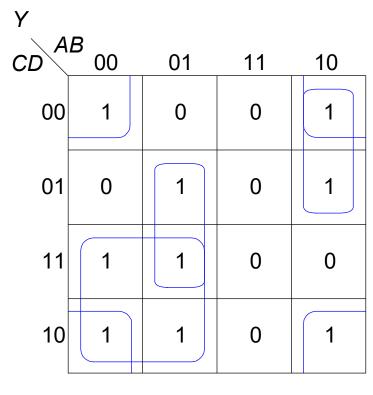
## Mapa de 4-entradas

Α	В	С	D	Y
0	0		0	1
0	0 0	0 0	1	0
0	0	1	0	1
0	0 0	1 1 0	0 1 0 1 0	1
0	1	0	0	0
0		0		1
0	1 1 1 0	0 1 1 0	1 0 1 0	1
0	1	1	1	1
1	0	0	0	1
1		0		1
1	0	1	1 0 1 0	1
1	0	1 1 0	1	0
1	1	0	0	0
1	1	0	1 0	0
0 0 0 0 0 0 0 1 1 1 1 1 1	0 0 0 1 1 1	1 1	0	1 0 1 0 1 1 1 1 1 0 0 0
1	1	1	1	0

Υ						
CD A	B 00	01	11	10		
00	1	0	0	1		
01	0	1	0	1		
11	1	1	0	0		
10	1	1	0	1		

### Mapa de 4-entradas

Α	В	С	D	Y
0	0	0	0	1
0	0	0		1 0
0	0	1	0	
0	0	1	1 0 1 0 1 0 1	1 1 0
0	0 1	1 0	0	0
0	1	0	1	1
0	1	1	0	1
0	1 1 1 0	1 1	1	1
1	0	0	0	1
1		0	1	1
1	0	1	0	1
1	0 0 0	1	1 0 1 0 1	0
1	1	1 0	0	0
1	1	0	1	0
0 0 0 0 0 0 0 1 1 1 1 1 1	1 1 1	1	0	
1	1	1	1	0



$$Y = \overline{A}C + \overline{A}BD + A\overline{B}\overline{C} + \overline{B}\overline{D}$$

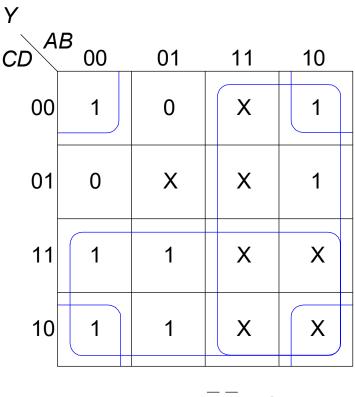
## K-Map con Don't cares

Α	В	С	D	Y
0	0	0	0	1
0	0	0	1	1 0
0	0	1	1 0	l
0 0 0 0 0 0 1 1 1 1 1	0	1	1	1 1 0
0	1	0	1 0	0
0	1	0	1	
0	1	1	1 0 1 0 1 0 1 0	1
0	1	1	1	1
1	0	1 0	0	1
1	0	0	1	1
1	0	1	0	X
1	0	1	1	X
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X 1 1 1 X X X X X
1	1	1	1	X

Υ				
CDA	B 00	01	11	10
00	1	0	X	1
01	0	X	X	1
11	1	1	X	X
10	1	1	X	Х

## K-Map con Don't cares

Α	В	С	D	Y
0	0		0	1
0	0 0	0 0	1	0
0	0	1	0	1
0 0 0 0 0 0 0 1 1 1 1 1	0	1 1 0 0	1	1
0	1	0	0	0
0	1 1 1 0 0	0	1	Χ
0	1	1	1 0	1
0	1	1	1	1
1	0	0	1 0	1
1	0	1 0 0 1 1 0		1
1	0	1	0	Χ
1	0	1	1 0 1 0 1	Χ
1	1 1	0	0	Χ
1	1	0	1	Χ
1	1	1	0	1 0 1 0 X 1 1 1 X X X X
1	1	1	1	X



$$Y = A + \overline{B}\overline{D} + C$$

## Fin AOC\_03.pptx