mac_multiplier

Corso di ASE anno 18/19

Gruppo 14
PREVITERA GABRIELE
PENNONE MIRKO
PENNA SIMONE

Contents

Index

1	Clas	ss Index	1
	1.1	Class List	1
2	File	Index	3
	2.1	File List	3
3	Clas	ss Documentation	5
	3.1	full_adder Entity Reference	5
		3.1.1 Detailed Description	5
		3.1.2 Member Data Documentation	5
		3.1.2.1 IEEE	6
		3.1.2.2 STD_LOGIC_1164	6
	3.2	mac_cell Entity Reference	6
		3.2.1 Detailed Description	6
	3.3	mac_multiplier Entity Reference	7
4	File	Documentation	9
	4.1	mac_cell.vhd File Reference	9
		4.1.1 Detailed Description	9
	4.2	mac_multiplier.vhd File Reference	9
		4.2.1 Detailed Description	10

11

Class Index

1.1 Class List

Here are the classes, structs, unions and interfaces with brief descriptions:

entity full_adder																			5
entity mac_cell																			6
entity mac_multiplier																			7

2 Class Index

File Index

2.1 File List

Here is a list of all documented files with brief descriptions:

mac_cell.vhd	
Cella MAC che si occupa di realizzare le somme parziali ad ogni stadio del moltiplicatore .	 9
mac_multiplier.vhd	
Componente di alto livello che implementa il moltiplicatore a celle MAC	0

File Index

Class Documentation

3.1 full_adder Entity Reference

Libraries

• IEEE

Use Clauses

• STD_LOGIC_1164

Ports

• x in STD_LOGIC

full_adder input : addendo

• y in STD_LOGIC

full_adder input : addendo

• c_in in STD_LOGIC

full_adder input : carry in ingresso

• s out STD_LOGIC

full_adder output : sommac_out out STD_LOGIC

full_adder output : carry

3.1.1 Detailed Description

Descrizione Somma i 3 bit in ingresso (2 addendi e 1 carry in ingresso). In uscita abbiamo il risultato della somma sul bit S e il riporto sul bit C.

3.1.2 Member Data Documentation

6 Class Documentation

3.1.2.1 IEEE

```
IEEE [Library]
```

FEDERICO II, CORSO DI ASE 18/19, Gruppo 14 -

3.1.2.2 STD_LOGIC_1164

```
STD_LOGIC_1164 [Package]
```

last changes: <11/11/2018><15/10/2018><log> Aggiunta doc doxygen

The documentation for this class was generated from the following file:

· full_adder.vhd

3.2 mac_cell Entity Reference

Libraries

IEEE

Use Clauses

• STD_LOGIC_1164

Ports

X in STD_LOGIC

primo operando

Y in STD_LOGIC

secondo operando

• C_in in STD_LOGIC

carry in ingresso

• S_in in STD_LOGIC

somma in ingresso

C_out out STD_LOGIC

carry in uscita

S_out out STD_LOGIC

somma in uscita

3.2.1 Detailed Description

la cella MAC si occupa di realizzare le somme parziali ad ogni stadio del moltiplicatore, effettuando prima la moltiplicazione tra x e y e poi sommando tale risultato con carry e somma degli stadi precedenti (c_in e s_in) tramite un full adder

The documentation for this class was generated from the following file:

• mac_cell.vhd

3.3 mac_multiplier Entity Reference

Libraries

• IEEE

Use Clauses

• STD_LOGIC_1164

Generics

```
    N NATURAL:= 128
        parallelismo primo operando

    M NATURAL:= 128
        parllelismo secondo operando
```

Ports

```
    X in STD_LOGIC_VECTOR(N - 1 downto 0)
        moltiplicando
    Y in STD_LOGIC_VECTOR(M - 1 downto 0)
        moltiplicatore
    P out STD_LOGIC_VECTOR((N + M ) - 1 downto 0)
        prodotto (su M+N bit)
```

The documentation for this class was generated from the following file:

• mac_multiplier.vhd

8 Class Documentation

File Documentation

4.1 mac_cell.vhd File Reference

Cella MAC che si occupa di realizzare le somme parziali ad ogni stadio del moltiplicatore.

Entities

• mac_cell entity

4.1.1 Detailed Description

Cella MAC che si occupa di realizzare le somme parziali ad ogni stadio del moltiplicatore.

Author

Gabriele Previtera, Mirko Pennone, Simone Penna

Date

04/03/2019

Version

0.2

Dependencies:

Nothings

4.2 mac_multiplier.vhd File Reference

Componente di alto livello che implementa il moltiplicatore a celle MAC.

10 File Documentation

Entities

• mac_multiplier entity

4.2.1 Detailed Description

Componente di alto livello che implementa il moltiplicatore a celle MAC.

Author

Gabriele Previtera, Mirko Pennone, Simone Penna

Date

04/03/2019

Version

0.2

Dependencies:

Nothings

Index

```
full_adder, 5
IEEE, 5
STD_LOGIC_1164, 6

IEEE
full_adder, 5

mac_cell, 6
mac_cell.vhd, 9
mac_multiplier, 7
mac_multiplier.vhd, 9

STD_LOGIC_1164
full_adder, 6
```