

FlipFlop_D_Edge_Triggered

Corso di ASE anno 18/19

Gruppo 14

PREVITERA GABRIELE

PENNONE MIRKO

PENNA SIMONE

Contents

1	Class Index	1
1.1	Class List	1
2	File Index	3
2.1	File List	3
3	Class Documentation	5
3.1	flipflop_d_risingEdge_asyncReset Entity Reference	5
3.1.1	Detailed Description	6
4	File Documentation	7
4.1	flipflop_d_risingEdge_asyncReset.vhd File Reference	7
4.1.1	Detailed Description	7
	Index	9

Chapter 1

Class Index

1.1 Class List

Here are the classes, structs, unions and interfaces with brief descriptions:

entity flipflop_d_risingEdge_asyncReset	
Flipflop_d_risingEdge_asyncReset implementa un flipflop di tipo d che commuta sul fronte di salita, con segnale di enable e reset asincrono	5

Chapter 2

File Index

2.1 File List

Here is a list of all documented files with brief descriptions:

flipflop_d_risingEdge_asyncReset.vhd	
Flipflop d rising Edge con asynchornous Reset realizzato con descrizione behavioural	7

Chapter 3

Class Documentation

3.1 flipflop_d_risingEdge_asyncReset Entity Reference

[flipflop_d_risingEdge_asyncReset](#) implementa un flipflop di tipo d che commuta sul fronte di salita, con segnale di enable e reset asincrono.

Libraries

- [IEEE](#)

Use Clauses

- [STD_LOGIC_1164](#)

Generics

- [init_value](#) **STD_LOGIC:= '0'**
definisce il livello iniziale del flipflop
- [reset_level](#) **STD_LOGIC:= '0'**
definisce il livello reset
- [enable_level](#) **STD_LOGIC:= '1'**
definisce il livello enable

Ports

- **clock in STD_LOGIC**
[flipflop_d_risingEdge_asyncReset](#) input : segnale di clock per sincronizzare
- **enable in STD_LOGIC**
[flipflop_d_risingEdge_asyncReset](#) input : segnale enable
- **reset in STD_LOGIC**
[flipflop_d_risingEdge_asyncReset](#) input : segnale reset
- **d in STD_LOGIC**
[flipflop_d_risingEdge_asyncReset](#) input : input data
- **q out STD_LOGIC**
[flipflop_d_risingEdge_asyncReset](#) output : output data

3.1.1 Detailed Description

[flipflop_d_risingEdge_asyncReset](#) implementa un flipflop di tipo d che commuta sul fronte di salita, con segnale di enable e reset asincrono.

The documentation for this class was generated from the following file:

- [flipflop_d_risingEdge_asyncReset.vhd](#)

Chapter 4

File Documentation

4.1 flipflop_d_risingEdge_asyncReset.vhd File Reference

flipflop d rising Edge con asynchornous Reset realizzato con descrizione behavioural

Entities

- [flipflop_d_risingEdge_asyncReset](#) entity
flipflop_d_risingEdge_asyncReset implementa un flipflop di tipo d che commuta sul fronte di salita, con segnale di enable e reset asincrono.

4.1.1 Detailed Description

flipflop d rising Edge con asynchornous Reset realizzato con descrizione behavioural

Author

Gabriele Previtera, Mirko Pennone, Simone Penna

Date

04/03/2019

Version

0.2

Dependencies:

Nothings

Index

flipflop_d_risingEdge_asyncReset, [5](#)
flipflop_d_risingEdge_asyncReset.vhd, [7](#)