

SISTEMAS DIGITALES II

PROYECTO
2T-2017

Tema:

SISTEMA DETECTOR DE GESTOS

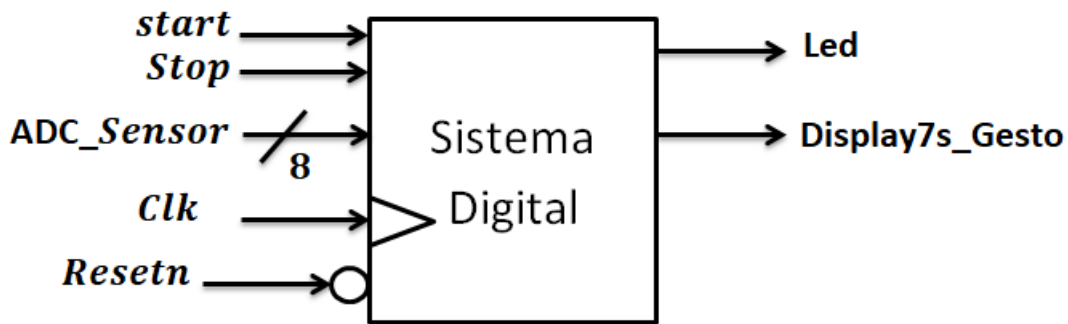
Este sistema reconoce gestos realizados por movimientos del brazo, cuya finalidad es utilizar estos gestos para controlar dispositivos dentro de un hogar. Esta tecnología utiliza un acelerómetro para medir desplazamientos que serán interpretados como gestos, esta medición está basada en la variabilidad de la aceleración en cualquiera de los 3 ejes (x, y, z).



Especificaciones:

Este Sistema Digital cuenta con el siguiente grupo de señales.

- **Start**, entrada que deberá ser presionada y soltada una vez para dar inicio al funcionamiento del Sistema Digital.
 - Si se desea volver al estadio inicial, se deberá presionar y soltar dos veces la entrada **Start**.
- **Sensor Acelerómetro**, entrada formada por un acelerómetro que detecta la variación de la aceleración en cualquiera de los tres ejes (x, y, z). Recordar que esta señal deberá contar con la instrumentación necesaria para poder amplificar la señal y así poder digitalizarla para enviarla a la FPGA o CPLD, por tanto, esta entrada resulta ser de 8bits.
- **Led**, Un led indicará el estado de activación del sistema digital.
- **Displays 7s**, salidas que permiten monitorear en tiempo real el gesto realizado por el usuario.
- **Stop**, entrada que presionada y soltada permite detener la medición en tiempo real, entonces se podrá visualizar la mínima o máxima frecuencia cardiaca detectada para lo cual se utilizarán dos entradas adicionales:
 - Si se desea que el sistema salga del modo Stop, entonces se deberá volver a presionar y soltar la entrada **Stop**.



Los gestos que podrá realizar el usuario son los siguientes:

Gesto	Numero a mostrar en el Display	Gesto	Numero a mostrar en el Display
↑	0	↙	4
↓	1	↘	5
→	2	↖	6
←	3	↗	7

Requerimientos:

1. Informe con los print:
 1. **Partición Funcional** del **Sistema Digital** en archivo **BDF**.
 2. **Diagrama ASM** del **Controlador** en Visio, indicando claramente todas las señales de entrada y salida utilizadas.
 3. **Código VHDL** completo de la **MSS**, usar un **process** para decodificador de estados siguiente–memoria de estados y un **process** para el decodificador de salidas.
 4. Diagrama de tiempo generado en el **VWF** en el que demuestre todos los estados de la **MSS**.
2. Link de **github**, donde consten todos los archivos **Visio**, **VHD**, **BDF** y **VWF** que genera el programa **Quartus**.
3. Link de Youtube, donde esté el video explicativo del proyecto:
 1. Integrantes del grupo.
 2. Especificaciones del proyecto.
 3. Explicación de la partición funcional.
 4. Explicación del diagrama ASM de la MSS.
 5. Explicación del diagrama de tiempo de la MSS.
 6. Demostración del proyecto funcionando.

Nota: el video y códigos podrán ser utilizados como recursos para estudiantes de semestres venideros.