

★ 주요 키워드 ★

- (1) Major State 특징
- (2) Major State > Fetch
- (3) Major State > Indirect
- (4) Major State > Execute
- (5) Major State > Interrupt
- (6) 2008년 기출문제(중복제거)
- (7) 2009년 기출문제(중복제거)

## (1) Major State 특징

\*\*\*\*\*

[산-03년5월][산-99년4월]

1. 인스트럭션(instruction)의 수행 과정이 아닌 것은?

- 가. 주소 변환                      나. 명령 인출  
다. 오퍼랜드 인출                라. 사이클 실행

[산-07년5월]

2. 명령수행을 위한 메이저 상태에 대한 설명 중 올바른 것은?

- 가. 실행상태는 간접주소 방식의 경우에만 수행된다.  
나. 기억장치내의 명령어를 가져오는 것을 인출(fetch) 상태라 한다.  
다. CPU의 현재 상태를 보관하기 위한 기억장치 접근을 Indirect 상태라 한다.  
라. 명령어의 종류를 판별하는 것은 Indirect 상태라 한다.

[산-05년5월]

3. 중앙처리장치가 무엇을 하고 있는가를 나타내는 것으로서 기억장치의 사이클을 단위로 하여 해당 사이클 동안에 무엇을 위해 기억장치를 접근하는가를 나타내 주는 것은?

- 가. 메이저 상태(major state)    나. 마이너 상태(minor state)  
다. 홀드 상태(hold state)        라. 대기 상태(ready state)

[산-04년9월][산-03년3월][산-07년3월][산-06년9월][기-01년6월][기-07년3월][기-05년5월]

4. CPU의 명령어 사이클(instruction cycle) 4단계에 해당되지 않는 것은?

- 가. Fetch Cycle                    나. Control Cycle  
다. Indirect Cycle                라. Interrupt Cycle

[산-00년5월]

5. CPU가 명령어를 수행하는데 필요한 동작이 아닌 것은?

- 가. buffer    나. fetch    다. decode    라. execute

[기-08년3월][기-02년9월][기-00년10월][기-06년5월]

6. CPU가 인스트럭션을 수행하는 순서는?

- ㉠ 인터럽터 조사    ㉡ 인스트럭션 디코딩  
㉢ 인스트럭션 fetch    ㉣ operand fetch    ㉤ execution

- 가. ㉠㉡㉢㉤                      나. ㉢㉣㉤㉠  
다. ㉣㉤㉠㉡                      라. ㉢㉣㉠㉡

[기-06년9월]

7. 컴퓨터의 메이저 상태에 대한 설명 중 옳지 않은 것은?

가. EXECUTE 상태가 끝나면 항상 FETCH 상태로만 간다.

나. memory reference인 간접 주소 인스트럭션을 수행하기 위해서는 fetch-indirect-execute 순서로 진행되어야 한다.

다. 특정한 인스트럭션에 대해서는 INDIRECT 상태가 필요 없다.

라. FETCH 상태에서는 기억 장치에서 인스트럭션을 읽어 중앙 연산처리 장치로 가져온다.

[기-05년3월]

8. 메이저 상태(major state)에 대한 설명 중 옳은 것은?

- 가. execute state가 끝나면 항상 fetch state로 간다.  
나. 특정한 명령에 대해서는 indirect state가 필요하다.  
다. 메이저 사이클은 fetch, indirect, execute, interrupt 과정을 반드시 수행해야 한다.  
라. indirect state는 데이터의 유효번지를 얻기 위해 기억장치에 접근하는 상태이다.

## (2) Major State > Fetch

\*\*\*\*\*

[산-09년5월][기-02년5월][산-02년9월][산-01년3월][기-03년3월][기-02년9월][기-05년9월][기-06년9월]

9. 명령(instruction)이 실행되기 위해 가장 우선적으로 처리되어야 하는 마이크로 오퍼레이션은?

- 가. PC → MAR                      나. PC → MBR  
다. PC → CPU                      라. PC → M

[기-08년3월][산-08년3월][기-03년3월][산-03년3월][산-04년3월][산-06년9월]

10. 기억장치에서 instruction을 읽어서 CPU로 가져오는 상태를 무엇이라 하는가?

- 가. Interrupt 상태                      나. Indirect 상태  
다. Execute 상태                      라. Fetch 상태

[산-01년9월][산-99년8월]

11. program count의 기능을 설명한 것 중 옳은 것은?

- 가. PC의 내용은 fetch cycle 동안에 1 증가된다.  
나. PC의 내용은 execute cycle 동안에 1 증가된다.  
다. PC의 내용은 fetching, executing과 관계없다.  
라. PC의 내용은 변화하지 않는다.

[산-01년9월]

12. 페치 사이클(fetch cycle)에 해당하지 않는 것은?

- 가. 주기억장치의 지정 장소(address)로부터 명령을 끄집어내어 CPU에 옮긴다.  
나. 명령의 오퍼레이션(operation)부를 명령 레지스터(Instruction Register)에 세트(set)시켜 해독시킨다.  
다. 다음에 실행할 명령의 기억주소(address)를 세트(set)시킨다.  
라. 실제로 명령을 이행한다.

[산-02년3월]

13. 메이저 상태에서 인스트럭션의 종류에 대한 판단이 이루어지는 상태는?

- 가. fetch    나. execute    다. interrupt    라. indirect

[산-99년6월][산-05년9월]

14. 컴퓨터의 fetch 사이클 시퀀스를 옳게 나타낸 것은?

- ① 명령을 읽고 PC를 하나 증가  
② 실행 사이클로 간다.

- ③ 명령의 번지를 전송  
④ OP 코드를 전송  
⑤ 간접 사이클로 간다.

가. ③-①-④-②-⑤      나. ③-①-④-⑤-②  
다. ③-④-①-②-⑤      라. ①-③-④-②-⑤

[산-99년6월]

15. 메이저 스테이트(Major state)를 명령이 페치(fetch)사이클에서 사용하지 않는 것은?

가. Program counter      나. stack pointer  
다. Memory Buffer Register      라. Memory Address Register

[기-00년10월][기-02년3월][기-05년5월][산-07년9월]

16. 다음 일련의 마이크로 오퍼레이션은 어느 사이클인가?

T1 : MAR ← PC  
T2 : MBR ← M, PC ← PC+1  
T3 : OPR ← MBR(OP), I ← MBR(I)

가. FETCH CYCLE      나. EXECUTE CYCLE  
다. INDIRECT CYCLE      라. INTERRUPT CYCLE

[기-06년3월]

17. 컴퓨터 시스템이 작동되면 먼저 프로그램 카운터의 초기 주소값이 결정되고 주소에 의해서 명령어가 기억장치로부터 읽혀지는 것을 무엇이라 하는가?

가. 인출(fetch)      나. 실행(execute)  
다. 간접(indirect)      라. 인터럽트(interrupt)

[산-09년3월][기-01년6월][기-02년9월][산-05년9월][기-99년10월][기-04년5월]

18. 한 명령의 execute cycle 중에 interrupt 요청이 있어 interrupt를 처리한 후 전산기가 맞이하는 다음 사이클은?

가. fetch cycle      나. indirect cycle  
다. execute cycle      라. direct cycle

### (3) Major State > Indirect

\*\*\*\*\*  
[기-07년5월][기-99년10월][산-99년4월][기-05년3월][기-05년3월]

19. indirect cycle 동안에 컴퓨터는 무엇을 하는가?

가. 명령을 읽는다.  
나. 오퍼랜드(operand)의 어드레스(address)를 읽는다.  
다. 오퍼랜드(operand)를 읽는다.  
라. 인터럽트(interrupt)를 처리한다.

[기-03년8월]

20. 인스트럭션의 수행 시 유효 주소를 구하기 위한 메이저 상태를 무엇이라 하는가?

가. FETCH 메이저 상태      나. EXECUTE 메이저 상태  
다. INDIRECT 메이저 상태      라. INTERRUPT 메이저 상태

[산-09년8월][산-05년3월]

21. 메모리로부터 읽은 내용이 오퍼랜드(operand)의 번지일 경우 컴퓨터의 사이클(cycle)은?

가. 인터럽트 사이클      나. 페치 사이클  
다. 실행 사이클      라. 간접 사이클

[기-06년9월]

22. 간접 사이클 동안에는 어떤 동작이 수행되는가?

가. 기억 장치로부터 명령어의 주소를 인출한다.  
나. 기억 장치로부터 데이터를 인출한다.  
다. 기억 장치로부터 데이터의 주소를 인출한다.  
라. 기억 장치로부터 명령어를 인출한다.

### (4) Major State > Execute

\*\*\*\*\*  
[기-09년8월][기-04년9월][기-05년9월][기-06년5월][기-07년5월][기-02년9월][산-99년8월][산-06년3월]

23. 다음의 마이크로 오퍼레이션(micro-operation)은 무엇을 수행하는 것인가?

MAR ← MBR(AD)  
MBR ← M, ACC ← 0  
ACC ← ACC + MBR

가. store ACC      나. load to ACC  
다. AND to ACC      라. ADD to ACC

[기-01년6월][산-05년5월]

24. 다음의 마이크로 오퍼레이션과 관련있는 것은?

MAR ← MBR(ADDR)  
MBR ← M(MAR)  
EAC ← AC + MBR

가. AND      나. ADD      다. JMP      라. BSA

[산-02년5월]

25. 다음의 예는 실행 주기(execution cycle) 중에서 어떤 명령을 나타내는 것인가?

MAR ← MBR(AD)  
MBR ← M  
MBR ← MBR + 1  
M ← MBR, if(MBR=0) then(PC ← PC+1)

가. JMP      나. AND      다. ISZ      라. BSA

[기-08년9월][산-03년8월][산-02년3월]

26. 다음과 같은 마이크로 동작은 어떠한 명령의 수행 과정을 나타내는 것인가?

MAR ← MBR(AD) ; 유효번지를 전송  
MBR ← AC ; MBR에 데이터를 전송  
M ← MBR ; 메모리에 워드를 저장

가. load to AC (accumulator)      나. branch unconditionally  
다. AND to AC      라. store AC

[기-09년5월][기-05년3월]

27. BSA(Branch and Save return Address)의 마이크로 동작 중 시간 to에서 발생하는 동작이 아닌 것은?

(단, to 는 sequencer 출력을 나타냄.)

가. PC → PC + 1      나. MAR → MBR(AD)  
다. MBR(AD) → PC      라. PC → MBR(AD)

[기-04년5월]

28. BUN(Branch UNconditionally) 명령을 마이크로 동작으로 표시한 것은?

가. PC ← MAR

나.  $PC \leftarrow MBR(AD)$   
 다.  $MAR \leftarrow MBR(AD)$   
 $PC \leftarrow M(MAR)$   
 라.  $MBR \leftarrow M(MBR)$   
 $PC \leftarrow MBR$

## (5) Major State > Interrupt

\*\*\*\*\*

[기-09년5월][기-01년9월][기-05년3월][기-03년5월]

29. 다음과 같은 마이크로 오퍼레이션이 일어나는 상태는?

1.  $MBR(AD) \leftarrow PC$ ,  $PC \leftarrow 0$
2.  $MAR \leftarrow PC$ ,  $PC \leftarrow PC+1$
3.  $M \leftarrow MBR$ ,  $IEN \leftarrow 0$
4.  $F \leftarrow 0$ ,  $R \leftarrow 0$

가. Fetch 나. Indirect 다. Interrupt 라. execute

[기-00년3월][기-05년3월]

30. 다음의 메이저 스테이트 중 하드웨어로 실현되는 서브루틴의 호출이라고 볼 수 있는 것은?

가. Fetch 스테이트 나. Indirect 스테이트  
 다. Execute 스테이트 라. Interrupt 스테이트

[산-00년7월]

31. 인터럽트 사이클에 대한 마이크로 동작 중 관계없는 것은?(단, Interrupt handler)는 0번지에 저장되어 있다.)

가.  $MBR \leftarrow PC$ ,  $PC \leftarrow 0$  나.  $MAR \leftarrow PC$ ,  $PC \leftarrow 0$   
 다.  $M \leftarrow MBR$ ,  $IEN \leftarrow 0$  라. fetch cycle로 간다.

## (6) 2008년 기출문제(중복제거)

\*\*\*\*\*

[산-08년3월]

32. 다음 마이크로 오퍼레이션은 무슨 사이클에 해당하는가?(단, IEN: Interrupt Enable Flip-Flop, AR: Address Register, TR: Temporary Register, R: Interrupt Flip-Flop, SC: Sequence Counter)

- ① :  $AR \leftarrow 0$ ,  $TR \leftarrow PC$
- ② :  $M[AR] \leftarrow TR$ ,  $PC \leftarrow 0$
- ③ :  $PC \leftarrow PC + 1$ ,  $IEN \leftarrow 0$ ,  $R \leftarrow 0$ ,  $SC \leftarrow 0$

가. Fetch Cycle 나. Interrupt Cycle  
 다. Indirect Cycle 라. Execute Cycle

[기-08년3월]

33. 프로그램에 의해 제어되는 동작이 아닌 것은?

가. Input/Output 나. Branch  
 다. Status Sense 라. RNI(Fetch)

[기-08년3월]

34. 중앙처리장치가 Fetch 상태인 경우에 제어점을 제어하는 것은?

가. 플래그(Flag) 나. 명령어(Instruction)  
 다. 인터럽트 호출 신호 라. 프로그램 카운터

[산-08년9월]

35. 다음은 메이저 스테이트의 4가지 상태에 대한 설명이다.

옳지 않은 것은?

가. Fetch State: 명령을 읽고 해독한다.  
 나. Indirect State: 유효주소를 계산하여 실제 데이터를 읽어온다.  
 다. Execute State: 실제 데이터를 읽어 명령을 실행한다.  
 라. Interrip State: 인터럽트 처리를 수행한다.

[기-08년9월]

36. Interrupt cycle에 대한 micro-operation 중에서 관계가 없는 것은?

(단, MAR : Memory Address Register,  
 PC : Program counter, M : memory,  
 MBR : Memory Buffer Register,  
 IEN : Interrupt Enable 이며,  
 Interrupt Handler는 0 번지에 저장 되어 있다.)

가.  $MAR \leftarrow PC$ ,  $PC \leftarrow PC + 1$   
 나.  $MBR \leftarrow MAR$ ,  $PC \leftarrow 0$   
 다.  $M \leftarrow MBR$ ,  $IEN \leftarrow 0$   
 라. GO TO fetch cycle

## (7) 2009년 기출문제(중복제거)

\*\*\*\*\*

[기-09년8월][기-09년3월]

37. 간접사이클(Indirect cycle)을 옳게 나타낸 마이크로오퍼레이션은?

(단, MAR : memory address register  
 MBR : memory buffer register, IEN : interrupt enable)

가.  $MAR \leftarrow MBR(AD)$ , 나.  $MAR \leftarrow PC$ ,  
 $MBR \leftarrow M(MAR)$   $MBR \leftarrow M(MAR)$ ,  $PC \leftarrow PC+1$   
 $OPR \leftarrow MBR(OP)$ ,  $I \leftarrow MBR(I)$   
 다.  $MAR \leftarrow MBR(AD)$ , 라.  $MAR(AD) \leftarrow PC$ ,  $PC \leftarrow 0$ ,  
 $MBR \leftarrow AC$   $MAR \leftarrow PC$ ,  $PC \leftarrow PC+1$   
 $M \leftarrow MBR$   $M \leftarrow MBR$ ,  $IEN \leftarrow 0$

[기-09년3월]

38. 인터럽트 처리 루틴에서 반드시 사용되는 레지스터는?

가. Index Register 나. Accumulator  
 다. Program Counter 라. MAR

[기-09년8월]

39. 다음 메이저 상태 (Major State)에 대한 설명으로 틀린 것은?

가. fetch 상태는 명령을 메모리로부터 읽어 이를 해독하는 상태이다.  
 나. fetch 상태의 다음 상태는 반드시 indirect 상태가 되어야 한다.  
 다. execute 상태는 처리하기 위한 실제 데이터를 읽어 decode된 연산을 수행하는 상태이다.  
 라. Interrupt 상태가 종료되면 fetch 상태로 분기한다.

[CA07-메이저스테이트]

1	2	3	4	5	6	7	8	9	10
라	나	가	나	가	나	가	라	가	라
11	12	13	14	15	16	17	18	19	20
가	라	가	나	나	가	가	가	나	다
21	22	23	24	25	26	27	28	29	30
라	다	나	나	다	라	가	나	다	라
31	32	33	34	35	36	37	38	39	40
나	나	라	나	나	나	가	다	나	