현대 RF 수신기 아키텍처 비교 분석: 수퍼헤테로다인, Zero-IF, Direct RF 샘플링

서론

RF(Radio Frequency) 수신기는 전자기 스펙트럼에 존재하는 무수한 정보에 접근하는 핵심적인 관문 역할을 합니다. 초기 라디오 기술은 원하는 주파수만 선택적으로 증폭하는 TRF(Tuned Radio Frequency) 수신기에 의존했으나, 넓은 주파수 대역에서 일관된 성능을 확보하기 어려운 한계가 있었습니다. 1917년 에드윈 암스트롱(Edwin Armstrong)이 발명한 수퍼헤테로다인 아키텍처는 이러한 문제를 해결하며 수십 년간 고성능 무선 통신의 표준으로 자리 잡았습니다. 1

그러나 현대 무선 통신 환경은 더 넓은 대역폭, 다중 표준 지원, 시스템 온 칩(SoC) 구현을 위한 높은 집적도, 그리고 크기, 무게, 전력 및 비용(SWaP)에 대한 엄격한 제약 등 새로운 기술적 요구에 직면해 있습니다.³ 이러한 요구는 기존의 수신기 아키텍처를 재평가하고 새로운 접근법의 등장을 촉진했습니다.

본 보고서는 현대 RF 시스템 설계를 지배하는 세 가지 핵심 아키텍처인 수퍼헤테로다인(Superheterodyne), Zero-IF(Direct Conversion), 그리고 Direct RF 샘플링(Direct RF Sampling)에 대한 심층 기술 비교 분석을 제공하는 것을 목표로 합니다. 각 아키텍처의 동작 원리, 핵심 RF 성능 지표, 그리고 구현 방법론을 상세히 다룰 것이며, 특히 원치 않는 신호를 제거하는 방식의 차이점을 중심으로 분석을 전개할 것입니다. 보고서의 범위를 핵심 RF 엔지니어링 원리에 집중하기 위해, 인공지능(AI)이나 머신러닝(ML)과 같은 고급 응용 사례는 의도적으로 제외하였습니다.

섹션 1: 수퍼헤테로다인 아키텍처: 확립된 고성능의 기준

1.1. 동작 원리: 고정된 중간 주파수의 힘

수퍼헤테로다인 아키텍처의 핵심 아이디어는 가변적인 RF 필터링이라는 어려운 문제를 고정된 주파수에서의 고성능 필터링이라는 더 쉬운 문제로 변환하는 데 있습니다. 이는 수신된 모든 RF 신호를 일정한 중간 주파수(Intermediate Frequency, IF)로 변환함으로써 달성됩니다.

안테나를 통해 수신된 신호는 저잡음 증폭기(LNA)에서 증폭되고 대역 선택 필터를 거친 후, 주파수 믹서(Mixer)로 입력됩니다. 믹서는 비선형 소자로, 입력된 RF 신호(fRF)와 가변 주파수 국부 발진기(Local Oscillator, LO)의 신호(fLO)를 곱하여 합(fRF+fLO)과 차(|fRF-fLO|) 주파수 성분을 생성합니다. 5 여기서 핵심은 LO의 주파수를 조절하여 원하는 채널의 \$f_{RF}\$가 항상 동일한 차 주파수, 즉 고정된 IF로 변환되도록 하는 것입니다. 2 이 고정된 IF 신호는 이후의 IF 증폭기 및 필터 단에서 처리됩니다. 이 방식은 넓은 RF 대역에 걸쳐 일관된 성능을 내야 하는 가변 필터를 설계하는 것보다 단일 주파수에 최적화된 고성능 증폭기와 필터를 설계하는 것이 훨씬 간단하고 효율적이라는 장점을 가집니다. 1

수퍼헤테로다인 수신기의 주요 구성 요소와 역할은 다음과 같습니다:

- RF 증폭기/LNA: 시스템 전체의 잡음 지수(Noise Figure)를 결정하는 초기 단으로, 신호는 증폭하고 잡음 기여는 최소화합니다.⁵
- 믹서: 주파수 변환을 담당하는 핵심 비선형 소자입니다.7
- 국부 발진기(LO): 수신 채널을 선택하는 가변 주파수 소스로, 주파수 안정도와 위상 잡음 순도가 수신기 전체 성능에 지대한 영향을 미칩니다.²
- IF 증폭기 및 필터: 수신기의 이득(gain)과 선택도(selectivity) 대부분이 이 단에서 결정됩니다. 특히 이 단계에서는 표면 탄성파(SAW) 필터와 같이 Q-factor가 매우 높은 부품을 사용하여 인접 채널 신호를 효과적으로 제거합니다. 10
- 복조기: 증폭되고 필터링된 IF 신호에서 원래의 기저대역(baseband) 정보를 복원합니다.

1.2. 이미지 주파수 문제: 믹싱의 필연적 부산물

수퍼혜테로다인 아키텍처는 주파수 변환 과정에서 '이미지(Image) 주파수'라는 고유한 문제를 발생시킵니다. 믹서는 입력된 두 주파수의 차를 출력하므로, 주어진 LO 주파수(fLO)와 IF에 대해 두 개의 다른 RF 주파수가 동일한 IF 출력을 생성할 수 있습니다. 수학적으로 이는 fIF=|fRF-fLO| 관계로 표현됩니다.

예를 들어, LO 주파수가 원하는 RF 신호보다 높은 '상측 주입(high-side injection)' 방식을 사용하면, 원하는 신호는 fRF=fLO-fIF 관계를 만족합니다. 하지만 이와 동시에 fimage=fLO+fIF 주파수를 갖는 원치 않는 신호 역시 믹서를 통과하면 동일한 IF(fimage-fLO=fIF)로 변환됩니다. 이 \$f {image}\$가 바로 이미지 주파수이며, 원하는 신호로부터

2×fIF 만큼 떨어져 있습니다. 13 IF 단에서는 이 두 신호를 구별할 수 없으므로, <mark>이미지 주파수</mark>

<mark>신호는 반드시 믹서이전 단계에서 제거되어야</mark> 합니다. 이 역할을 수행하는 것이 바로 RF 단의 대역 선택 필터이며, '이미지 제거 필터'라고도 불립니다.¹⁴

이러한 구조는 IF 값 선택에 있어 중요한 설계상 트레이드오프를 야기합니다.

- 높은 IF: \$f_{RF}\$와 fimage 간의 주파수 간격(2×fIF)을 넓혀 이미지 제거 필터의 설계 요구사항을 완화하고 성능을 향상시킵니다.¹³
- 낮은 **IF:** IF 증폭기 및 필터를 낮은 주파수에서 동작하게 하여 높은 이득과 **Q-factor**를 더 저렴하고 용이하게 구현할 수 있게 합니다.¹⁷

이 상충하는 요구사항을 동시에 만족시키기 위해, 고성능 수신기는 종종 '이중 변환(Double Conversion)' 구조를 채택합니다. 첫 번째 단에서는 높은 IF를 사용하여 우수한 이미지 제거성능을 확보하고, 두 번째 믹서에서 이를 다시 낮은 IF로 변환하여 채널 선택도를 극대화합니다.²

1.3. 핵심 성능 특성

- 탁월한 선택도: 고정된 IF를 사용함으로써 SAW 필터, 크리스털 필터 등 매우 날카로운 차단 특성을 가진 부품을 사용할 수 있습니다. 이는 가변 RF 필터로는 달성하기 어려운 뛰어난 인접 채널 제거 성능을 제공합니다.¹⁰
- DC 오프셋에 대한 강건함: 이는 수퍼헤테로다인 구조의 가장 큰 장점 중 하나입니다. 원하는 신호가 O Hz가 아닌 수백 kHz 또는 수 MHz의 IF 대역에 존재하기 때문에, 증폭기나 믹서 등 능동 소자에서 발생하는 DC 오프셋(O Hz 성분)은 신호 대역과 완전히 분리됩니다. 따라서 각 단 사이에 AC 커플링 커패시터를 삽입하여 DC 성분을 신호 손실 없이 쉽게 제거할 수 있습니다.²⁰ 이로 인해 이 아키텍처는 Zero-IF 구조를 괴롭히는 DC 오프셋 문제로부터 본질적으로 자유롭습니다.

1.4. 구현 및 한계

수퍼헤테로다인 아키텍처는 다수의 필터, 믹서, LO 등 많은 개별 부품을 필요로 하므로 가장 복잡한 구조를 가집니다. 이는 더 큰 물리적 크기, 높은 전력 소모, 그리고 높은 부품 비용(BOM)으로 이어져, 고도로 집적화된 휴대용 기기에는 적합하지 않습니다.¹⁸ 특히 고성능 IF SAW 필터와 같은 오프칩(off-chip) 부품에 대한 의존성은 완전한 SoC 통합을 근본적으로 제한하는 요인이 됩니다.³

섹션 2: Zero-IF (Direct Conversion) 아키텍처: SoC 통합으로의 길

2.1. 동작 원리: RF에서 기저대역으로 직접 변환

Zero-IF(또는 호모다인, 직접 변환) 아키텍처는 수퍼헤테로다인의 IF를 O으로 설정한 특수한 경우로 볼 수 있습니다.²³ 이 구조에서는 LO 주파수를 원하는 RF 반송파 주파수와 동일하게 설정(fLO=fRF)하여, 수신된 신호 스펙트럼을 O Hz(DC)를 중심으로 하는 기저대역으로 직접 변환합니다.²³

스펙트럼이 DC를 중심으로 이동하면 변조된 신호의 양의 주파수와 음의 주파수 측파대가 서로 겹치게 됩니다. 이 겹친 신호 정보를 온전히 복원하기 위해, 주파수 하향 변환은 반드시 직교(Quadrature) 방식으로 이루어져야 합니다. 이는 LO 신호를 90도 위상차가 나는 두 개(cosine과 sine)로 분리하고, 각각을 별도의 믹서에 인가하여 동위상(In-phase, I) 및 직교위상(Quadrature-phase, Q) 경로의 기저대역 신호를 생성하는 것을 의미합니다. 24 각 I/Q 경로에는 저역 통과 필터(LPF)가 위치하여 믹싱 과정에서 발생하는 고주파 합 성분을 제거하고, 동시에 인접 채널을 걸러내는 핵심적인 채널 선택 기능을 수행합니다. 24

2.2. 수퍼헤테로다인 이미지 문제의 근본적 해결

Zero-IF 아키텍처는 \$f_{LO} = f_{RF}\$이므로, 이미지 주파수 역시 \$f_{RF}\$와 동일해집니다. 즉, 이미지 대역이 원하는 신호 대역과 같아지므로, <mark>수퍼헤테로다인에서 문제가 되었던 별도의 이미지 주파수가 존재하지 않게 됩니다.</mark>²⁴ 이는 <mark>믹서 앞에 값비싸고 부피가 큰 이미지 제거</mark> 필터가 필요 없다는 것을 의미하며, 이 아키텍처가 채택되는 가장 큰 이유 중 하나입니다.²³

2.3. 핵심 구현 과제 및 해결책

Zero-IF 아키텍처는 블록 다이어그램 상으로는 부품 수가 적어 단순해 보이지만, 실제로는 수퍼헤테로다인의 관리 가능한 외부 이미지 문제를 해결하는 대신, 내부에 서로 복잡하게 결합된 여러 심각한 아날로그 손상 문제들을 야기합니다. 이러한 문제들은 단순한 아날로그적 해결이 아닌, 정교한 디지털 보정 기술을 필요로 합니다. 즉, 하드웨어의 단순함 이면에는 신호처리의 복잡성이 크게 증가하는 '단순성의 역설'이 존재합니다. 복잡성이 제거된 것이 아니라, 개별 아날로그 부품(필터)에서 집적 회로 내부의 아날로그 설계 과제(매칭, 격리)와 고도의디지털 신호 처리로 전가된 것입니다.²³

2.3.1. DC 오프셋 문제

- 메커니즘 1: LO 누설 및 자체 혼합 (Self-Mixing)
 가장 심각한 원인으로, <mark>믹서의 불완전한 포트 간 격리 및 레이아웃 기생 성분으로 인해</mark>
 강력한 LO 신호의 일부가 믹서의 RF 입력단으로 누설됩니다. 이 누설된 신호는 다시 주 LO
 신호와 혼합(자체 혼합)되는데, 두 신호의 주파수가 같으므로 그 차 주파수는 0 Hz, 즉
 거대한 DC 오프셋 성분을 출력에서 생성합니다.24 이 오프셋은 LO 신호가 안테나를 통해
 방사된 후 주변 물체에 반사되어 되돌아올 경우 시간에 따라 변동할 수도 있습니다.24
- 메커니즘 2: 강력한 블로커와 2차 비선형성 (IP2) 강력한 대역 외 간섭 신호(블로커)가 믹서의 2차 비선형성(IP2로 측정)으로 인해 자체적으로 혼합되어도 DC 성분이 발생합니다. 이 DC 오프셋은 블로커의 전력에 따라 변동하므로 원하는 신호를 심각하게 왜곡시킬 수 있습니다.31
- 영향 및 해결책
 - 결과적으로 생성된 DC 오프셋은 원하는 신호보다 수십 배 클 수 있으며, 이는 후단의 기저대역 증폭기와 ADC를 포화시켜 수신기의 동적 범위를 크게 감소시킵니다.24
 - AC 커플링: 기저대역 경로에 고역 통과 필터(커패시터)를 삽입하여 DC를 차단할 수 있습니다.³¹ 그러나 <mark>필터의 차단 주파수가 신호 대역의 저주파 성분까지 제거하여 심볼 간 간섭(ISI)을 유발할 수 있으므로, DC 근처에 중요한 정보를 포함하는 변조 방식에는 부적합합니다.³¹</mark>
 - 디지털 보정: <mark>신호가 없는 구간에 DC 오프셋을 측정한 후, 그 값을 디지털적으로</mark> 빼주는 방식이 널리 사용됩니다. 이는 서보 루프(servo loop)나 일회성 캘리브레이션을 통해 구현됩니다.²⁰

2.3.2. I/Q 불균형과 "자체 이미지"

- 메커니즘: 실제 아날로그 회로에서 I와 Q 경로(믹서, 필터, 증폭기)를 완벽하게 동일하게 제작하는 것은 불가능합니다. 항상 미세한 이득 차이(진폭 불균형)와 이상적인 90도에서 벗어나는 위상차(위상 불균형)가 존재하게 됩니다.²⁴
- 영향: 이 불균형은 양의 주파수와 음의 주파수를 완벽하게 분리하는 데 필요한 직교성을 깨뜨립니다. 그 결과, 음의 주파수 측파대에 있던 신호 에너지가 양의 주파수 측파대로 "누설"되어, 마치 DC를 중심으로 거울에 비친 것과 같은 역상(inverted)의 신호 스펙트럼 복사본을 만들어냅니다. 이것이 바로 '자체 이미지(self-image)'입니다. ²⁴ 이미지 제거율은

I/Q 매칭 정도에 직접적으로 좌우되며, 단 몇 도의 위상 오차나 1 dB 미만의 이득 오차만으로도 이미지 제거율이 20-30 dB 수준으로 저하될 수 있습니다.³⁹

● 해결책: 이 문제는 거의 전적으로 디지털 영역에서 해결됩니다. QEC(Quadrature Error Correction) 알고리즘이 알려진 훈련 시퀀스나 통계적 기법을 사용하여 이득 및 위상 오차를 추정한 후, 수신된 I/Q 데이터에 디지털 보정 행렬을 적용하여 불균형을 상쇄시킵니다.²⁸

2.3.3. 1/f 잡음 및 LO 방사

- 1/f (플리커) 잡음: 반도체 소자는 주파수에 반비례하는 특성을 갖는 1/f 잡음을 발생시킵니다. Zero-IF 신호는 DC를 중심으로 하므로, 이 저주파 잡음에 매우 취약하여 수신기 전체의 잡음 지수를 악화시킬 수 있습니다. 18
- LO 방사: LNA를 통해 안테나로 누설된 LO 신호는 해당 채널 주파수에서 불필요한 전파를 방사하여 주변의 다른 수신기에 간섭을 일으킬 수 있습니다.²⁴

2.4. SoC 통합을 위한 최적의 아키텍처

Zero-IF 아키텍처의 가장 큰 장점은 부피가 크고 값비싼 오프칩 IF SAW 필터와 이미지 제거 필터를 제거할 수 있다는 점입니다.³ 채널 필터링은 기저대역의 능동 저역 통과 필터에 의해 수행되는데, 이는 실리콘 칩 내부에 쉽게 집적될 수 있으며 전자적으로 튜닝이 가능합니다. 이덕분에 단일 칩으로 다양한 대역폭과 통신 표준을 지원할 수 있습니다.⁴ 이러한 높은 집적도는 PCB 면적(최대 50% 감소), 비용(1/3 이상 절감), 전력 소모의 극적인 감소로 이어져, 휴대폰, Wi-Fi/블루투스 모듈 등 대부분의 소비자 무선 기기에서 사실상의 표준 아키텍처로 자리 잡게 했습니다.⁴

섹션 3: Direct RF 샘플링 아키텍처: 디지털 프론티어

3.1. 동작 원리: "RF-to-Bits"로의 패러다임 전환

Direct RF 샘플링 아키텍처는 아날로그 신호 체인을 급진적으로 단순화한 접근법입니다. 이 구조는 아날로그 믹서와 LO를 이용한 주파수 변환 대신, 초고속, 광대역 아날로그-디지털 변환기(ADC)를 사용하여 RF 스펙트럼의 넓은 대역을 직접 디지털 데이터로 변환합니다.³⁴

신호 경로는 LNA, 안티 앨리어싱 필터(Anti-Aliasing Filter, AAF), 그리고 고속 ADC만으로 <mark>구성</mark>됩니다. 주파수 변환, 채널 필터링, 복조 등 후속 처리 과정은 모두 디지털 영역에서 DSP(Digital Signal Processing)를 통해 수행됩니다. 40 사실상 아날로그 LO는 ADC의 샘플링 클럭으로, 아날로그 믹서는 DSP 내부의 디지털 하향 변환기(Digital Down-Converter, DDC)로 대체된 셈입니다. 40

3.2. 원치 않는 신호 관리: 이미지 제거에서 안티 앨리어싱으로

이 아키텍처에서는 <mark>수퍼헤테로다인의 이미지 문제가 앨리어성(Aliasing) 문제로 대체됩</mark>니다. 나이퀴스트 샘플링 이론에 따르면, 신호를 왜곡 없이 표현하기 위해서는 샘플링 주파수(fs)가 신호의 최고 주파수 성분(fmax)의 두 배보다 커야 합니다.⁴² 만약 이 조건이 만족되지 않으면, 나이퀴스트 주파수(

fs/2)보다 높은 주파수 성분들은 기저대역 스펙트럼(DC ~ fs/2) 내로 "접혀" 들어와, 원래 대역 내에 있던 신호와 구별할 수 없는 저주파의 가상 신호(artifact)로 나타납니다. 34

이러한 앨리어싱을 방지하기 위해 ADC 앞단에는 고성능 아날로그 필터인 AAF가 반드시 위치해야 합니다. AAF의 목적은 원하는 신호 대역 외의 모든 신호와 잡음을 강력하게 감쇠시켜, 이들이 샘플링 과정에서 대역 내로 접혀 들어오는 것을 막는 것입니다. 41 AAF는 일반적으로 통과 대역에서 저지 대역으로의 전이 특성이 매우 날카로운(steep skirt) 저역 통과 또는 대역 통과 필터로 설계됩니다. ADC의 샘플링 속도가 매우 높기 때문에 앨리어싱 대역이 멀리 떨어져 있어, 수퍼헤테로다인의 이미지 제거 필터보다는 설계 요구사항이 다소 완화될 수 있다는 장점이 있습니다. 34

3.3. 성능 결정 요인: ADC의 중심성

Direct RF 샘플링 아키텍처에서는 전체 수신기의 성능이 거의 전적으로 단일 부품, 즉 ADC의 사양에 의해 결정됩니다. 설계의 초점은 여러 아날로그 부품들의 성능을 조율하는 것에서, 최첨단 데이터 변환기를 선택하고 그 성능을 최대한 이끌어내는 것으로 이동합니다. 과거 믹서, IF 증폭기, 필터 등에 분산되어 있던 선형성, 잡음 등의 성능 한계가 이제 ADC 하나에 집중되는 것입니다.³⁴

● 핵심 **ADC** 사양:

- 샘플링 속도 및 대역폭: 원하는 RF 주파수를 직접 포착하고, 앨리어싱되는 간섭 신호를 대역 밖으로 밀어낼 수 있을 만큼 충분히 높아야 합니다.³⁴
- 잡음 지수(NF) 및 SNR: ADC 자체의 잡음 플로어는 시스템 전체의 잡음 지수에 큰 영향을 미칩니다. 이득이 분산된 수퍼헤테로다인과 달리, 이 구조는 ADC의 높은 고유 잡음 지수(통상 25-30 dB)를 극복하고 필요한 감도를 달성하기 위해 상당한 프론트엔드 이득을 필요로 합니다.³⁴
- **SFDR(Spurious-Free Dynamic Range):** ADC의 선형성이 매우 중요합니다. 강력한 대역 외 블로커가 그대로 디지털화되면서 ADC 내부에서 고조파 왜곡(HD2, HD3)이나 기타 스퓨리어스(spurious) 성분을 생성하여 미약한 신호를 가릴 수 있습니다.³⁴
- ADC 유발 손상 및 보정:
 - o DC 오프셋 에러: ADC 자체에도 고유한 DC 오프셋이 존재합니다. 이는 ADC 입력을 접지(ground)에 단락시켜 정밀한 OV 기준을 인가한 후, 출력되는 디지털 코드를 측정하여 그 값을 이후의 모든 측정값에서 디지털적으로 빼주는 방식으로 보정할 수 있습니다. 일부 ADC는 이러한 캘리브레이션 기능을 내장하고 있습니다.
 - 인터리빙 스퍼(Interleaving Spurs): GSPS급의 초고속 샘플링을 위해 다수의 ADC 코어를 시간적으로 번갈아 사용하는 인터리빙 구조가 널리 쓰입니다. 이때 각 코어 간의 오프셋, 이득, 타이밍 불일치로 인해 출력 스펙트럼에 예측 가능한 주기적인 스퍼가 발생하며, 이는 주파수 계획 단계에서 피하거나 디지털 알고리즘으로 보정해야 합니다.³⁴

3.4. 유연성과 현대적 과제

Direct RF 샘플링 아키텍처의 가장 큰 장점은 비할 데 없는 유연성입니다. 채널 필터링과 복조가모두 DSP에서 이루어지므로, 하드웨어를 변경하지 않고 소프트웨어만으로 수신기의 중심주파수, 대역폭, 심지어 변조 방식까지 실시간으로 변경할 수 있습니다. 이는 5G 기지국과 같은다중 대역, 다중 표준 응용에 이상적입니다. 34

하지만 이러한 유연성은 상당한 대가를 요구합니다. 초고속 GSPS ADC는 전력 소모가 매우 크며 ⁴, ADC에서 쏟아져 나오는 초당 수십억 개의 샘플 데이터를 처리하기 위해서는 강력하고 전력 효율이 낮은 DSP가 필요합니다. 이는 '디지털' 단의 전력 소모와 연산 부담을 크게 증가시키는 요인입니다.⁴

섹션 4: 종합 비교 분석 및 권장 사항

4.1. 이미지 및 간섭 신호 제거 전략 비교

세 아키텍처는 원치 않는 신호를 처리하는 방식에서 근본적인 차이를 보입니다. 각 아키텍처는 하나의 문제를 해결하기 위해 새로운 형태의, 그러나 특정 응용에서는 더 관리하기 용이한 문제를 받아들이는 공학적 타협의 결과물입니다.

표 1: 원치 않는 신호 제거 메커니즘 비교

특징	수퍼헤테로다인	Zero-IF (직접 변환)	Direct RF 샘플링
주요 제거 대상	이미지 주파수	자체 이미지 & DC 오프셋	앨리어싱 신호
물리적 원인	주파수 믹싱의 고유 특성 (fLO±fIF)	I/Q 경로 이득/위상 불일치; LO 자체 혼합 및 2차 비선형성	나이퀴스트 속도 이하 샘플링 (fs<2fmax)
주요 해결책	아날로그 이미지 제거 필터 (믹서 이전)	디지털 QEC; 디지털 DC 오프셋 제거	아날로그 안티 앨리어싱 필터 (ADC 이전)
핵심 설계 고려사항	IF 주파수와 필터 구현 가능성 간의 트레이드오프	I/Q 매칭을 위한 아날로그 레이아웃; 디지털 보정 알고리즘의 강건성	ADC 샘플링 속도 및 필터 차단 특성 vs. 요구 대역폭

4.2. 핵심 RF 성능 지표 심층 비교

● 잡음 지수 (NF):

- 수퍼헤테로다인: 첫 단 LNA와 이미지 제거 필터의 삽입 손실에 의해 주로 결정됩니다.
 연계(cascaded) NF 계산이 직관적입니다.¹⁷
- o **Zero-IF:** RF 단 잡음은 수퍼헤테로다인과 유사하나, 기저대역에서의 1/f 잡음으로 인해추가적인 성능 저하가 발생할 수 있습니다. 믹서의 잡음 기여도가 중요하며, DSB/SSB NF 정의가 적용됩니다.⁴⁹
- o Direct RF 샘플링: 프론트엔드 LNA의 이득과 ADC 자체의 높은 잡음 지수에 의해

결정됩니다. ADC의 높은 NF를 극복하기 위해 상당한 프론트엔드 이득이 필요합니다. 34

● 선형성 (IP3/IP2):

- 수퍼헤테로다인: 믹서와 IF 증폭기의 IP3가 대역 내 간섭 신호 처리에 중요합니다. AC 커플링 덕분에 IP2는 상대적으로 덜 중요합니다.
- o **Zero-IF:** IP2가 가장 중요한 성능 지표입니다. 강력한 블로커로부터 발생하는 2차 왜곡 성분이 DC에 직접적으로 떨어져 DC 오프셋을 유발하기 때문입니다.³²
- **Direct RF** 샘플링: 선형성은 ADC의 SFDR로 대표됩니다. 전체 RF 스펙트럼이 ADC에 인가되므로, 왜곡을 발생시키지 않고 강력한 블로커를 처리하는 능력이 매우 중요합니다.³⁴

4.3. 구현 트레이드오프: 시스템 레벨 관점

각 아키텍처의 장단점을 종합적으로 비교하면, 특정 응용에 가장 적합한 선택지를 명확히 할 수 있습니다.

표 2: RF 수신기 아키텍처 종합 비교

지표	수퍼헤테로다인	Zero-IF (직접 변환)	Direct RF 샘플링
선택도	매우 우수 (고성능 IF 필터)	우수 (집적된 LPF)	매우 우수 (날카로운 디지털 필터)
이미지 제거	우수~매우 우수 (필터 의존)	매우 우수 (구조적) 단, 자체 이미지에 취약	해당 없음 (앨리어싱에 취약)
DC 오프셋 내성	매우 우수 (IF 단 AC 커플링)	취약 (핵심 과제)	우수 (ADC 오프셋 디지털 보정)
SoC 집적도	낮음 (오프칩 필터 필요)	매우 우수 (SoC에 이상적)	보통 (ADC/DSP가 크고 전력 소모 많음)
전력 소모	높음	낮음	매우 높음
하드웨어 복잡성	높음 (다수 부품)	낮음 (소수 부품)	매우 낮음

			(아날로그); 매우 높음 (디지털)
소프트웨어 / 알고리	낮음	높음 (QEC, DC	매우 높음 (DDC,
즘 복잡성		보정)	디지털 필터링)
유연성	낮음 (하드웨어	보통 (LPF 튜닝	매우 높음
	정의)	가능)	(소프트웨어 정의)
주요 응용 분야	고성능 계측기, 레이더	휴대폰, Wi-Fi, 블루투스, 소비자 기기	5G 기지국, 첨단 레이더, SDR

결론

본 보고서에서 분석한 세 가지 RF 수신기 아키텍처는 각각 뚜렷한 장단점과 공학적 타협점을 가지고 있습니다. 수퍼헤테로다인은 집적도를 희생하는 대신 순수한 아날로그 성능과 강건함에서 여전히 기준점으로 남아있습니다. Zero-IF 아키텍처는 아날로그의 복잡성을 디지털의 복잡성으로 성공적으로 전환하여, 모바일 혁명을 가능하게 한 비용, 전력, 크기의 절감을 이뤄냈습니다. Direct RF 샘플링 아키텍처는 이러한 경향의 정점에 서서, 아날로그-디지털 경계를 안테나에 최대한 가깝게 밀어붙여 최고의 유연성을 확보했지만, 막대한 전력과 처리 능력을 요구합니다.

각 아키텍처의 선택은 절대적인 '최선'의 문제가 아니라, 주어진 응용 분야의 고유한 기술적, 경제적 제약 조건 하에서 가장 유리한 타협점을 찾는 과정입니다.

- SWaP 제약이 덜하면서 최고의 감도와 선택도가 요구되는 응용(예: 고성능 과학 및 군사 계측 장비, 일부 레거시 무선 시스템)에서는 수퍼헤테로다인이 여전히 강력하고 신뢰성 있는 선택입니다.³⁴
- 비용, 전력, 크기가 핵심 동인인 대량 생산, 휴대용, 고집적 응용(예: 스마트폰, IoT 기기)에서는 **Zero-IF**가 논쟁의 여지가 없는 승자입니다.⁴
- 최대 대역폭, 다중 표준 유연성, 소프트웨어 정의 접근 방식이 필요하며 전력과 비용보다 재구성이 더 중요한 응용(예: 5G/6G 인프라, 전자전, 광대역 감시 시스템)에서는 Direct RF 샘플링이 명확한 미래 방향을 제시합니다.³⁴

반도체 기술의 지속적인 발전은 이러한 아키텍처 간의 균형을 계속해서 변화시킬 것이며,

오늘날의 최첨단 솔루션을 내일의 주류 표준으로 만들어 나갈 것입니다.

참고 자료

- 1. SECTION 3 RF/IF SUBSYSTEMS Walt Kester, James Bryant, Bob Clarke, Barrie Gilbert Analog Devices, 9월 21, 2025에 액세스, https://www.analog.com/media/en/training-seminars/design-handbooks/High-Speed-Design-Techniques/Section3.pdf
- 2. Radio receiver architectures, Part 1—TRF and Superhet Analog IC Tips, 9월 21, 2025에 액세스,
 - https://www.analogictips.com/radio-receiver-architectures-part-1-trf-superhet/
- 3. Receiver Architectures for SoC Coexistence, 9월 21, 2025에 액세스, http://www-9.unipv.it/dottMICR/theses/Ramella.pdf
- 4. Where Zero-IF Wins: 50% Smaller PCB Footprint at ¼ the Cost ..., 9월 21, 2025에 액세스, https://www.analog.com/en/resources/analog-dialogue/articles/where-zero-if-win
 - https://www.analog.com/en/resources/analog-dialogue/articles/where-zero-if-wirs.html
- 5. Superheterodyne receiver Wikipedia, 9월 21, 2025에 액세스, https://en.wikipedia.org/wiki/Superheterodyne_receiver
- 6. Superheterodyne receivers | RF Design Guide, 9월 21, 2025에 액세스, https://www.cdt21.com/design_guide/superheterodyne-receivers/
- 7. RF Mixer: Types, Applications, and Practical Guide Utmel, 9월 21, 2025에 액세스, https://www.utmel.com/blog/categories/rf/rf-mixer-types-applications-and-practical-guide
- 8. Understanding the Mixers Role in an RF-receiver Design DigiKey, 9월 21, 2025에 액세스,
 - https://www.digikey.com/en/articles/understanding-the-mixers-role-in-an-rf-receiver-design
- 9. Superheterodyne Receiver | Analog Devices, 9월 21, 2025에 액세스, https://www.analog.com/en/resources/glossary/superheterodyne-receiver.html
- 11. Filter Shape Factor and Selectivity Knowles Precision Devices, 9월 21, 2025에 액세스, https://blog.knowlescapacitors.com/blog/shape-factor-and-selectivity
- 13. Superheterodyne Receiver: Image Response » Electronics Notes, 9월 21, 2025에 액세스,
 - https://www.electronics-notes.com/articles/radio/superheterodyne-receiver/image.php
- 14. Radio Receiver Image Rejection Electronics Notes, 9월 21, 2025에 액세스, https://www.electronics-notes.com/articles/radio/radio-receiver-selectivity/image-rejection-response.php

- 15. Introduction to Receivers, 9월 21, 2025에 액세스, https://web.ece.ucsb.edu/~long/ece145a/Introduction_to_Receivers.pdf
- 16. Image Rejection and Direct-Conversion Receivers | Selected Topics | Electronics Textbook, 9월 21, 2025에 액세스, https://www.allaboutcircuits.com/textbook/radio-frequency-analysis-design/selected-topics/image-rejection-and-direct-conversion-receivers/
- 17. Receiver Architectures, 9월 21, 2025에 액세스, https://macchiarella.faculty.polimi.it/RF_Systems_New/Receivers%20Architectures.pdf
- 18. A Review of Wideband RF Receiver Architecture Options | Analog ..., 9월 21, 2025에 액세스, https://www.analog.com/en/resources/technical-articles/a-review-of-wideband-receiver-architecture-options.html
- 19. IMAGE REJECTION MIXERS/QIFMs Narda-MITEQ, 9월 21, 2025에 액세스, https://nardamiteg.com/docs/Q&A%20IRM%20254-257.PDF
- 20. Direct Conversion: No Pain, No Gain EE Times, 9월 21, 2025에 액세스, https://www.eetimes.com/direct-conversion-no-pain-no-gain/
- 21. On the Direct Conversion Receiver -- A Tutorial | Microwave Journal, 9월 21, 2025에 액세스, https://www.microwavejournal.com/articles/3226-on-the-direct-conversion-receiver-a-tutorial
- 22. A Review of Wideband RF Receiver Architecture Options ..., 9월 21, 2025에 액세스, https://www.mpdigest.com/2017/01/25/a-review-of-wideband-rf-receiver-architecture-options/
- 23. Direct-conversion receiver Wikipedia, 9월 21, 2025에 액세스, https://en.wikipedia.org/wiki/Direct-conversion receiver
- 24. Direct Conversion (Zero-IF) Receiver | Wireless Pi, 9월 21, 2025에 액세스, https://wirelesspi.com/direct-conversion-zero-if-receiver/
- 25. Mirror, Mirror on the Wall—Understanding Image Rejection and Its Impact on Desired Signals | Analog Devices, 9월 21, 2025에 액세스, https://www.analog.com/en/resources/analog-dialogue/articles/mirror-mirror-on-the-wall-understanding-image-rejection-and-its-impact-on-desired-signals.html
- 26. IQ Imbalance and Correction · Wireless Lab IIT-M, 9월 21, 2025에 액세스, https://varun19299.github.io/ID4100-Wireless-Lab-IITM/posts/10-ig-imbalance/
- 27. Design Approaches for Established and Emerging RF Receiver Architectures, 9월 21, 2025에 액세스,
 https://www.mobilityengineeringtech.com/component/content/article/50045-design-approaches-for-established-and-emerging-rf-receiver-architectures
- 28. Direct Down-Conversion System with I/Q Correction Texas Instruments, 9월 21, 2025에 액세스, https://www.ti.com/lit/ug/slwu085/slwu085.pdf
- 29. IQ Imbalance Correction in Wideband Software Defined Radio Transceivers Radioengineering, 9월 21, 2025에 액세스, https://www.radioeng.cz/fulltexts/2023/23 04 0479 0491.pdf
- 30. Design Note 1027: Optimizing the Performance of Very Wideband Direct

- Conversion Receivers | Analog Devices, 9월 21, 2025에 액세스, https://www.analog.com/en/resources/design-notes/optimizing-performance-wideband-direct-conversion-receivers.html
- 31. Addressing the DC offset challenge in direct conversion ... DigiKey, 9월 21, 2025에 액세스, https://www.digikey.in/Site/Global/Layouts/DownloadPdf.ashx?pdfUrl=FD48D904BC024E19AA8C72A9EFFD13E8
- 32. A Fully Integrated Discrete-Time Superheterodyne Receiver TU Delft Research Portal, 9월 21, 2025에 액세스, https://research.tudelft.nl/files/11232802/07747481.pdf
- 33. Linear Zero-IF Direct Conversion Receiver Uni-DUE, 9월 21, 2025에 액세스, https://www.uni-due.de/imperia/md/content/hft/theses/vortrag_wang_xiaoning.p df
- 34. Key System Design Considerations for Direct RF Sampling ..., 9월 21, 2025에 액세스,
 https://www.everythingrf.com/community/key-system-design-considerations-for-direct-rf-sampling-architectures
- 35. dsprelated.com, 9월 21, 2025에 액세스, https://dsprelated.com/new2/showthread_ajax.php?threadid=35059&group=com-p.dsp&sort=nf&page=1&tabshash=tabs1-achronological
- 36. Performance of Direct-Conversion Receiver with AC-Coupling in DC-Offset interference environment Korea Science, 9월 21, 2025에 액세스, https://koreascience.kr/article/CFKO200211922071753.pub
- 37. Data-aided approach to I/Q mismatch and DC offset compensation in communication receivers ResearchGate, 9월 21, 2025에 액세스, https://www.researchgate.net/publication/3416814 Data-aided approach to IQ mismatch and DC offset compensation in communication receivers
- 38. IQ Mismatch Causing Image Interference in Zero-IF Receivers ALLPCB, 9월 21, 2025에 액세스, https://www.allpcb.com/allelectrohub/iq-mismatch-causing-image-interference-in-zeroif-receivers
- 39. I/Q Linear Phase Imbalance Estimation Technique of the Wideband Zero-IF Receiver MDPI, 9월 21, 2025에 액세스, https://www.mdpi.com/2079-9292/9/11/1787
- 40. Direct RF conversion: From vision to reality Texas Instruments, 9월 21, 2025에 액세스, https://www.ti.com/lit/pdf/slyy068
- 41. Advantages of Direct RF Sampling Architectures NI National Instruments, 9월 21, 2025에 액세스,
 https://www.ni.com/en/solutions/aerospace-defense/radar-electronic-warfare-sig-int/advantages-of-direct-rf-sampling-architectures.html
- 42. Anti-aliasing Filter Design and Applications in Sampling | Advanced ..., 9월 21, 2025에 액세스, https://resources.pcb.cadence.com/blog/2020-anti-aliasing-filter-design-and-applications-in-sampling
- 43. Filter Basics: Anti-Aliasing Analog Devices, 9월 21, 2025에 액세스,

- https://www.analog.com/en/resources/technical-articles/guide-to-antialiasing-filt er-basics.html
- 44. How the ADC noise figure impacts RF receiver designs Texas Instruments, 9월 21, 2025에 액세스, https://www.ti.com/lit/pdf/slyt839
- 45. Understanding and calibrating the offset and gain for ADC systems ..., 9월 21, 2025에 액세스, https://www.ti.com/video/5466249277001
- 46. Spurs Analysis in the RF Sampling ADC Texas Instruments, 9월 21, 2025에 액세스, https://www.ti.com/lit/pdf/slaa824
- 47. ADC12Dxx00RF Direct RF-Sampling ADC Family Texas Instruments, 9월 21, 2025에 액세스, https://www.ti.com/lit/pdf/snwt003
- 48. Radio Architecture Matters: A Review of RF Sampling vs. Zero-IF ..., 9월 21, 2025에 액세스,
 https://www.analog.com/en/resources/technical-articles/radio-architecture-matters.html
- 49. System Noise-Figure Analysis for Modern Radio Receivers: Part 1, Calculations for a Cascaded Receiver Microwave Journal, 9월 21, 2025에 액세스, https://www.microwavejournal.com/ext/resources/whitepapers/2013/May/1131_Noise Figure CAE Final Final-2.pdf?1612492882
- 50. System Noise-Figure Analysis for Modern Radio Receivers Analog Devices, 9월 21, 2025에 액세스, https://www.analog.com/en/resources/technical-articles/system-noisefigure-analysis-for-modern-radio-receivers.html