- 2023-11-23: 建立 Github 协作库, 拿到 AX7035 FPGA 开发板,添加模板文件 top.sv
- 2023-11-24:Github 协作邀请完毕
- 2023-12-07: 完成总体布局与第一次任务分发,研究了 SRAM 片上内存,对库文件做了细化:
 - 总体布局与任务分发
 - * Edgedetect.v-刘镇豪
 - * KillShake.v-刘镇豪
 - * FIFO.v-吴尚哲
 - * LED display.v-吴尚哲
 - * 20bTo6dDecoder.v-规划中
 - SRAM 片上内存
 - * 完成了.xdc 管脚协议的补充(后证实不需要)
 - * 研究了 SRAM 的结构与原理
 - 库文件细化
 - * 建立了参考文献集 Reference.txt
 - * 建立了重要信息共享文档 ShareLog.md
 - * 建立了样本数据集 datadic.txt
 - * 整理了库文件结构
- 2023-12-09
 - 关于 AX7035 开发板
 - * 找到了一份完备的教程
 - 关于 DDR3
 - * 建立了 DDR3 的功能及驱动模块
 - * 建立了 mem_burst.v 的读写模块,但是还未来得及分析
 - 关于.xdc 文件
 - *恢复了原.xdc样式,并对修改做了备份
 - 关于 top.sv
 - * 仿照样例撰写了 led7seg_decode.v,本质为 0-9 二进制数到 8 端数码管数据译码器
 - * 写了一些注释: 其中下面一段代码存疑

```
1 genvar i;

2 generate

3 for(i=0; i<6; i=i+1) begin

4 led7seg_decode d(cnt[i*4 +: 4], 1'b1, seg[i*8 +: 8]);//+是做什么的?

5 end

6 endgenerate
```

- 关于组员
 - * FIFO.v 己完成
 - * LED_display.v 已完成
 - * KillShake.v 己完成
 - * Edgedetect.v 己完成
- 2023-12-17
 - 关于 top.sv
 - * 实现了防抖电路和脉冲输出的测试
 - * 撰写了指示灯显示与状态切换代码
- 2023-12-18

- 关于 top.sv
 - * 实现了按键与 'LED'灯对应的代码与测试-刘镇豪
 - *探索了筛法的可能性并决定算法为埃氏筛法,初步完成了埃氏筛法的代码实现,未测试
- 总体任务分发
 - * 20bTo6dDecoder.v-吴尚哲
 - * Count_to_one_second.v-刘镇豪
- 关于组员完成情况
 - * Count to one second.v 已完成, 未测试
- 2023-12-23
 - 关于 top.sv
 - * 实现了八段数码管显示的代码编写及测试(10 进制)
 - * 实现了一秒计时器的整合与编写
 - * 实现了埃氏筛法(算法层面),但是其对于内存地址的调用目前仍然存在问题
 - 关于组员
 - * 20bTo6dDecoder.v 已完成,已测试
 - * Count_to_one_second.v 己测试
- 2023-12-24
 - 关于 top.sv
 - * 实现了埃氏筛法, 最快输出达到 1s 之内完成
- 2023-12-25
 - 关于 top.sv
 - * 实现了最快输出的递增和递减功能按钮对应,但是对于 1s 输出的复位目前仍存在问题
 - 关于组员
 - * 布置了实验报告撰写的相关任务
- 2023-12-26
 - 关于 top.sv
 - * 实现了实验要求的所有功能
 - * 美化了整体代码布局
 - 关于库文件
 - * 将所有模块分装为.v 文件存储在 src 文件夹下
 - * 将未用到的代码及内容存储在 misc/Unused 文件夹下