

Arm[®] Cortex[®]-M

32-位 微控制器

NuMicro[®] 家族

NUC029xEE 规格书

The information described in this document is the exclusive intellectual property of Nuvoton Technology Corporation and shall not be reproduced without permission from Nuvoton.

Nuvoton is providing this document only for reference purposes of NuMicro[®] microcontroller based system design. Nuvoton assumes no responsibility for errors or omissions.

All data and specifications are subject to change without notice.

For additional information or questions, please contact: Nuvoton Technology Corporation.

www.nuvoton.com

目录

1 概述	8
2 特性	9
3 缩写表	12
3.1 缩写表	12
4 器件信息列表与管脚配置	14
4.1 NuMicro® NUC029 系列选型代码	14
4.2 NuMicro® NUC029 系列选型指南	15
4.3 管脚配置	16
4.3.1 NuMicro® NUC029LEE/NUC029SEE 管脚图	16
4.4 管脚描述	18
4.4.1 NuMicro® NUC029LEE/NUC029SEE 管脚描述	18
5 方块图	23
5.1 NuMicro® NUC029LEE/NUC029SEE 模块框图	23
6 功能描述	24
6.1 Arm® Cortex®-M0 内核	24
6.2 系统管理	26
6.2.1 概述	26
6.2.2 系统复位	26
6.2.3 系统电源分配	27
6.2.4 系统内存映射	28
6.2.5 寄存器锁定控制	29
6.2.6 自动校准	31
6.2.7 系统定时器 (SysTick)	32
6.2.8 嵌套向量中断控制器(NVIC)	33
6.2.9 系统控制	37
6.3 时钟控制器	38
6.3.1 概述	38
6.3.2 系统时钟和 SysTick 时钟	41
6.3.3 掉电模式时钟	42
6.3.4 分频器输出	42
6.4 Flash 存储控制器 (FMC)	44
6.4.1 概述	44

6.4.2 特性	44
6.5 外部总线接口 (EBI).....	45
6.5.1 概述	45
6.5.2 特性	45
6.6 通用I/O(GPIO)	46
6.6.1 概述	46
6.6.2 特征	46
6.7 外设直接存取控制器(PDMA)	47
6.7.1 概述	47
6.7.2 特征	47
6.8 定时器控制器(TIMER)	48
6.8.1 概述	48
6.8.2 特性	48
6.9 PWM 发生器和捕获定时器 (PWM)	49
6.9.1 概述	49
6.9.2 特征	49
6.10看门狗定时器 (WDT).....	51
6.10.1 概述	51
6.10.2 特征	51
6.11 窗口看门狗定时器 (WWDT).....	52
6.11.1 概述	52
6.11.2 特征	52
6.12实时时钟 (RTC).....	53
6.12.1 概述	53
6.12.2 特征	53
6.13UART 接口控制器 (UART).....	54
6.13.1 概述	54
6.13.2 特征	54
6.14I ² C总线控制器(I ² C)	55
6.14.1 概述	55
6.14.2 特征	55
6.15串行外围设备接口(SPI).....	56

6.15.1 概述	56
6.15.2 特性	56
6.16 USB设备控制器 (USB D)	57
6.16.1 概述	57
6.16.2 特性	57
6.17 模拟数字转换 (ADC)	58
6.17.1 概述	58
6.17.2 特性	58
7 电气特性	59
7.1 绝对最大额定值	59
7.1.1 绝对最大额定特性	59
7.1.2 温度特性	60
7.1.3 EMC 特性	61
7.1.4 包装湿度敏感性(MSL)	62
7.1.5 焊接概要	63
7.2 DC 电气特性	64
7.3 AC 电气特性	69
7.3.1 外部 4~24 MHz 高速晶振	69
7.3.2 外部 4~24 MHz 高速晶振	69
7.3.3 外部 32.768 kHz 低速时钟信号 (LXT)	70
7.3.4 内部 22.1184 MHz 高速振荡器	71
7.3.5 内部 48 MHz 高速振荡器	71
7.3.6 内部 10 kHz 低速振荡器	72
7.3.7 PLL 特性	72
7.4 模拟特性	73
7.4.1 12-bit SAR ADC 规格	73
7.4.2 LDO 和电源管理	74
7.4.3 低电压复位特性	75
7.4.4 欠压检测特性	75
7.4.5 上电复位特性	75
7.4.6 温度传感器	76
7.4.7 USB PHY	77
7.5 Flash DC 电气特性	78

7.6 I²C 动态特性.....79

7.7 SPI 动态特性80

8 应用电路82

9 封装尺寸83

9.1 64-pin LQFP (7x7x1.4 mm footprint 2.0 mm)83

9.2 48-pin LQFP (7x7x1.4 mm footprint 2.0 mm)84

10 修订历史85

图目录

表 4-1 NuMicro® NUC029系列选型代码..... 14

图 4-2 NuMicro® NUC029SEE LQFP 64 管脚图 16

图 4-3 NuMicro® NUC029LEE LQFP 48 管脚图 17

图 5-1 NuMicro® NUC029LEE/NUC029SEE 模块框图 23

图 6.1-1 功能控制器框图 24

图 6.2-1 NuMicro® NUC029LEE/NUC029SEE电源分布图 27

图 6.3-1 时钟发生器框图 39

图 6.3-2 片上时钟源总览 40

图 6.3-3 系统时钟框图..... 41

图 6.3-4 SysTick 时钟控制模块框图 41

图 6.3-5 分频器的时钟源 42

图 6.3-6 分频器模块框图 43

图 7.1-1 焊接概要文件来自于 J-STD-020C..... 63

图 7-2 典型晶振应用电路..... 70

图 7-3 典型时钟应用电路..... 71

图 7-4 电源爬升条件..... 76

图 7-5 I²C 时序图..... 79

图 7-6 SPI 主机模式时序图 80

图 7-7 SPI 从机模式时序图 81

表目录

表 3-1 缩写表..... 13

表 6.2-1片上控制器地址空间分配..... 29

表 6.2-2 异常模式 34

表 6.2-3 系统中断映射 35

表 6.2-4 向量表格式 35

表 7.1-1绝对最大额定特性..... 59

表 7.1-2 温度特性 60

表 7.1-3 EMC 特性 61

表 7.1-4 包装湿度敏感性(MSL) 62

表 7.1-5 焊接概要 63

1 概述

NuMicro® NUC029LEE/NUC029SEE 内嵌Arm® Cortex®-M0内核，最高可运行至72MHz，内建128K字节的Flash存储器，以及16K字节SRAM，8K字节用于存储ISP引导代码的ROM。另外还有丰富的外设，如定时器、看门狗定时器、窗口看门狗定时器、RTC、带CRC计算单元的PDMA、UART、SPI、I²C、PWM定时器、GPIO、LIN、CAN、USB 2.0 FS 设备、12位ADC、低电压复位控制和欠压检测功能。

2 特性

- ARM® Cortex®-M0 内核
 - 最高可运行到 72 MHz
 - 一个 24位系统时钟
 - 支持低功耗掉电模式
 - 单周期32位硬件乘法器
 - 可嵌套向量中断控制器（NVIC）用于控制32个中断源，每个中断有4种优先级
 - 串行调试接口支持2个观察点/4个中断点
- 内建LDO，支持从2.5V到5.5V的宽电压操作
- Flash存储器
 - 128K字节flash存储器用来存储程序代码
 - 8K字节flash存储器用来存储ISP升级引导代码
 - 支持在系统编程(ISP)和在应用编程(IAP)升级代码
 - 支持512字节页擦除
 - 在128K字节系统中可配置数据flash的起始地址和大小
 - 通过SWD/ICE接口，支持2线ICP升级
- SRAM存储器
 - 16K字节内嵌SRAM
 - 支持PDMA模式
- PDMA (外设 DMA)
 - 9通道PDMA支持外设和内存间的自动数据传输
 - 支持4种通用多项式的CRC计算，CRC-CCITT、CRC-8、CRC-16與CRC-32
- 时钟控制
 - 针对不同应用可灵活选择时钟
 - 内置22.1184 MHz高速振荡器可用于系统运行
 - 精度范围 $\pm 1\%$ ($+25^{\circ}\text{C}$, $V_{DD} = 5\text{V}$)
 - 精度范围 $\pm 3\%$ ($-40^{\circ}\text{C} \sim +105^{\circ}\text{C}$, $V_{DD} = 2.5\text{V} \sim 5.5\text{V}$)
 - 内置48MHz高速振荡器可用于USB设备操作（频率范围 $< 2\%$, $-40^{\circ}\text{C} \sim +105^{\circ}\text{C}$ ）
 - 动态校准HIRC OSC 48 MHz从 -40°C 到 $105^{\circ}\text{C} \pm 0.25\%$ 由外部32.768 KHz晶体振荡器(LXT)或内部USB同步模式
 - 内置 10 kHz 低速振荡器用于看门狗及掉电唤醒等功能
 - 支持一组 PLL，高至72 MHz，用于高性能的系统运行
 - 外部 4~24 MHz 高速晶振用于USB及精准的时序操作
 - 外部 32.768 kHz 低速晶振用于RTC及低功耗操作
- GPIO
 - 四种I/O模式:
 - 准双向模式
 - 推挽输出模式
 - 开漏输出模式
 - 高阻输入模式
 - 可配置TTL/Schmitt 触发输入
 - I/O管脚可配置为边沿/电平触发模式的中断源
- 定时器
 - 支持4组32位定时器，每个定时器包括一个24位向上计数器和一个8位预分频器
 - 每个定时器都有独立的时钟源
 - 提供 one-shot、periodic、toggle 和 continuous counting 操作模式
 - 支持事件计数功能
 - 支持输入捕获功能
- 看门狗定时器

- 多个时钟源选择
- 8个可选的时间溢出周期，从1.6毫秒~26秒（取决于时钟源的选择）
- 可用作掉电模式或空闲模式的唤醒
- 看门狗溢出事件可以触发中断或者复位芯片
- 支持4种看门狗复位延时 (1026, 130, 18 或 3 个看门狗时钟周期)
- 窗口看门狗
 - 6-位向下计数器搭配11位预分频器，用作宽范围的窗口选择
- RTC
 - 支持软件补偿功能寄存器FCR
 - 支持RTC计数(秒、分、时) 及万年历(日、月、年)
 - 支持闹铃寄存器(秒、分、时、日、月、年)
 - 可选12小时或24小时制
 - 自动闰年识别
 - 支持定时滴答中断，有8个可选周期1/128, 1/64, 1/32, 1/16, 1/8, 1/4, 1/2 及1 秒
 - 支持电池单独供电脚 (VBAT)
 - 支持唤醒功能
- PWM/捕捉
 - 内建3个16位的PWM产生器，提供6路PWM输出或组成3对互补的PWM输出
 - 每个PWM产生器都配有一个时钟源选择器，一个除频器，一个8位时钟预分频器以及一个死区发生器
 - 支持单次触发模式或者自动重载模式
 - 6路16位捕捉定时器（共享PWM定时器），提供6路上升/下降沿的捕捉输入
 - 支持捕捉中断
- UART
 - 最多3路UART控制器
 - UART支持流量控制(TXD, RXD, nCTS 和 nRTS)
 - UART0 有64字节的FIFO，用于高速传输
 - UART1/2有16字节FIFO用于标准传输
 - 支持 IrDA (SIR) 及 LIN 总线功能
 - 支持9位RS-485及方向控制功能
 - 可编程波特率产生器，高至1/16系统时钟
 - 支持CST唤醒功能(UART0，UART1支持)
 - 支持 PDMA 模式
- SPI
 - 多至2路SPI控制器
 - SPI主时钟频率高至36 MHz（5V工作电压）
 - SPI从时钟频率高至18 MHz（5V工作电压）
 - 支持SPI主/从机模式
 - 全双工同步串行数据传输
 - 传输数据长度8到32位可编程设定
 - 可设定MSB 或 LSB 在前
 - 在时钟上升沿还是下降沿收/发数据可独立配置
 - 主机模式有两条从机/设备选择线，从机模式有一条从机/设备选择线
 - 支持32位传输模式下字节挂起模式
 - 支持PDMA功能
 - 支持三线，无从机信号，双向接口
- I²C
 - 最多2组I²C 控制器
 - 支持主/从机模式
 - 主从机间双向数据传输

- 多主机总线（无中心主机）
- 总线仲裁，可避免主机同时传输数据时的冲突
- 串行时钟的同步机制，用一条总线来实现设备间各种速度下的通讯
- 串行时钟同步可作为握手机制，控制总线上数据的传输及暂停
- 可编程时钟适用于各种波特率控制
- 支持多地址识别（4个带屏蔽功能的从机地址）
- 支持唤醒功能
- USB 2.0 全速设备
 - USB2.0全速设备控制器，最高速率12MHz
 - 内置USB收发器
 - 提供1个中断源4个中断事件
 - 支持控制、批量、中断、同步传输模式
 - 总线空闲3 ms自动挂起
 - 提供8个可编程端点
 - 内置512字节SRAM用于USB数据传输缓存
 - 支持远程唤醒功能
- ADC
 - 12位SAR ADC快至1 MSPS (工作电压5V)
 - 多至12通道单端输入或5通道差分输入
 - 支持单次/单周期扫描/连续扫描模式
 - 每个通道都有独立的结果寄存器
 - 只对使能的通道扫描
 - 阈电压检测
 - 软件编程，外部引脚以及PWM中央对齐可以触发ADC开始转换
 - 支持PDMA模式
- EBI (外部总线接口)
 - 访问空间: 8位模式时64 K字节，16位模式时128 K字节
 - 支持8位或16位数据宽度
 - 16位数据宽度模式下支持字节写
- 96 位唯一ID(UID)
- 128 位唯一客户ID (UCID)
- 一个内置温度传感器，精度1℃
- 掉电检测
 - 有 4 个等级: 4.4 V/3.7 V/2.7 V/2.2 V
 - 支持掉电中断或复位功能
- 低压复位
 - 复位门槛电压: 2.0 V
- 操作温度: -40℃ ~ 105℃
- 封装:
 - 无铅封装(RoHS)
 - LQFP 64-pin / 48-pin

3 缩写表

3.1 缩写表

缩写	描述
ACMP	Analog Comparator Controller
ADC	Analog-to-Digital Converter
AES	Advanced Encryption Standard
APB	Advanced Peripheral Bus
AHB	Advanced High-Performance Bus
BOD	Brown-out Detection
CAN	Controller Area Network
DAP	Debug Access Port
DES	Data Encryption Standard
EBI	External Bus Interface
EPWM	Enhanced Pulse Width Modulation
FIFO	First In, First Out
FMC	Flash Memory Controller
FPU	Floating-point Unit
GPIO	General-Purpose Input/Output
HCLK	The Clock of Advanced High-Performance Bus
HIRC	22.1184 MHz Internal High Speed RC Oscillator
HXT	4~24 MHz External High Speed Crystal Oscillator
IAP	In Application Programming
ICP	In Circuit Programming
ISP	In System Programming
LDO	Low Dropout Regulator
LIN	Local Interconnect Network
LIRC	10 kHz internal low speed RC oscillator (LIRC)
MPU	Memory Protection Unit
NVIC	Nested Vectored Interrupt Controller
PCLK	The Clock of Advanced Peripheral Bus
PDMA	Peripheral Direct Memory Access
PLL	Phase-Locked Loop
PWM	Pulse Width Modulation
QEI	Quadrature Encoder Interface
SDIO	Secure Digital Input/Output

SPI	Serial Peripheral Interface
SPS	Samples per Second
TDES	Triple Data Encryption Standard
TMR	Timer Controller
UART	Universal Asynchronous Receiver/Transmitter
UCID	Unique Customer ID
USB	Universal Serial Bus
WDT	Watchdog Timer
WWDT	Window Watchdog Timer

表 3-1 缩写表

4 器件信息列表与管脚配置

4.1 NuMicro® NUC029 系列选型代码

NUC029 - X X X			
CPU core Arm® Cortex M0		Temperature N: - 40 °C ~ +85°C E: - 40 °C ~ +105°C	
Package Type F: TSSOP 20 T: QFN 33 (5x5) Z: QFN 33 (4x4) N: QFN 48 (7x7) L: LQFP 48 (7x7) S: LQFP 64 (7x7) K: LQFP 128 (14x14)		Flash Size A: Less than 68 KB D: 68 KB E: 128 KB G: 256 KB	

表 4-1 NuMicro® NUC029系列选型代码

4.2 NuMicro® NUC029 系列选型指南

Part Number	APROM (KB)	RAM (KB)	Data Flash (KB)	SPROM(KB)	ISP ROM (KB)	I/O	Timer (32-Bit)	Connectivity						I ² S	PWM (16-Bit)	ADC	ACMP	PDMA	Smart Card	RTC	EBI	PLL	ISP/ICP/IAP	Package	Operating Temperature Range (°C)
								UART	SPI	I ² C	USCI ^[4]	USB	LIN												
NUC029FAE	16	2	Conf	-	2	17	2	1	1	1	-	-	-	-	3	4 ^[1]	2 ^[3]	-	-	-	-	-	√	TSSOP20	-40 to +105
NUC029TAN	32	4	4	-	4	24	4	2	1	2	-	-	-	-	5	5	3 ^[2]	-	-	-	-	√	√	QFN33(4*4)	-40 to +85
NUC029ZAN	64	4	4	-	4	24	4	2	1	2	-	-	-	-	5	5	3 ^[2]	-	-	-	-	√	√	QFN33(5*5)	-40 to +85
NUC029LAN	64	4	4	-	4	40	4	2	2	2	-	-	-	-	8	8	4	-	-	-	√	√	√	LQFP48	-40 to +85
NUC029LDE	68	8	Conf	-	4	42	4	4	1	2	-	-	3	-	12	8	-	-	-	-	-	√	√	LQFP48	-40 to +105
NUC029SDE	68	8	Conf	-	4	56	4	4	1	2	-	-	3	-	12	8	-	-	-	-	-	√	√	LQFP64	-40 to +105
NUC029LEE	128	16	Conf	-	8	31	4	2	1	2	-	1	2	-	4	10	-	9	-	√	-	√	√	LQFP48	-40 to +105
NUC029SEE	128	16	Conf	-	8	45	4	3	2	2	-	1	3	-	6	12	-	9	-	√	√	√	√	LQFP64	-40 to +105
NUC029LGE	256	20	Conf	2	4	35	4	3	2	2	3	1	-	2	10	9	2	5	-	√	√	√	√	LQFP48	-40 to +105
NUC029SGE	256	20	Conf	2	4	49	4	3	2	2	3	1	-	2	12	15	2	5	-	√	√	√	√	LQFP64	-40 to +105
NUC029KGE	256	20	Conf	2	4	86	4	3	2	2	3	1	-	2	12	20	2	5	2	√	√	√	√	LQFP128	-40 to +105

[1] NUC029FAE 是 10-位 ADC. 其它都是 12-位 ADC

[2] NUC029TAN/NUC029ZAN, ACMP3 只有正负输入端

[3] NUC029FAE的ACMP0 只有正负输入端，ACMP1 只有正输入端

[4] USCI 可配置为 UART, SPI 或 I²C

4.3 管脚配置

4.3.1 NuMicro® NUC029LEE/NUC029SEE 管脚图

4.3.1.1 NuMicro® NUC029SEE LQFP 64 pin (7 mm * 7mm)

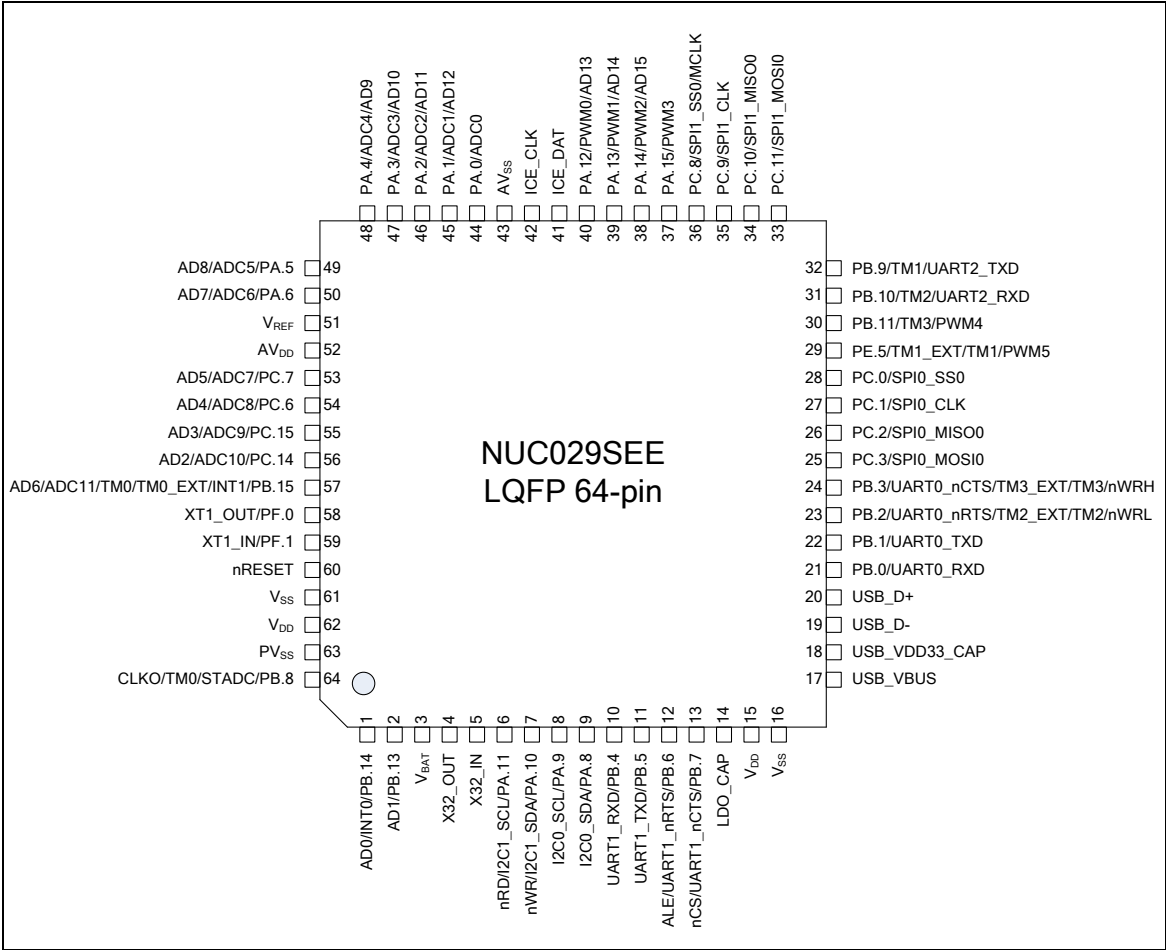


图 4-2 NuMicro® NUC029SEE LQFP 64 管脚图

4.3.1.2 NuMicro® NUC029LEE LQFP 48 pin (7 mm * 7mm)

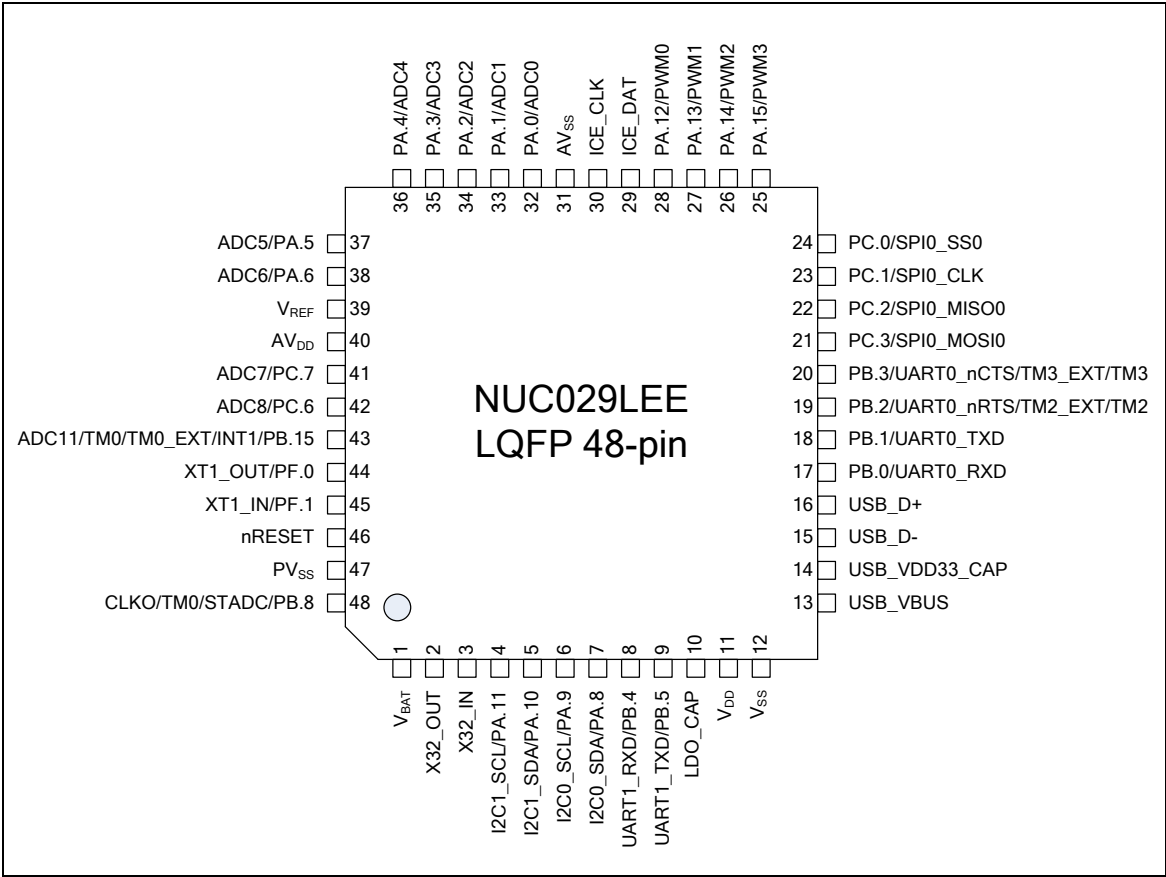


图 4-3 NuMicro® NUC029LEE LQFP 48 管脚图

4.4 管脚描述

4.4.1 NuMicro® NUC029LEE/NUC029SEE 管脚描述

管脚号		管脚名称	管脚类型	管脚描述
LQFP 64-pin	LQFP 48-pin			
1		PB.14	I/O	通用数字输入/输出管脚
		INT0	I	外部中断0输入管脚
		AD0	I/O	EBI 地址/数据总线第0位
2		PB.13	I/O	通用数字输入/输出管脚
		AD1	I/O	EBI 地址/数据总线第1位
3	1	V _{BAT}	P	RTC电池供电电源管脚.
4	2	X32_OUT	O	外部32.768 kHz (低速) 晶体输出管脚
5	3	X32_IN	I	外部32.768 kHz (低速) 晶体输入管脚
6	4	PA.11	I/O	通用数字输入/输出管脚.
		I2C1_SCL	I/O	I ² C1 时钟管脚.
		nRD	O	EBI 读使能脚
7	5	PA.10	I/O	通用数字输入/输出管脚.
		I2C1_SDA	I/O	I ² C1 数据输入/输出引脚.
		nWR	O	EBI 写使能脚
8	6	PA.9	I/O	通用数字输入/输出管脚.
		I2C0_SCL	I/O	I ² C0 时钟引脚.
9	7	PA.8	I/O	通用数字输入/输出管脚.
		I2C0_SDA	I/O	I ² C0 数据输入/输出引脚.
10	8	PB.4	I/O	通用数字输入/输出管脚.
		UART1_RXD	I	UART1数据接收
11	9	PB.5	I/O	通用数字输入/输出管脚.
		UART1_TXD	O	UART1数据发送
12		PB.6	I/O	通用数字输入/输出管脚.
		UART1_nRTS	O	UART1请求发送
		ALE	O	EBI地址锁存使能
13		PB.7	I/O	通用数字输入/输出管脚.
		UART1_nCTS	I	UART1清除发送脚
		nCS	O	EBI 片选使能

管脚号		管脚名称	管脚类型	管脚描述
LQFP 64-pin	LQFP 48-pin			
14	10	LDO_CAP	P	LDO 输出脚.
15	11	V _{DD}	P	数字电源, 用于I/O口, 内部LDO, PLL及数字电路
16	12	V _{SS}	P	数字电路地
17	13	USB_VBUS	USB	来自USB 主机或HUB的电源
18	14	USB_VDD33_C AP	USB	内部电源调节器3.3V输出去耦管脚
19	15	USB_D-	USB	USB差分信号D-.
20	16	USB_D+	USB	USB差分信号D+.
21	17	PB.0	I/O	通用数字输入/输出管脚.
		UART0_RXD	I	UART0数据接收器输入管脚.
22	18	PB.1	I/O	通用数字输入/输出管脚.
		UART0_TXD	O	UART0数据发送器输出管脚
23	19	PB.2	I/O	通用数字输入/输出管脚.
		UART0_nRTS	O	UART0请求发送输出管脚
		TM2_EXT	I	Timer2 外部捕捉输入管脚
		TM2	O	Timer2 toggle 输出管脚
		nWRL	O	EBI 低字节写使能
24	20	PB.3	I/O	通用数字输入/输出管脚.
		UART0_nCTS	I	UART0清零发送输入管脚
		TM3_EXT	I	Timer3 外部捕捉输入管脚
		TM3	O	Timer3 toggle 输出管脚
		nWRH	O	EBI 高字节写使能
25	21	PC.3	I/O	通用数字输入/输出管脚.
		SPI0_MOSI0	I/O	SPI0 1 st MOSI (主出,从入) 管脚.
26	22	PC.2	I/O	通用数字输入/输出管脚.
		SPI0_MISO0	I/O	SPI0 1 st MISO(主入, 从出) 管脚.
27	23	PC.1	I/O	通用数字输入/输出管脚.
		SPI0_CLK	I/O	SPI0 串行时钟管脚
28	24	PC.0	I/O	通用数字输入/输出管脚.
		SPI0_SS0	I/O	SPI0 1 st 从选择管脚
29		PE.5	I/O	通用数字输入/输出管脚.

管脚号		管脚名称	管脚类型	管脚描述
LQFP 64-pin	LQFP 48-pin			
		PWM5	I/O	PWM5输出/捕捉输入管脚
		TM1_EXT	I	Timer1 外部捕捉输入管脚
		TM1	O	Timer1 toggle 输出管脚
30		PB.11	I/O	通用数字输入/输出管脚.
		TM3	I/O	Timer3 事件计数器输入 / toggle 输出管脚.
		PWM4	I/O	PWM4输出/捕捉输入管脚
31		PB.10	I/O	通用数字输入/输出管脚.
		TM2	I/O	Timer2事件计数器输入 / toggle 输出管脚.
		UART2_RXD	I	UART2数据接收器输入管脚
32		PB.9	I/O	通用数字输入/输出管脚.
		TM1	I/O	Timer1 toggle 输出管脚
		UART2_TXD	O	UART2数据发送器输出管脚
33		PC.11	I/O	通用数字输入/输出管脚.
		SPI1_MOSI0	I/O	SPI1 1 st MOSI (主出,从入) 管脚
34		PC.10	I/O	通用数字输入/输出管脚.
		SPI1_MISO0	I/O	SPI1 1 st MISO (主入, 从出) 管脚.
35		PC.9	I/O	通用数字输入/输出管脚.
		SPI1_CLK	I/O	SPI1 串行时钟管脚
36		PC.8	I/O	通用数字输入/输出管脚.
		SPI1_SS0	I/O	SPI1 1 st 从选择管脚
		MCLK	O	EBI 时钟输出
37	25	PA.15	I/O	通用数字输入/输出管脚.
		PWM3	I/O	PWM3输出/捕捉输入管脚
38	26	PA.14	I/O	通用数字输入/输出管脚.
		PWM2	I/O	PWM2输出/捕捉输入管脚
		AD15	I/O	EBI 地址/数据总线第15位
39	27	PA.13	I/O	通用数字输入/输出管脚.
		PWM1	I/O	PWM1输出/捕捉输入管脚.
		AD14	I/O	EBI 地址/数据总线第14位
40	28	PA.12	I/O	通用数字输入/输出管脚.

管脚号		管脚名称	管脚类型	管脚描述
LQFP 64-pin	LQFP 48-pin			
		PWM0	I/O	PWM0输出/捕捉输入管脚
		AD13	I/O	EBI 地址/数据总线第13位
41	29	ICE_DAT	I/O	SWD调试接口数据管脚 注: 建议于 ICE_DAT 管脚上加入100 kΩ 的上拉电阻
42	30	ICE_CLK	I	SWD调试接口时钟管脚 注: 建议于 ICE_CLK 管脚上加入100 kΩ 的上拉电阻
43	31	AV _{SS}	AP	模拟电路地
44	32	PA.0	I/O	通用数字输入/输出管脚.
		ADC0	AI	ADC0模拟输入管脚
45	33	PA.1	I/O	通用数字输入/输出管脚.
		ADC1	AI	ADC1模拟输入管脚
		AD12	I/O	EBI 地址/数据总线第12位
46	34	PA.2	I/O	通用数字输入/输出管脚.
		ADC2	AI	ADC2模拟输入管脚
		AD11	I/O	EBI 地址/数据总线第11位
47	35	PA.3	I/O	通用数字输入/输出管脚.
		ADC3	AI	ADC3模拟输入管脚
		AD10	I/O	EBI 地址/数据总线第10位
48	36	PA.4	I/O	通用数字输入/输出管脚.
		ADC4	AI	ADC4模拟输入管脚
		AD9	I/O	EBI 地址/数据总线第9位
49	37	PA.5	I/O	通用数字输入/输出管脚.
		ADC5	AI	ADC5模拟输入管脚
		AD8	I/O	EBI 地址/数据总线第8位
50	38	PA.6	I/O	通用数字输入/输出管脚.
		ADC6	AI	ADC6模拟输入管脚
		AD7	I/O	EBI 地址/数据总线第7位
51	39	V _{REF}	AP	ADC 参考电压输入管脚
52	40	AV _{DD}	AP	内部模拟电路电源输入管脚
53	41	PC.7	I/O	通用数字输入/输出管脚.
		ADC7	AI	ADC7模拟输入管脚

管脚号		管脚名称	管脚类型	管脚描述
LQFP 64-pin	LQFP 48-pin			
		AD5	I/O	EBI 地址/数据总线第5位
54	42	PC.6	I/O	通用数字输入/输出管脚.
		ADC8	AI	ADC8模拟输入管脚
		AD4	I/O	EBI 地址/数据总线第4位
55		PC.15	I/O	通用数字输入/输出管脚.
		ADC9	AI	ADC9模拟输入管脚
		AD3	I/O	EBI 地址/数据总线第3位
56		PC.14	I/O	通用数字输入/输出管脚.
		ADC10	AI	ADC10模拟输入管脚
		AD2	I/O	EBI 地址/数据总线第2位
57	43	PB.15	I/O	通用数字输入/输出管脚.
		INT1	I	EBI 地址/数据总线第1位
		TM0_EXT	I	Timer 0 外部捕捉输入管脚
		TM0	I/O	Timer0 toggle 输出管脚
		ADC11	AI	ADC11模拟输入管脚
		AD6	I/O	EBI 地址/数据总线第6位
58	44	PF.0	I/O	通用数字输入/输出管脚.
		XT1_OUT	O	外部 4~24 MHz (高速) 晶体输出管脚.
59	45	PF.1	I/O	通用数字输入/输出管脚.
		XT1_IN	I	外部 4~24 MHz (高速) 晶体输入管脚.
60	46	nRESET	I	外部复位输入: 低电平有效, 带一个内部上拉. 设置该脚为低电平可复位芯片到初始状态 注: 建议于 nRESET 管脚上加入10 kΩ 的上拉电阻与10 uF的对地电容
61		V _{SS}	P	数字电路地管脚
62		V _{DD}	P	电源供应管脚, 为IO端口、内部PLL电路LDO源和数字电路提供电源
63	47	PV _{SS}	P	PLL 地管脚
64	48	PB.8	I/O	通用数字输入/输出管脚.
		STADC	I	ADC 外部触发输入管脚
		TM0	I/O	Timer0 事件计数器输入 / toggle 输出管脚.
		CLKO	O	时钟频率分频输出管脚

注意: 管脚类型 I = 数字输入, O = 数字输出; AI = 模拟输入; P = 电源; AP = 模拟电源

5 方块图

5.1 NuMicro® NUC029LEE/NUC029SEE 模块框图

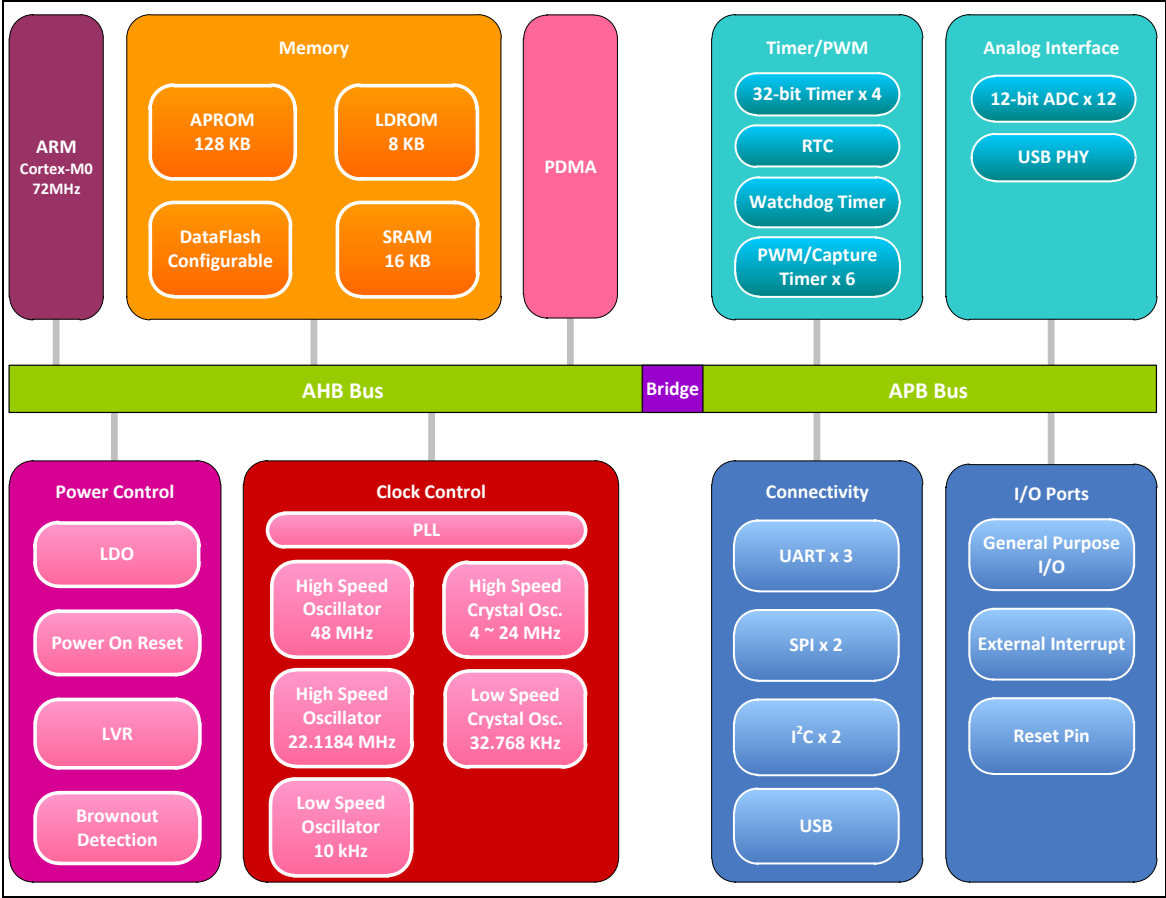


图 5-1 NuMicro® NUC029LEE/NUC029SEE 模块框图

6 功能描述

6.1 Arm® Cortex®-M0 内核

Cortex®-M0处理器是一个可配置，多级流水线的32位精简指令集处理器。它有 AMBA、AHB-Lite 接口和嵌套向量中断控制器（NVIC），具有可选的硬件调试功能，可以执行Thumb指令，并与其它Cortex-M系列兼容。支持两种模式-Thread 模式与 Handler 模式。异常时系统进入 Handler 模式。从Handler 模式返回时，执行异常返回。复位时系统进入Thread 模式。Thread 模式也可由异常返回时进入。

图 6.1-1 为处理器的功能图。

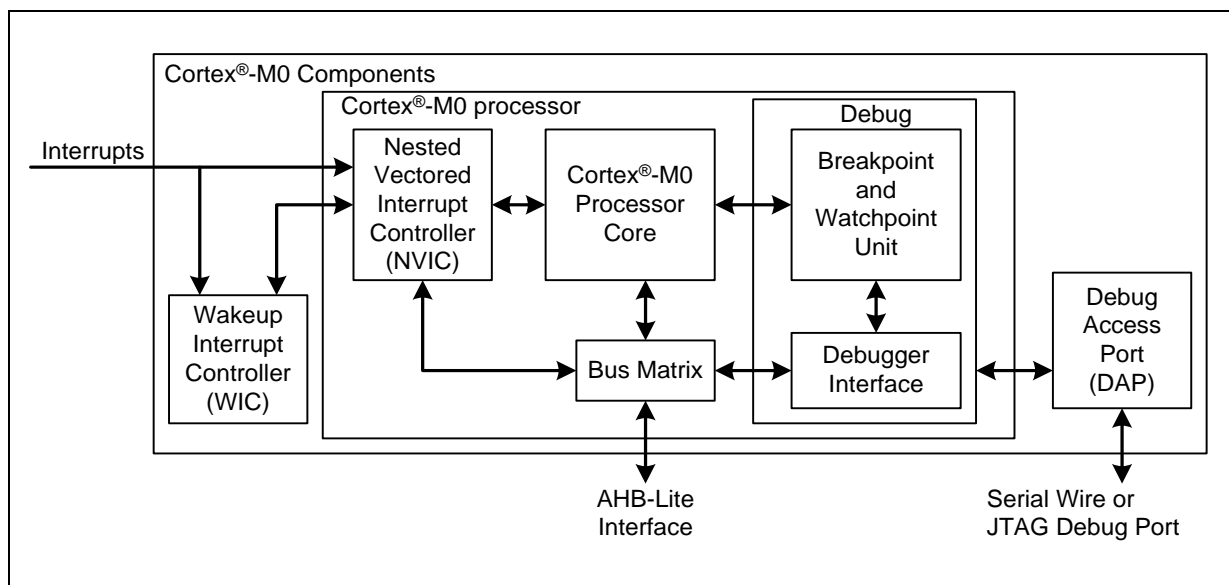


图 6.1-1 功能控制器框图

设备提供了以下组件及特性

- 低门数处理器:
 - ARMv6-M Thumb® 指令集
 - Thumb-2 技术
 - ARMv6-M 兼容 24-位 系统定时器
 - 一个32-位 硬件乘法器
 - 系统接口支持小端（little-endian）数据访问
 - 准确而及时的中断处理能力
 - 加载/存储多个数据和多周期乘法指令可被终止然后重新开始从而实现快速中断处理
 - C 应用程序二进制接口的异常兼容模式（C-ABI）。这个 ARMv6-M 的模式允许用户使用纯C函数实现中断处理
 - 使用中断唤醒（WFI）进入低功耗的休眠模式，事件唤醒（WFE）指令或者从中断退出休眠模式

- NVIC 特性:
 - 32 个外部中断，每个中断有4个优先级
 - 专用的不可屏蔽中断（NMI）
 - 同时支持电平和脉冲中断触发
 - 中断唤醒控制器（WIC），支持低功耗睡眠模式
- 调试
 - 四个硬件断点
 - 两个观察点
 - 用于非侵入式代码分析的程序计数采样寄存器（PCSR）
 - 单步和向量捕获能力
- 总线接口:
 - 提供简单的集成到所有系统外设和存储器的单一32位 AMBA-3 ABH-Lite 系统接口
 - 支持DAP (Debug Access Port) 的单一32位的从机端口

6.2 系统管理

6.2.1 概述

系统管理包括如下功能：

- 系统复位
- 系统内存映射
- 产品 ID、芯片复位、模块功能复位和多功能管脚控制的系统管理寄存器
- 系统定时器 (SysTick)
- 嵌套中断向量控制器 (NVIC)
- 系统控制寄存器

6.2.2 系统复位

系统复位可以由如下的任何一种中断实现，这些复位中断标志可以通过寄存器RSTSRC读取。

- 上电复位
- nRESET引脚低电平复位
- 看门狗复位
- 低压复位
- 欠压检测器复位
- CPU 复位
- 系统复位

系统复位和上电复位可以复位整个芯片，包含外围设备。系统复位和上电复位的区别在于外部晶振电路和BS(ISPCON[1]) 位。系统复位不复位外部晶振电路和BS(ISPCON[1]) 位, 但上电复位可以。

6.2.3 系统电源分配

该器件的电源分配包括三个部分：

- 由 AV_{DD} 和 AV_{SS} 提供的模拟电源，为芯片模拟部分工作提供电压
- 由 V_{DD} 和 V_{SS} 提供的数字电源，提供一个固定的1.8V数字电源，用于数字部分和I/O 引脚工作
- V_{BUS} 提供给USB电源，用于USB模块传输操作
- V_{BAT} 提供给电池的电源，用于RTC和外部的32.768 kHz晶振

内部的电压调节器LDO和 V_{DD33} 要求在相应的引脚上外接电容，并尽量靠近引脚摆放。模拟电源(AV_{DD})要与数字电源(V_{DD})是同一个电压准位。图 6.2-1说明了NuMicro® NUC029LEE/NUC029SEE的电源分布。

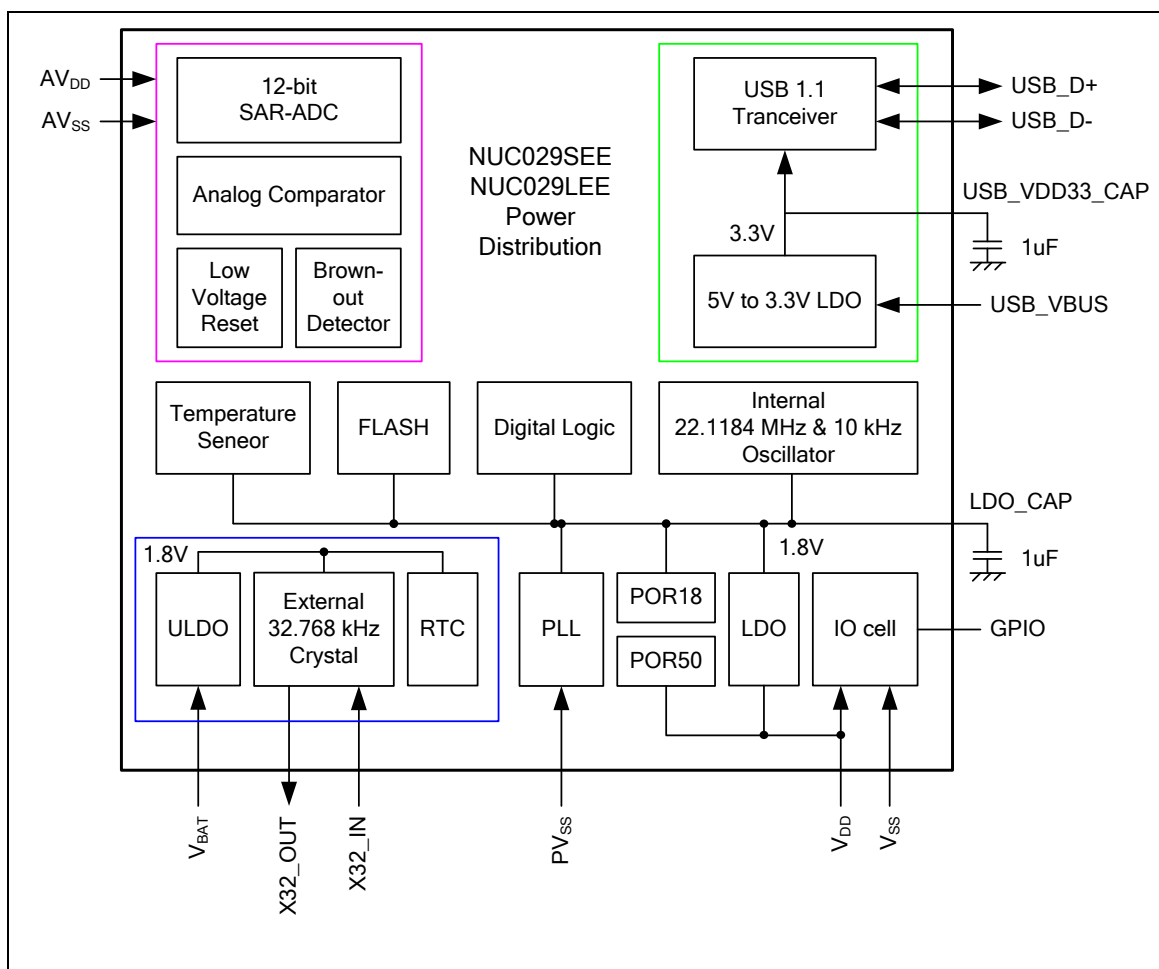


图 6.2-1 NuMicro® NUC029LEE/NUC029SEE电源分布图

6.2.4 系统内存映射

NuMicro® NUC029LEE/NUC029SEE系列提供了4G字节寻址空间。片内控制器的内存地址分配如下表所示。对片上外设的详细寄存器定义，内存空间，和编程指南，将在每个章节中详细描述The NuMicro® NUC029LEE/NUC029SEE系列只支持小端数据格式。

地址空间	标志	控制器
Flash 和 SRAM 内存空间		
0x0000_0000 – 0x0001_FFFF	FLASH_BA	Flash存储空间(128 KB)
0x2000_0000 – 0x2000_3FFF	SRAM_BA	SRAM存储空间(16K)
AHB Controllers Space (0x5000_0000 – 0x501F_FFFF)		
0x5000_0000 – 0x5000_01FF	GCR_BA	系统全局控制寄存器
0x5000_0200 – 0x5000_02FF	CLK_BA	时钟控制寄存器
0x5000_0300 – 0x5000_03FF	INT_BA	多路中断控制寄存器
0x5000_4000 – 0x5000_7FFF	GPIO_BA	GPIO 控制寄存器
0x5000_8000 – 0x5000_BFFF	PDMA_BA	外围DMA 控制寄存器
0x5000_C000 – 0x5000_FFFF	FMC_BA	Flash 内存控制寄存器
0x5001_0000 – 0x5001_03FF	EBI_BA	外部总线接口控制寄存器
APB1 Controllers Space (0x4000_0000 ~ 0x400F_FFFF)		
0x4000_4000 – 0x4000_7FFF	WDT_BA	看门狗控制寄存器
0x4000_8000 – 0x4000_BFFF	RTC_BA	实时时钟（RTC）控制寄存器
0x4001_0000 – 0x4001_3FFF	TMR01_BA	Timer0/Timer1 控制寄存器
0x4002_0000 – 0x4002_3FFF	I2C0_BA	I ² C0接口控制寄存器
0x4003_0000 – 0x4003_3FFF	SPI0_BA	带主/从功能的SPI0控制寄存器
0x4003_4000 – 0x4003_7FFF	SPI1_BA	带主/从功能的SPI1控制寄存器
0x4004_0000 – 0x4004_3FFF	PWMA_BA	PWM0/1/2/3 控制寄存器
0x4005_0000 – 0x4005_3FFF	UART0_BA	UART0 控制寄存器
0x4006_0000 – 0x4006_3FFF	USBD_BA	USB 2.0 FS 设备控制寄存器
0x400E_0000 – 0x400E_FFFF	ADC_BA	模拟数字转换(ADC) 控制寄存器
APB2 Controllers Space (0x4010_0000 ~ 0x401F_FFFF)		
0x4011_0000 – 0x4011_3FFF	TMR23_BA	Timer2/Timer3 控制寄存器
0x4012_0000 – 0x4012_3FFF	I2C1_BA	I ² C1接口控制寄存器
0x4014_0000 – 0x4014_3FFF	PWMB_BA	PWM4/5 控制寄存器
0x4015_0000 – 0x4015_3FFF	UART1_BA	UART1 控制寄存器
0x4015_4000 – 0x4015_7FFF	UART2_BA	UART2 控制寄存器

System Controllers Space (0xE000_E000 ~ 0xE000_EFFF)		
0xE000_E010 – 0xE000_E0FF	SCS_BA	系统定时器控制寄存器
0xE000_E100 – 0xE000_ECFF	SCS_BA	外围中断控制器控制寄存器
0xE000_ED00 – 0xE000_ED8F	SCS_BA	系统控制寄存器

表 6.2-1片上控制器地址空间分配

6.2.5 寄存器锁定控制

一些系统控制寄存器需要保护，以避免意外写入和干扰芯片操作。这些系统控制寄存器在上电复位后受到保护，直到用户解除寄存器保护。为了让用户对这些受保护的寄存器进行编程，寄存器保护禁止之后需要进行特殊的编程。寄存器保护禁用序列将数据“59h”、“16h”、“88h”连续写入寄存器REGWRPROT地址0x5000_0100。在这三个数据写入过程中，任何不同的数据值、不同的流程或任何其他对其他地址的写入都将中止整个流程。

禁用保护后，用户可以检查地址0x5000_0100的保护禁用位0，1为保护禁用，0为保护启用。用户可以更新目标保护寄存器值，然后将任何数据写入地址“0x5000_0100”以启用寄存器保护。

下表列出了受保护的寄存器。

寄存器	位	描述
IPRSTC1	[3] EBI_RST	EBI 控制器复位 (写保护位)
IPRSTC1	[2] PDMA_RST	PDMA 控制器复位 (写保护)
IPRSTC1	[1] CPU_RST	CPU 内核复位 (写保护)
IPRSTC1	[0] CHIP_RST	芯片复位 (写保护)
BODCR	[7] LVR_EN	低电压复位使能位 (写保护)
BODCR	[5] BOD_LPM	欠压检测低功耗模式 (写保护)
BODCR	[3] BOD_RSTEN	欠压复位使能位 (写保护)
BODCR	[2:1] BOD_VL	欠压检测阈值电压选择 (写保护)
BODCR	[0] BOD_EN	欠压检测使能位 (写保护)
PORCR	[15:0] POR_DIS_CODE	上电复位使能位 (写保护)
REGWRPROT	[7:0] REGWRPROT	寄存器写保护 (只写)
REGWRPROT	[0] REGPROTDIS	禁用寄存器写保护 (只读)
NMI_SEL	[8] NMI_EN	NMI 中断使能位 (写保护)
PWRCON	[8] PD_WAIT_CPU	进入掉电模式条件控制 (写保护)
PWRCON	[7] PWR_DOWN_EN	系统掉电使能位 (写保护)
PWRCON	[5] PD_WU_INT_EN	掉电模式唤醒中断使能位 (写保护)
PWRCON	[4] PD_WU_DLY	唤醒延时计数使能位 (写保护)

PWRCON	[3] OSC10K_EN	10 KHz 内部低速振荡器 (LIRC) 使能位 (写保护)
PWRCON	[2] OSC22M_EN	22.1184 MHz 内部高速振荡器 (HIRC) 使能位 (写保护)
PWRCON	[1] XTL32K_EN	32.768 KHz 外部低速晶振 (LXT) 使能位 (写保护)
PWRCON	[0] XTL12M_EN	4~24 MHz 外部高速晶振 (HXT) 使能位 (写保护)
APBCLK	[0] WDT_EN	看门狗定时器时钟使能位 (写保护)
CLKSEL0	[5:3] STCLK_S	Cortex®-M0 SysTick 时钟源选择 (写保护)
CLKSEL0	[2:0] HCLK_S	HCLK 时钟源选择 (写保护)
CLKSEL1	[1:0] WDT_S	看门狗定时器时钟选择 (写保护)
ISPCON	[6] ISPPF	ISP 失败标志 (写保护)
ISPCON	[5] LDUEN	LDROM 更新使能位 (写保护)
ISPCON	[4] CFGUEN	通过ISP更新config使能 (写保护)
ISPCON	[3] APUEN	APROM 更新使能位 (写保护)
ISPCON	[1] BS	启动选择 (写保护)
ISPCON	[0] ISPEN	ISP 使能位 (写保护)
ISPTRG	[0] ISPGO	ISP 开始触发 (写保护)
FATCON	[4] FOMSEL0	芯片频率优化模式选择 0 (写保护)
ISPSTA	[6] ISPPF	ISP 失败标志 (写保护)
TCSR0	[31] DBGACK_TMR	ICE 调试模式响应禁止位 (写保护)
TCSR1	[31] DBGACK_TMR	ICE 调试模式响应禁止位 (写保护)
TCSR2	[31] DBGACK_TMR	ICE 调试模式响应禁止位 (写保护)
TCSR3	[31] DBGACK_TMR	ICE 调试模式响应禁止位 (写保护)
WTCR	[31] DBGACK_WDT	ICE 调试模式响应禁止位 (写保护)
WTCR	[10:8] WTIS	看门狗定时器超时时间间隔选择(写保护)
WTCR	[7] WTE	看门狗定时器使能位 (写保护)
WTCR	[6] WTIE	看门狗定时器超时中断使能位 (写保护)
WTCR	[4] WTWKE	看门狗定时器超时唤醒功能控制(写保护)
WTCR	[1] WTRE	看门狗定时器复位使能位 (写保护)
WTCRALT	[1:0] WTRDSEL	看门狗定时器复位延迟选择(写保护)

6.2.6 自动校准

该芯片支持自动校准功能：HIRC校准（48 MHz和22.1184 MHz RC振荡器），根据精确的LXT（32.768 kHz晶体振荡器）或内部USB同步模式，自动得到精确的HIRC输出频率，在全温度范围内偏差0.25%以内。

例如，系统需要一个精确的22.1184 MHz时钟。在这种情况下，如果用户不想使用PLL作为系统时钟源，则需要在系统中焊接32.768 kHz的晶体，并将FREQSEL（SYS_IRCTCTL[1:0] 校准频率选择）设置为“01”，将启用自动校准功能。中断状态位FREQ_LOCK（SYS_IRCTSTS[0] HIRC频率锁状态）“1”表示HIRC输出频率在0.25%偏差内。为了获得更好的结果，建议将TRIM_LOOP（SYS_IRCTCTL[5:4]）校准计算周期和TRIM_RETRY_CNT（SYS_IRCTCTL[7:6] 校准值更新次数）都设置为“11”。

另一个例子是，系统需要一个精确的48 MHz时钟为USB应用。在这种情况下，如果两者都不使用PLL作为系统时钟源，用户必须将FREQSEL（SYS_HIRCTCTL1[1:0]校准频率选择）设置为“01”，自动校准功能将启用。状态位FREQLOCK（SYS_HIRCTISTS[8] HIRC 频率锁状态）“1”表示HIRC48输出频率在0.25%偏差内。

6.2.7 系统定时器 (SysTick)

Cortex-M0 包含系统定时器：SysTick。SysTick 提供一种简单的24位写清零、递减、自装载同时具有可灵活控制机制的计数器。该计数器可用作实时系统(RTOS) 的滴答定时器或一个简单的计数器。

当系统定时器使能后，将从 SysTick 的当前值寄存器 (SYST_CVR) 的值向下计数到0，并在下一个时钟周期，重新加载 SysTick 重新加载值寄存器 (SYST_RVR) 的值。当计数器减到0时，标志位 COUNTFLAG置位，读 COUNTFLAG 位使其清零。

复位后，SYST_CVR 的值未知。使能前，软件应该向寄存器写入值清零。这样确保定时器以 SYST_RVR 的值计数，而非任意值。

若 SYST_RVR 为0，在重新加载后，定时器将保持当前值0。这个功能可以在计数器使能后用来禁用独立的功能。

详情请参考“ARM® Cortex®-M0 Technical Reference Manual”与“ARM® v6-M Architecture Reference Manual”。

6.2.8 嵌套向量中断控制器(NVIC)

Cortex-M0 提供中断控制器，用于总体管理异常，称之为“嵌套向量中断控制器 (NVIC)”。

NVIC和处理器内核紧密相连，它提供以下特征：

- 支持嵌套和向量中断
- 自动保存和恢复处理器状态
- 简化的和确定的中断时间

NVIC 依照优先级处理所有支持的异常，所有异常在“处理器模式”处理。NVIC 结构支持32个 (IRQ[31:0])离散中断，每个中断可以支持 4 级离散中断优先级。所有的中断和大多数系统异常可以配置为不同优先级。当中断发生时，NVIC 将比较新中断与当前中断的优先级，如果新中断优先级高，则立即处理新中断。

当接受任何中断时，ISR的开始地址可从内存的向量表中取得。不需要确定哪个中断被响应，也不要软件分配相关中断服务程序（ISR）的开始地址。当开始地址取得时，NVIC 将自动保存处理状态到栈中，包括以下寄存器“PC, PSR, LR, R0~R3, R12” 的值。在ISR结束时，NVIC 将从栈中恢复相关寄存器的值，进行正常操作，因此花费少量且确定的时间处理中断请求。

NVIC 支持末尾连锁“Tail Chaining”，有效处理背对背中断“back-to-back interrupts”，即无需保存和恢复当前状态从而减少在切换当前ISR时的延迟时间。NVIC 还支持迟到“Late Arrival”，改善同时发生的ISR的效率。当较高优先级中断请求发生在当前ISR开始执行之前（保持处理器状态和获取起始地址阶段），NVIC 将立即处理更高优先级的中断，从而提高了实时性。

详情请参考“ARM® Cortex®-M0 Technical Reference Manual”与“ARM® v6-M Architecture Reference Manual”。

6.2.8.1 异常模式和系统中断映射

NuMicro® NUC029LEE/NUC029SEE.支持下表所列的异常模式。与所有中断一样，软件可以对其中一些中断设置4级优先级。最高优先级为“0”，最低优先级为“3”，所有用户可配置的优先级的默认值为“0”。
注意：优先级为“0”在整个系统中为第4优先级，排在“Reset”，“NMI”与“Hard Fault”之后。

异常名称	向量号	优先级
Reset	1	-3
NMI	2	-2
Hard Fault	3	-1
Reserved	4 ~ 10	保留
SVCall	11	可配置
Reserved	12 ~ 13	保留
PendSV	14	可配置
SysTick	15	可配置
Interrupt (IRQ0 ~ IRQ31)	16 ~ 47	可配置

表 6.2-2 异常模式

向量号	中断号 (内核中的中断寄存器的对应位)	中断名称	模块	中断描述
1 ~ 15	-	-	-	系统异常
16	0	BOD_INT	Brown-out	欠压检测中断
17	1	WDT_INT	WDT	看门狗定时器中断
18	2	EINT0	GPIO	PB.14 管脚上的外部信号中断
19	3	EINT1	GPIO	PB.15 管脚上的外部信号中断
20	4	GPAB_INT	GPIO	PA[6:0]/PA[15:8]/PB[11:0]/PB[15:13]的外部信号中断
21	5	GPCEF_INT	GPIO	PC[3:0]/PC[11:6]/PC[15:14]/PE[5]/PF[1:0]的外部信号中断
22	6	PWMA_INT	PWM0~3	PWM0, PWM1, PWM2 和 PWM3 中断
23	7	PWMB_INT	PWM4~7	PWM4 和 PWM5 中断
24	8	TMR0_INT	TMR0	Timer 0中断
25	9	TMR1_INT	TMR1	Timer 1中断
26	10	TMR2_INT	TMR2	Timer 2中断
27	11	TMR3_INT	TMR3	Timer 3中断
28	12	UART02_INT	UART0/2	UART0 和 UART2中断
29	13	UART1_INT	UART1	UART1 中断

30	14	SPI0_INT	SPI0	SPI0中断
31	15	SPI1_INT	SPI1	SPI1中断
32	16	-	-	保留
33	17	-	-	保留
34	18	I2C0_INT	I ² C0	I ² C0 中断
35	19	I2C1_INT	I ² C1	I ² C1 中断
36	20	-	-	保留
37	21	-	-	保留
38	22	-	-	保留
39	23	USB_INT	USBD	USB 2.0 FS 设备中断
40	24	-	-	保留
41	25	-	-	保留
42	26	PDMA_INT	PDMA	PDMA 中断
43	27	-	-	保留
44	28	PWRWU_INT	CLKC	从掉电状态唤醒的时钟控制器中断
45	29	ADC_INT	ADC	ADC中断
46	30	IRC_INT	IRC	IRC TRIM中断
47	31	RTC_INT	RTC	Real Time Clock中断

表 6.2-3 系统中断映射

6.2.8.2 向量表

响应中断时，处理器自动从内存的向量表中取出中断服务例程（ISR）的起始地址。对于 ARMv6-M，向量表的基地址为 0x00000000。向量表包括复位后堆栈的初始值以及所有异常处理器的入口地址。

上一页的向量号表示处理异常的先后次序。

向量表字偏移地址	描述
0	SP_main – 主栈指针
向量号	异常入口指针，用向量号表示

表 6.2-4 向量表格式

6.2.8.3 操作说明

通过写相应中断使能置位寄存器或清使能寄存器，可以使能 NVIC 中断或禁用 NVIC 中断，这些寄存器通过写 1 使能和写 1 清零，寄存器读取返回当前相应中断的使能状态，当中断禁用时，中断声明将使中断挂起，因此中断不被激活，如果在禁用时中断被激活，该中断就保持在激活状态，直到通过复位或异常返回来清除。清使能位可以阻止新的相应中断被激活。

NVIC 中断可以使用互补的寄存器对来挂起/取消挂起以使能/禁用这些中断，这些寄存器分别为 **Set-Pending Register** 与 **Clear-Pending**，可以写 1 使能和写 1 禁用，这些寄存器读取返回当前相应中断的状态。寄存器 **Clear-Pending** 在中断响应时的不影响执行状态。

NVIC 中断依次更新 32 位寄存器中的各个 8 位字段（每个寄存器支持 4 个中断）。

与 NVIC 相关的通用寄存器都可以在内存系统控制空间寄存器（SCS_BA）其中的一块寄存器区域中设置，下一节将作出描述。

6.2.9 系统控制

系统控制寄存器控制了 Cortex-M0 的状态和操作模式，包括 CPUID，Cortex-M0 的中断优先级和 Cortex-M0 的电源管理。

详情请参考“ARM® Cortex®-M0 Technical Reference Manual”与“ARM® v6-M Architecture Reference Manual”。

6.3 时钟控制器

6.3.1 概述

时钟控制器为整个芯片提供时钟源，包括系统时钟和所有外围设备时钟。该控制器还通过单独时钟的开或关，时钟源选择和分频器来进行功耗控制。PWR_DOWN_EN (PWRCON[7]) 位 和 PD_WAIT_CPU (PWRCON[8])位同时设置为1, 同时CPU Cortex[®]-M0内核执行WFI指令，芯片将进入掉电模式。直到唤醒中断发生，芯片才会退出掉电模式。在掉电模式下，时钟控制器关闭外部4~24 MHz晶振和内部22.1184/48 MHz高速RC振荡器，以降低整个系统功耗。

时钟发生器由如下6个时钟源组成：

- 外部32.768 kHz低速晶振 (LXT)
- 外部4~24 MHz高速晶振(HXT)
- 可编程的PLL输出时钟频率(PLL 由外部 4~24 MHz 晶振或内部 22.1184 MHz 振荡器提供时钟源)
- 内部22.1184 MHz高速振荡器(HIRC)
- 内部48 MHz高速振荡器(HIRC48)
- 内部10 kHz低速RC振荡器(LIRC)

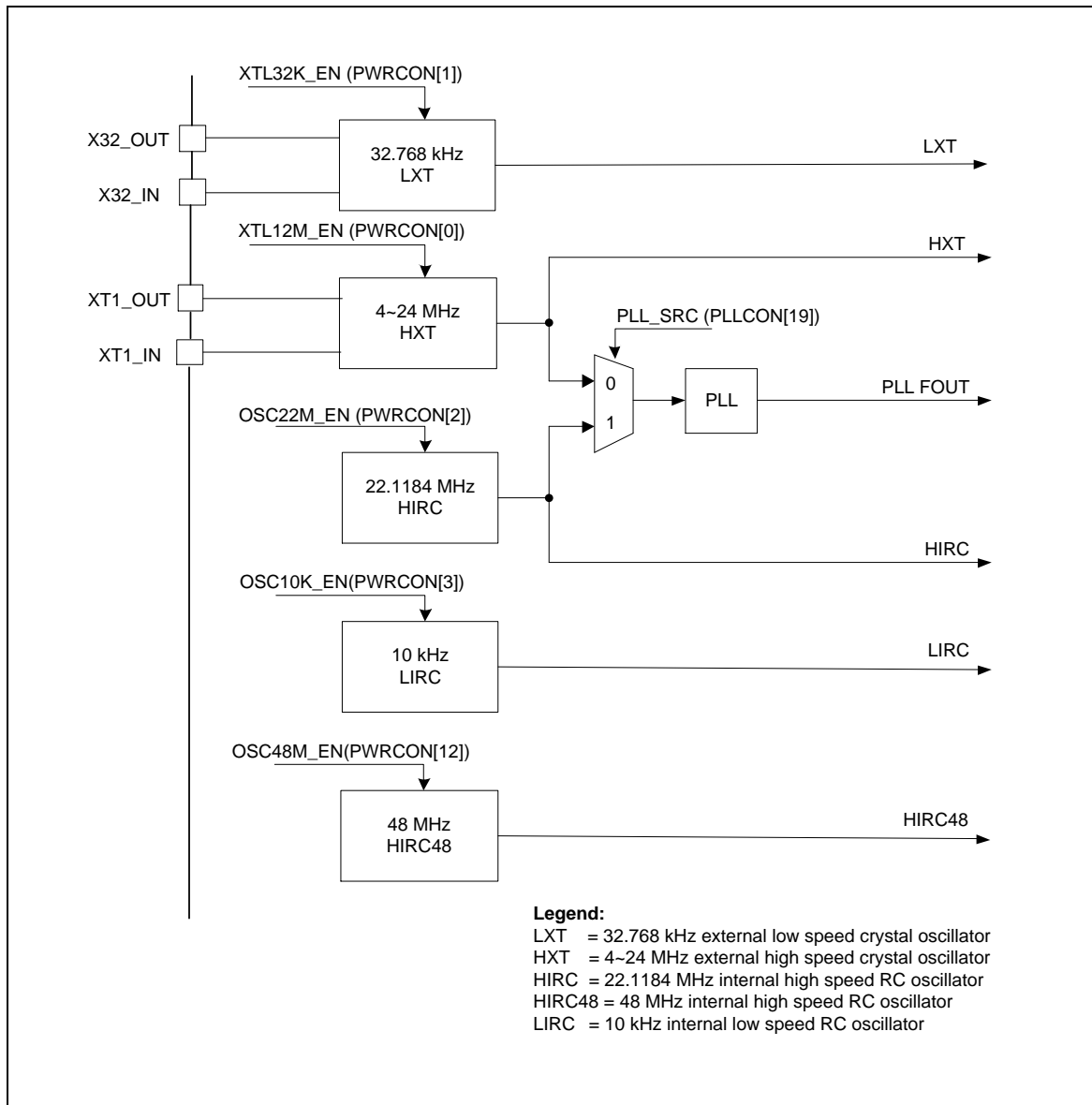


图 6.3-1 时钟发生器框图

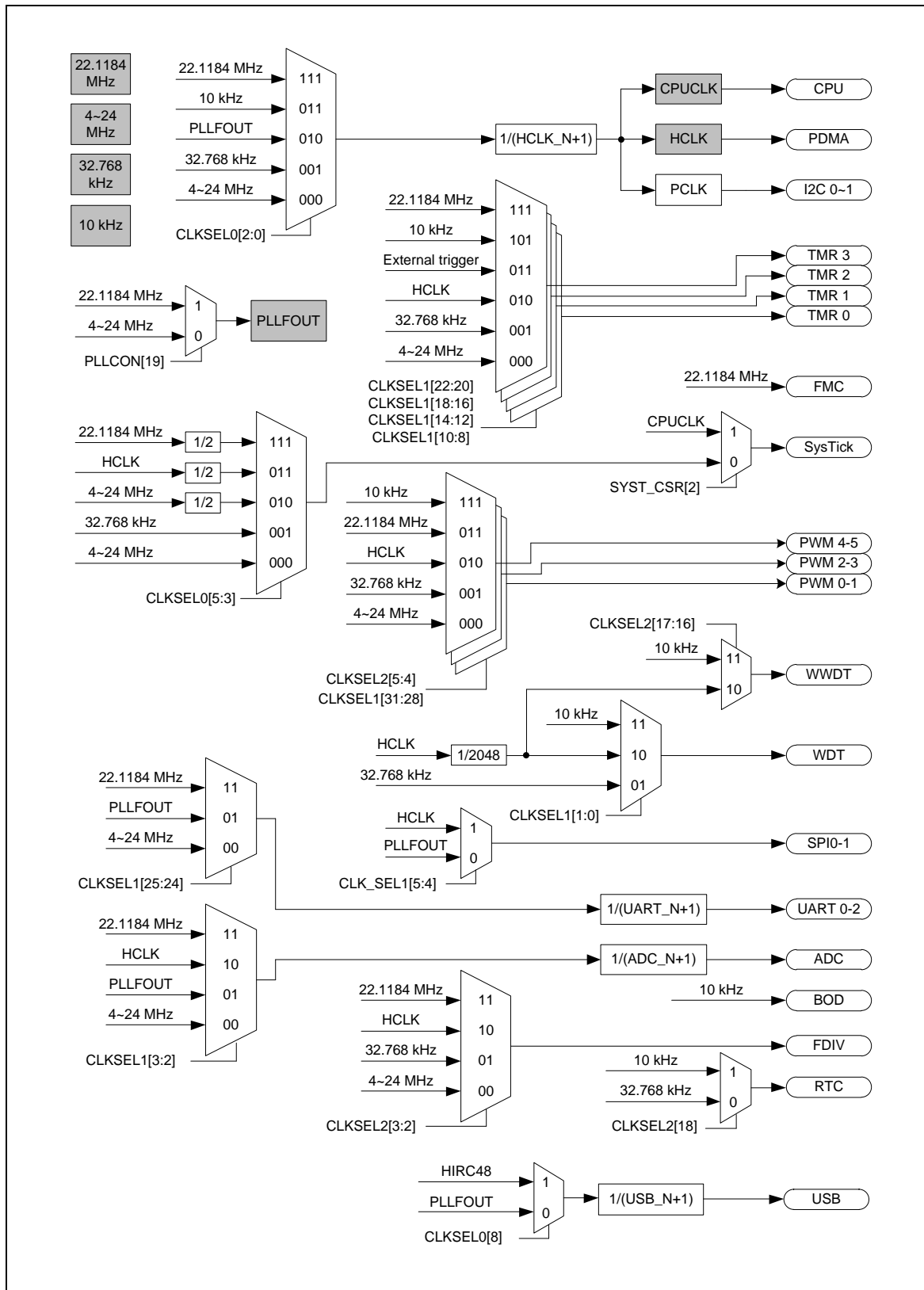


图 6.3-2 片上时钟源总览

6.3.2 系统时钟和 SysTick 时钟

系统时钟有 5 个时钟源，由时钟发生器发生。时钟源切换取决于寄存器HCLK_S (CLKSEL0[2:0]). 如图 6.3-3 所示

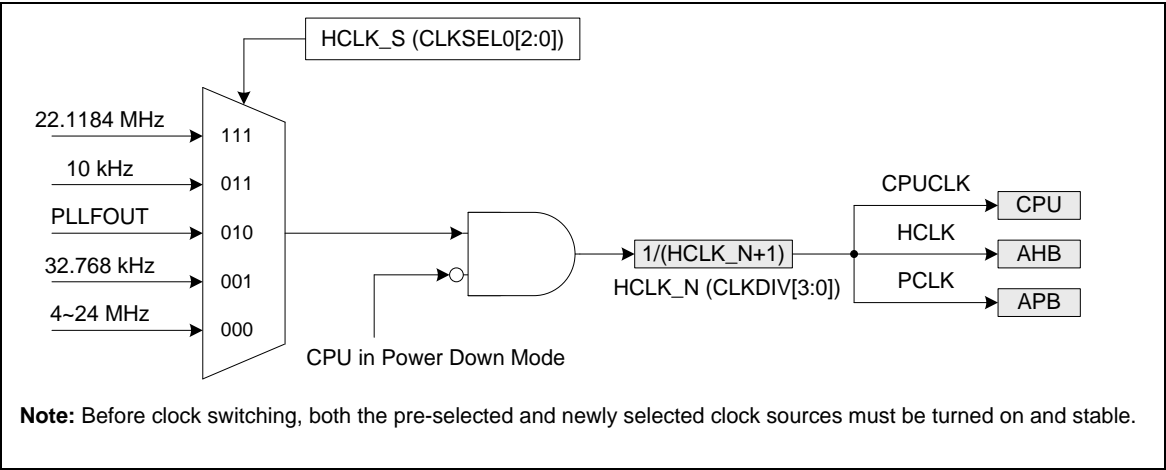


图 6.3-3 系统时钟框图

Cortex®-M0内核的SysTick 时钟源可以选择CPU时钟或外部时钟(SYST_CSR[2]).如果使用外部时钟，SysTick 时钟 (STCLK) 有 5 个时钟源.时钟源切换取决于寄存器 STCLK_S (CLKSEL0[5:3])。如图 6.3-4。

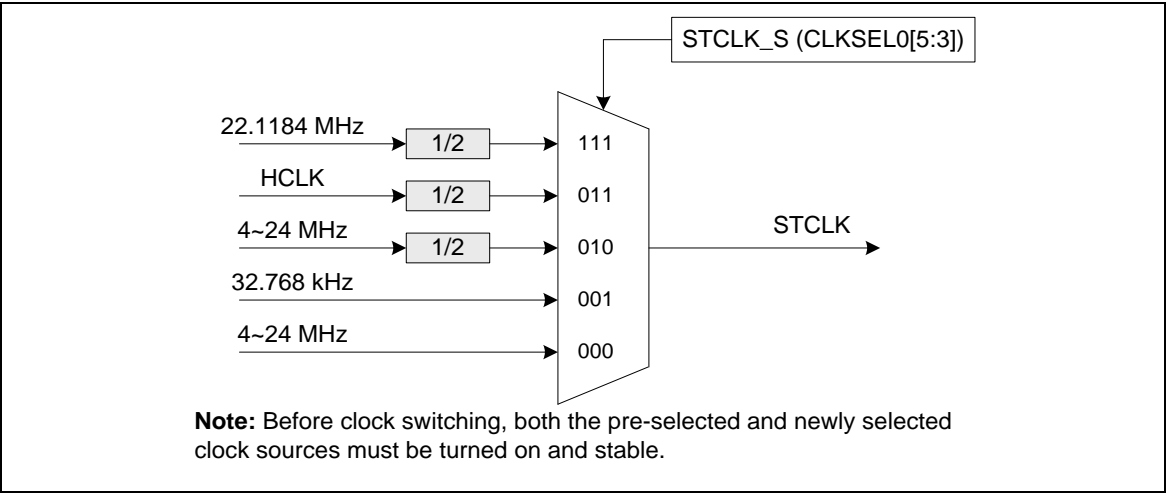


图 6.3-4 SysTick 时钟控制模块框图

6.3.3 掉电模式时钟

当芯片进入掉电模式，系统时钟，一些时钟源和外设时钟将被关闭。也有一些时钟源与外设时钟仍在工作。

如下时钟仍在工作：

- 时钟发生器
 - 10 kHz内部低速RC振荡器
 - 32.768 kHz外部低速晶振时钟
- RTC/WDT/Timer/PWM 外围 Clock (当时钟源来自32.768 kHz外部低速晶振时钟或10 kHz内部低速RC振荡器)

6.3.4 分频器输出

该设备包含一个16级2分频移位寄存器组成的分频器。其中哪一级的值被输出，由一个16选1的多路转换器选择，该多路转换器接到CLKO管脚上。因此有16种分频时钟选择，分频范围从 $F_{in}/21$ 到 $F_{in}/216$ ，其中 F_{in} 为输入到时钟分频器的时钟频率

输出公式： $F_{out} = F_{in}/2^{(N+1)}$ ，其中 F_{in} 为输入时钟频率， F_{out} 为时钟分频器输出频率， N 为 $FSEL(FRQDIV[3:0])$ 中的4位值。往 $DIVIDER_EN(FRQDIV[4])$ 写1，分级计数器开始计数。往 $DIVIDER_EN(FRQDIV[4])$ 写0，分级计数器持续计数，直到分频时钟达到低电平并会保持在低电平状态。如果 $DIVIDER1(FRQDIV[5])$ 设置为1，分频器时钟($FRQDIV_CLK$)将忽略2分频器。时钟频率将直接输出到CLKO。

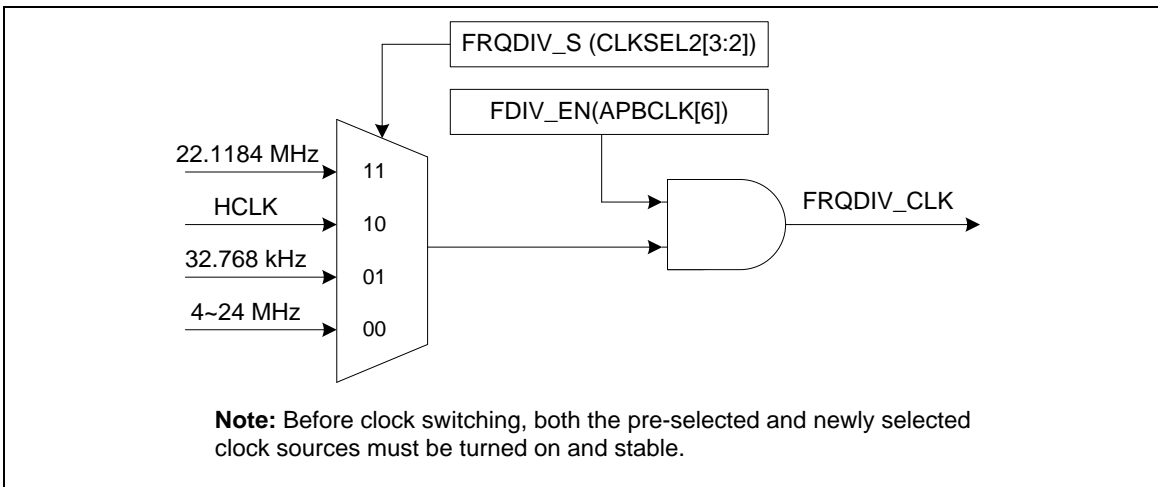


图 6.3-5 分频器的时钟源

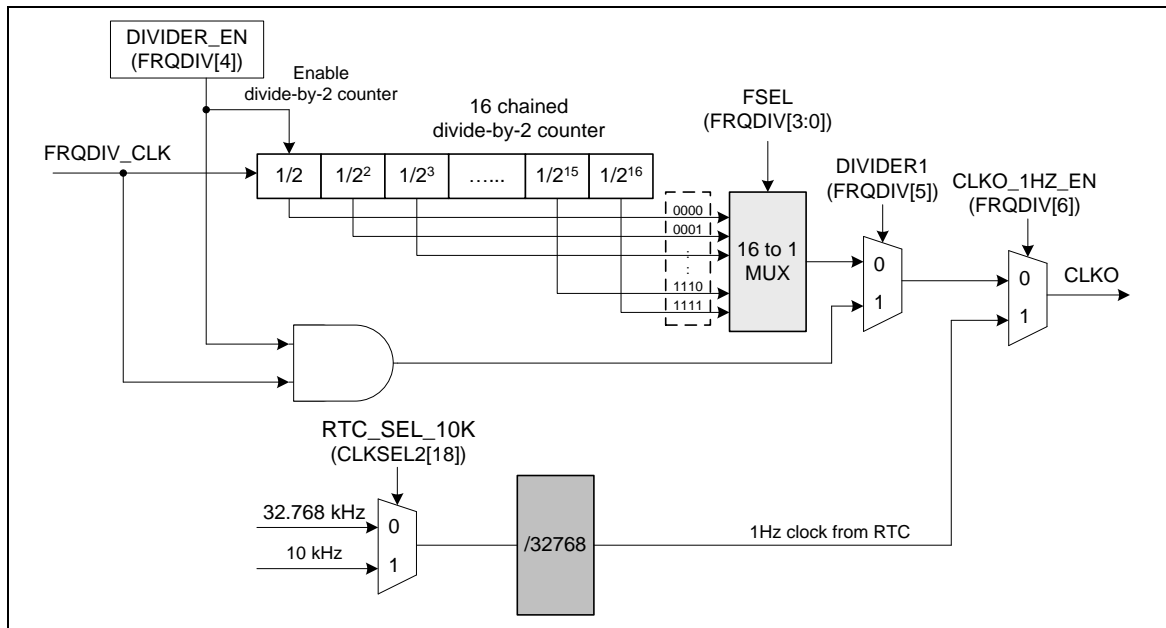


图 6.3-6 分频器模块框图

6.4 Flash 存储控制器 (FMC)

6.4.1 概述

NuMicro® NUC029LEE/NUC029SEE 具有128K 字节的片上FLASH，用于存储应用程序（APROM），用户可以通过ISP更新这些FLASH。在系统编程(ISP)功能，用户可以通过该功能直接更新已经焊接在PCB板上芯片的程序。上电后，Config0的启动选择(CBS)决定Cortex-M0 CPU从APROM或LDROM读取代码。

NuMicro® NUC029LEE/NUC029SEE 也提供了数据 flash，在芯片掉电之前，用来存储数据.128K 字节的芯片数据 flash是跟APROM 共用，起始地址由Config1配置。

6.4.2 特性

- 连续地址读访问零等待状态时，最高可达50 MHz，连续地址读访问一个周期等待状态时，最高可达72 MHz
- 所有嵌入Flash支持512字节页擦除
- 128K 字节应用程序存储空间(APROM)
- 8K 字节在系统编程 (ISP) 加载程序空间(LDROM)
- 可配置的数据FLASH，页擦除单元为512字节
- 支持在应用编程(IAP)，可在APROM 和LDROM之间程序切换，不用复位
- 支持在系统编程(ISP)更新片上Flash

6.5 外部总线接口 (EBI)

6.5.1 概述

NuMicro® NUC029LEE/NUC029SEE LQFP-64 封装配备一个外部总线接口 (EBI)，用来访问外部设备。

为节省外部设备与芯片的连接引脚数，EBI支持地址总线与数据总线复用模式，地址锁存使能 (ALE)信号用于区分地址与数据周期。

6.5.2 特性

外部总线接口具有以下功能:

- 支持外部设备最大64K字节 (8位数据宽度)/128K字节(16位数据宽度)
- 基于HCLK的外部总线基时钟(MCLK)频率可调
- 支持8位或 16 位数据宽度
- 数据访问时间 (tACC)，地址锁存使能时间(tALE) 和地址保持时间(tAHD) 可调
- 支持地址总线和数据总线复用以节省地址管脚
- 空闲周期可配置用于不同的访问条件：写命令结束(W2X)，连续读(R2R)

6.6 通用I/O(GPIO)

6.6.1 概述

NuMicro® NUC029LEE/NUC029SEE多达45个通用I/O管脚和其他功能管脚共享，这取决于芯片的配置。45个管脚分配在GPIOA、GPIOB、GPIOC、GPIOE与GPIOF五个端口上。GPIOA/B/C/E最多有15个管脚，GPIOF最多2个管脚。每个管脚都是独立的，都有相应的寄存器位来控制管脚功能模式与数据。

I/O管脚的I/O类型可由软件独立地配置为输入，输出、开漏或准双向模式。复位之后，所有管脚的I/O类型取决于Config0[10]的设置。在准双向模式中，I/O管脚有一个阻值为110K~300K的弱上拉电阻接到V_{DD}上，V_{DD}范围从5.0 V 到2.5 V。

6.6.2 特征

- 四种 I/O 模式:
 - 准双向模式
 - 推挽输出
 - 开漏输出
 - 高阻态输入
- 通过GPx_MFP[31:16]中的Px_TYPE[15:0]，可选TTL/Schmitt 触发输入
- I/O可以配置为边沿/电平触发的中断源
- 通过Config0[10]可配置所有I/O复位之后的默认模式
 - 如果 Config[10] 是0，复位后所有的GPIO管脚是三态（高阻）模式
 - 如果 Config[10] 是1，复位后所有的GPIO管脚是准双向模式
- I/O脚仅在准双向模式，内部上拉电阻才使能
- 使能管脚中断功能将也使能了唤醒功能

6.7 外设直接存取控制器(PDMA)

6.7.1 概述

NuMicro® NUC029LEE/NUC029SEE DMA包含九个通道的外设直接存取 (PDMA) 控制器和一个循环冗余检查(CRC)发生器。

PDMA是帮助内存或APB外设搬移数据的模块。PDMA (DMA CH0~CH8)在外围 APB 设备和存储器之间有一个字大小的缓存作为传输缓存，软件可以通过禁止PDMA PDMA_CSRx[PDMACEN]位停止PDMA。通过软件轮询或者收到内部的PDMA 中断，CPU 可以识别PDMA 运作的完成。

PDMA控制器可以设置源地址和目的地址的移动方式为累加、递减或固定三种之一。

DMA控制器也包含一个循环冗余检查(CRC)发生器，它可以执行带可编程多项式设定的CRC运算，CRC支持 CPU PIO模式和DMA传输模式。

6.7.2 特征

- 支持9个PDMA通道和一个CRC通道。每个通道能支持一个单向传输
- AMBA AHB主机/从机接口兼容，用于数据传输和寄存器读/写
- 硬件通道优先级，DMA 通道 0 拥有最高优先级，通道 8 拥有最低优先级
- PDMA 操作
 - 外设到内存、内存到外设、内存到内存传输
 - 支持字/半字/字节传输数据宽度从/到外设
 - 支持地址方向：递增、固定
- 循环冗余检查(CRC)
 - 支持四个通用的多项式CRC-CCITT, CRC-8, CRC-16, 和 CRC-32
 - CRC-CCITT: $X^{16} + X^{12} + X^5 + 1$
 - CRC-8: $X^8 + X^2 + X + 1$
 - CRC-16: $X^{16} + X^{15} + X^2 + 1$
 - CRC-32: $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$
 - 可编程的CRC种子值
 - 支持对输入数据和 CRC 校验和的可编程的反序设定
 - 支持对输入数据和 CRC 校验和的可编程的一次补码设定
 - 支持 CPU PIO 模式或 DMA 传输模式
 - 在 CPU PIO 模式下，支持下面写数据宽度
 - 8-bit 写模式 (字节): 1-AHB时钟周期操作
 - 16-bit 写模式 (半字): 2-AHB时钟周期操作
 - 32-bit 写模式 (字): 4-AHB时钟周期操作
 - 在CRC DMA模式下，支持字节对齐传输长度和字对齐传输源地址

6.8 定时器控制器(TIMER)

6.8.1 概述

定时器控制器包含 4 组 32-位定时器，TIMER0~TIMER3，提供用户便捷的计数定时功能。定时器可执行很多功能，如频率测量，时间延迟，外部输入管脚事件计数和外部捕捉管脚脉宽测量等。

6.8.2 特性

- 4 组 32-位定时器，带24位向上定时器和一个8位的预分频计数器
- 每个定时器都有独立的时钟源
- 提供one-shot、periodic、toggle 和 continuous计数操作模式
- 超时周期 = (输入的定时器时钟周期) * (8-位预分频计数器 + 1) * (24-位 TCMP)
- 最大计数周期 = $(1 / T \text{ MHz}) * (2^8) * (2^{24})$ ，T 是定时器周期
- 通过 TDR（定时器数据寄存器）可读取内部 24 位向上计数器的值
- 支持事件计数功能可用于计数外部管脚的事件(TM0~TM3)
- 支持外部管脚捕捉(TM0_EXT~TM3_EXT)，可用于脉宽测量
- 支持外部引脚捕捉(TM0_EXT~TM3_EXT)，可用于复位24位向上定时器
- 如果定时器中断信号产生，支持芯片从空闲/掉电模式唤醒

6.9 PWM 发生器和捕获定时器 (PWM)

6.9.1 概述

NuMicro® NUC029LEE/NUC029SEE 有两路PWM，总共3组PWM发生器，可配置为6路独立的PWM输出PWM0~PWM5或者3对互补的PWM(PWM0, PWM1)、(PWM2, PWM3) 和(PWM4, PWM5)，带3个可编程死区发生器。

每个PWM发生器有一个8位预分频器，一个时钟除频器可以提供5种除频系数(1, 1/2, 1/4, 1/8, 1/16)。两个定时器包括两个时钟选择器，两个16位PWM计数器用以PWM周期控制，两个16位的比较器用以调节占空比，一个死区发生器。3组PWM发生器提供8个独立PWM中断标志，当相应的PWM周期向下计数到0会由硬件设置相应的中断标志。每个PWM中断源都有相应的使能位，用于CPU请求PWM中断。PWM发生器可以配置成单次模式用于只产生一次PWM周期信号，或者重载模式用于输出连续的PWM波形。

当DZEN01 (PCR[4])置1，PWM0和PWM1为一对互补的PWM。这对PWM的周期，占空比和死区时间都由PWM0定时器和死区发生器0决定。同样其它对互补的PWM (PWM2, PWM3) 和 (PWM4, PWM5) 也分别由PWM2、PWM4的定时器和死区发生器2和死区发生器4控制。

为了避免PWM输出不稳定的波形，16位周期向下计数器和16位比较器被设计为双缓存。当用户写数据到计数器/比较器缓存寄存器时，数据只有在16位向下计数/比较器计数到0时才会更新。这双缓存的特点避免了PWM输出时的脉冲干扰。

当16位的周期向下计数器计数到0，将产生中断请求。如果PWM定时器设置为自动重载模式，那么当向下计数器到0后，将自动重载PWM计数器寄存器(CNRx)中的值，然后重复开始向下计数。如果PWM定时器设置为单次模式，当计数到0时，向下计数器将停止并产生一个中断请求。

PWM计数器比较器的值用于调制脉冲高电平宽度。当向下计数器的值与设定的比较寄存器值匹配时，计数器控制逻辑改变输出高电平。

PWM定时器的另一特征是数值输入捕获功能。如果捕获功能被使能，PWM输出管脚就被切换到输入捕获模式。捕获0和PWM0共享一个PWM0的定时器，捕获1和PWM1共享PWM1定时器，以此类推。因此用户在使用捕捉功能之前，必须预先配置PWM定时器。使能捕捉器特性后，当输入通道有上升沿时，捕捉器总是将PWM-计数器的值锁存到捕捉上升沿锁存寄存器(CRLR)，当输入通道有下降沿时，捕捉器总是将PWM-计数器的值锁存到捕捉下降沿锁存寄存器(CFLR)。捕捉器通道0中断可以通过编程设定CRL_IE0 (CCR0[1]) (上升沿触发中断有效) 和CFL_IE0 (CCR0[2]) (下降沿触发中断有效) 来决定中断发生的条件。同样设定CRL_IE1 (CCR0[17])和CFL_IE1 (CCR0[18])，可以设定捕捉器通道1。类似的捕捉器每组的通道2到3通过设定CCR2的相应位也有同样的特性。对每组而言，每当捕捉器触发中断0/1/2/3时，PWM计数器0/1/2/3也会同时被重置。

最大的捕捉频率由捕捉中断延迟决定。当捕捉中断发生时，软件至少执行以下三步：第一步，读PIIR 获取中断源，第二步，读CRLRx/CFLRx(x=0~3) 获取捕捉值，以及最后写1清PIIR 为0。如果中断延迟达T0完成，捕捉信号在(T0) 间隔内必须不能改变。此条件下，最大捕捉频率为1/T0。例如：

HCLK = 50 MHz, PWM_CLK = 25 MHz, 中断延时为 900 ns

因此最大捕捉频率为1/900ns ≈ 1000 kHz

6.9.2 特征

6.9.2.1 PWM 功能:

- 最高 2 个PWM 组(PWMA/PWMB)) 可支持6 PWM通道或3对PWM通道
- PWM 组A有两个PWM发生器， PWM 组 B 有一个PWM 发生器，每个PWM发生器支持一个8位预分频，两个时钟除频器，两个PWM定时器，一个死区发生器和两个PWM输出
- 最高16-位解析度
- PWM 中断请求与PWM周期同步
- 单次或自动重载模式
- 边沿对齐或中心对齐模式选择
- PWM 触发 ADC 开始转换

6.9.2.2 捕获功能:

- 与PWM发生器共用定时器模块
- 支持6个捕获通道，共享6个PWM输出通道
- 每个通道支持1 个上升沿锁存寄存器(CRLR)， 一个下降沿锁存寄存器(CFLR) 和捕捉中断标志(CAPIFx)

6.10 看门狗定时器 (WDT)

6.10.1 概述

看门狗定时器的用途是在软件出问题时执行系统复位功能，可以防止系统无限止地挂机，除此之外，看门狗定时器还可将芯片由掉电模式唤醒。

6.10.2 特征

- 18-位自由运行WDT 计数器用于看门狗定时器超时间隔
- 可选择的超时间隔($2^4 \sim 2^{18}$)，超时间隔为104 ms ~ 26.316 s，如果WDT_CLK = 10 kHz
- 系统保持复位状态的周期为 $(1 / \text{WDT_CLK}) * 63$
- 支持看门狗定时器复位延时周期
 - 可选包括 (1026、130、18 或3) * WDT_CLK 复位延时周期
- 当CWDTEN(Config0[31] 看门狗使能)置0，支持芯片上电或复位之后，强制看门狗定时器使能
- 当看门狗时钟源选择10 kHz低速振荡器，支持看门狗定时器超时唤醒功能

6.11 窗口看门狗定时器 (WWDT)

6.11.1 概述

窗口看门狗定时器的目的是在一个指定的窗口周期中执行系统复位，防止软件在任何不可预知的条件下进入不可控制的状态。

6.11.2 特征

- 一个6-位 下数计数器值(WWDTVAL[5:0]) 和一个6-位比较值使窗口周期可调
- 支持4-位值来控制WWDT计数器最大11位预分频计数周期

6.12 实时时钟 (RTC)

6.12.1 概述

实时时钟(RTC) 控制器用于记录实时时间及日历功能。RTC提供可编程的时间标记和闹钟匹配中断。时间和日历信息的数据格式由BCD码格式进行表示。数字频率补偿特征可用于补偿外部晶振频率的精准度。

RTC控制器也提供80个字节的空间寄存器用于储存用户的重要信息。

6.12.2 特征

- 支持时间计数（秒，分，时）和日历计数（日，月，年），用户访问TLR可以用来查看时间，用户访问CLR可以用来查看日历
- 可设定闹钟时间（秒，分，时）和日历（日，月，年），分别在闹钟时间寄存器(TAR)和日历寄存器(CAR)
- 12-小时或24-小时模式可选择，通过刻度选择寄存器(TSSR)
- 闰年自动识别通过寄存器闰年识别寄存器(LIR)
- 一周天数计数器在DWR寄存器
- 频率补偿寄存器(FCR)
- 所有时间日期由BCD 码表示
- 支持周期时间节拍中断，提供8个周期选项供选择1/128, 1/64, 1/32, 1/16, 1/8, 1/4, 1/2 及 1 秒
- 支持 RTC 定时节拍和闹钟定时中断
- 支持从掉电模式下或空闲模式下唤醒芯片
- 支持80字节备用空间寄存器

6.13 UART 接口控制器 (UART)

6.13.1 概述

NUC029LEE/NUC029SEE系列包含三个通用异步收/发器(UART)通道。UART0为高速串口，UART1~2为普通串口。只有UART0 和 UART1 支持硬件流控制功能。通用异步收/发器(UART) 从外设收到数据的时候执行串到并的转换，从CPU发送数据的时候执行并到串的转换。(UART)还支持 IrDA SIR、LIN主/从、RS-485功能模式。每个UART控制器通道支持7种中断类型。

6.13.2 特征

- 全双工异步通信
- 独立接收/发送64/16/16 字节 (UART0/UART1/UART2) FIFO用于装载数据
- 支持硬件自动流控功能(CTS, RTS) 和可编程RTS 流控制触发等级 (UART0 和 UART1 支持)
- 可编程的接收缓存触发等级
- 每个通道独立的可编程波特率发生器
- 支持 CTS唤醒功能 (UART0 和 UART1 支持)
- 支持7位缓冲接收超时检测功能
- UART0/UART1可通过DMA通道来接收/发送数据
- 可通过设置UA_TOR [DLY]寄存器的相应位来设置两个数据间（从上一个stop 位到下一个start位之间）的时间间隔
- 支持break error, frame error, parity error和收发缓冲区溢出检测功能
- 可编程串行接口特性
 - 数据位长度可设为5~8位
 - 校验位可设为，奇、偶校验、无校验或 固定校验位的产生和检测
 - 可设置停止位长度为，1位,1.5位或2位
- IrDA SIR功能模式
 - 支持正常模式下3/16位宽功能
- LIN功能模式
 - 支持LIN 主/从模式
 - 支持可编程传输中产生break功能
 - 支持接收器break检测功能
- RS-485模式
 - 支持RS-485 9位模式
 - 支持 RTS 软硬件控制使能(仅 UART0 和 UART1)

6.14 I²C总线控制器(I²C)

6.14.1 概述

I²C为双线，双向串行总线，通过简单有效的连线方式实现器件间的数据交换。I²C标准是多主机总线，包括冲突检测和仲裁以防止在两个或多个主机尝试同时控制总线时发生的数据损坏。

6.14.2 特征

I²C通过I2Cn_SD 及I2Cn_SCL两条线与连接在总线上的设备传输信息，总线的主要特征:

- 支持两个以上I²C总线控制器
- 支持主机/从机 模式
- 主从机之间双向数据传输
- 多主机总线支持 (无中心主机)
- 多主机间同时传输数据仲裁，避免总线上串行数据损坏
- 总线采用串行同步时钟，可实现设备之间以不同的速率传输
- 内建14位溢出超时器，当I2C总线中止且超时器溢出，产生I2C中断
- 时钟源可设以适用于不同速率控制
- 支持7位从地址模式
- I²C 总线控制器支持多地址识别（4组从机地址带mask 选项）
- 支持掉电唤醒功能

6.15 串行外围设备接口(SPI)

6.15.1 概述

串行外围设备接口(SPI)是一个工作于全双工模式的同步串行数据通讯协议。设备可工作在主/从模式，利用4线双向接口相互通讯。NuMicro® NUC029LEE/NUC029SEE系列包含2组SPI控制器，当从一个外围设备接收数据时，SPI执行串-并的转换，而在数据向外围设备发送时执行并-串的转换。每组SPI控制器可以配置为主设备或从设备。

SPI控制器支持可变串行时钟以适应特殊的应用。SPI控制器也支持使用PDMA功能访问数据缓冲区和支特双I/O传输模式。

6.15.2 特性

- 最多支持两组SPI 控制器
- 支持主机和从机工作模式
- 支持双 I/O 传输模式
- 可配置传输字长从8 位到 32位
- 提供独立 8-层深度发送和接收FIFO 缓存
- 支持 MSB 或LSB 为最先传输模式
- 主机模式下有2 条从机选择线
- 支持数据寄存器字节重排序
- 支持字节或字休眠模式
- 主机模式下，支持输出不同串行时钟频率
- 支持 PDMA 传输
- 支持3线，没有从机选择信号、双向接口

6.16 USB设备控制器 (USB D)

6.16.1 概述

该器件有一组USB 2.0 全速设备控制器和收发器，符合USB 2.0 全速设备规范，支持 control/bulk/interrupt/ isochronous 传输类型，并采用内部高速RC振荡器（HIRC48M）获得无晶体选项。

在该设备控制器中，包含两个主接口：APB 总线和来自USB PHY 收发器的USB 总线。CPU 能够通过APB 总线编程控制寄存器。在该控制器中内置有512 字节的SRAM 作为数据缓存。输入或输出传输，需要通过APB 接口或SIE 向SRAM 写数据或从SRAM 读数据。用户需要通过缓存分段寄存器(BUFSEGx) 为每个端点缓存设置有效的SRAM 地址。

USB 设备控制器共有6 个可配置的端点。每个端点可以配置为IN 或者OUT 类型。所有的操作包括 Control, Bulk, Interrupt 和Isochronous transfer 传输都由端点模块来执行。端点控制模块可以还用来管理数据同步时序，端点状态控制，当前起始地址，当前事务状态和每个端点的数据缓存状态。

该控制器有4 种不同的中断事件，分别是唤醒事件，设备插拔事件，USB 事件（如IN ACK, OUT ACK 等）和BUS 事件（如suspend 和resume 等）。任何时间都将会引发一个中断，用户只需要在中断事件状态寄存器(USB_INTSTS) 中检查相关事件标志以获知发生何种中断，然后检测相关的USB 端点状态寄存器(USB_EPSTS) 以获知在该端点上发生何种事件。

USB 设备控制器有一个软件禁用功能，用于模拟设备从主机分离的情况。如果用户使能DRVSE0 位(USB_DRVSE0)，USB 控制器将使USB_DP 和USB_DM 输出低电平禁止其功能。在禁用 DRVSE0 位之后，主机将重新枚举USB 设备。

参考文献：USB规范修订版1.1

6.16.2 特性

- 兼容 USB 2.0 全速规范
- 提供一个包括4种不同中断事件（包括唤醒、插拔、USB、总线）在内的中断向量
- 支持控制、批量、中断、同步四种传输类型
- 支持当总线闲置3ms以上切换到总线挂起功能
- 提供可配置为控制/批量/中断/同步四种传输模式的8个通讯端点，以及一个最大512字节的数据缓冲区
- 提供远程唤醒功能
- 支持无晶振

6.17 模拟数字转换 (ADC)

6.17.1 概述

NuMicro® NUC029LEE/NUC029SEE包含一个12-位8通道逐次逼近式的模拟-数字转换器（SAR A/D converter）。A/D转换器支持三种操作模式：单一(single)，单周期扫描（single-cycle scan）和连续扫描模式(continuous scan mode)。A/D转换器可由软件、PWM 中心对齐触发器和外部STADC管脚启动转换。

6.17.2 特性

- 模拟输入电压范围: $0 \sim V_{REF}$
- 12-位分辨率和10-位精确度保证
- 多达 12 路单端模拟输入通道或5 路差分模拟输入通道
- 高达 1 MSPS的转换速率（芯片工作电压为 5V）
- 三种操作模式：
 - 单一模式：对指定的一个通道只进行一次A/D转换
 - 单周期扫描模式：对所有指定通道完成一次A/D转换，转换顺序从最小号通道到最大号通道
 - 连续扫描模式：A/D转换器持续执行单周期扫描直到软件停止A/D转换
- DA/D 转换开始条件：
 - 软件向ADST(ADCR[11])位写1
 - PWM 中央对齐触发
 - 外部STADC管脚
- 每个通道转换结果存储在数据寄存器内，并带有valid/overrun 标志
- 转换结果可和指定的值相比较，当转换值和比较寄存器中的设定值相等时，用户可以选择是否产生一个中断请求
- 通道 7 支持3 路输入源：外部模拟电压，内部带隙电压和内部温度传感器输出

7 电气特性

7.1 绝对最大额定值

超过绝对最大额定值可能对设备造成永久性损伤。极限值仅为额定值，不能用于设备的功能操作。接触绝对最大额定值可能会影响设备的可靠性，并不能保证正常运行。

7.1.1 绝对最大额定特性

参数	符号	最小值	最大值	单位
直流电源电压	$V_{DD}-V_{SS}$	-0.3	+7.0	V
输入电压	V_{IN}	$V_{SS}-0.3$	$V_{DD}+0.3$	V
振荡器频率	$1/t_{CLCL}$	4	24	MHz
工作温度	T_A	-40	+105	°C
结温	T_J	-40	+125	°C
储存温度	T_{ST}	-55	+150	°C
V_{DD} 最大流入电流		-	120	mA
V_{SS} 最大流出电流			120	mA
单一 I/O 管脚最大灌电流			35	mA
单一 I/O 管脚最大拉电流			35	mA
所有 I/O 管脚最大灌电流总和			100	mA
所有 I/O 管脚最大拉电流总和			100	mA

注：上表所列的条件中，其极限值可能对器件的提升和稳定有反作用。

表 7.1-1 绝对最大额定特性

7.1.2 温度特性

平均结温计算公式如下：

$T_J = T_A + (P_D \times \theta_{JA})$

- T_A = 环境温度 (°C)
- θ_{JA} = 环境热阻(°C/Watt)
- P_D =内部和I/O功耗的总和

符号	描述	最小值	典型值	最大值	单位
T_A	环境温度	-40	-	105	°C
T_J	结温度	-40	-	125	
T_{ST}	存储温度	-55	-	150	
$\theta_{JA} [^{\circ}C/W]$	热阻 20-pin TSSOP(4.4x6.5 mm)	-	38	-	°C/Watt
	热阻 28-pin TSSOP(4.4x9.7 mm)	-	30	-	°C/Watt
	热阻 33-pin QFN(4x4 mm)	-	28	-	°C/Watt
	热阻 48-pin LQFP(7x7 mm)	-	60	-	°C/Watt
	热阻 64-pin LQFP(7x7 mm)	-	58	-	°C/Watt
	热阻 128-pin LQFP(14x14 mm)	-	38.5	-	°C/Watt
注:					
1. 根据JESD51-2集成电路热测试方法确定环境条件					

表 7.1-2 温度特性

7.1.3 EMC 特性

7.1.3.1 静电放电 (ESD)

对于Nuvoton单片机产品，内置ESD保护电路，避免了典型的ESD可能造成的任何损坏。

7.1.3.2 静态 latchup

需要两个互补的静态测试来评估latchup

演示:

- 每个电源引脚上都加有过电压保护
- 对每个输入、输出和可配置的I/O引脚进行电流注入

7.1.3.3 电气快速瞬变 (EFT)

在某些应用电路中，组成部分会在配电系统上产生快速、窄高频瞬变脉冲。

- 电感负载:
 - 继电器、开关器
 - 断电时的重型电机等.

国际电子委员会(IEC)在IEC 61000-4-4中定义了电子产品的快速瞬态脉冲要求。

符号	描述	最小值	典型值	最大值	单位
$V_{HBM}^{[1]}$	静电放电，人体模式	-4000	-	+4000	V
$V_{CDM}^{[2]}$	静电放电、充电设备模式	-500	-	+500	
$I_{LU}^{[3]}$	锁存引脚电流 ^[3]	-300	-	+300	mA
$V_{EFT}^{[4][5]}$	快速瞬变电压脉冲	-4.4	-	+4.4	kV
Note: 1. 根据ANSI/ESDA/JEDEC JS-001标准确定，静电放电灵敏度测试-人体模型(HBM) -器件级 2. 根据ANSI/ESDA/JEDEC JS-002静电放电灵敏度(ESD)测试标准确定 3. 按JEDEC EIA/JESD78标准测定 4. 根据IEC61000 -4-4电快速瞬变/突发抗扰性试验确定 5. 演示科是4A级					

表 7.1-3 EMC 特性

7.1.4 包装湿度敏感性(MSL)

所有的Nuvoton表面贴装芯片都有一个湿度等级分类。信息也显示在包装袋上。

封装	MSL
48-pin LQFP(7x7 mm) ^[1]	MSL 3
64-pin LQFP(7x7 mm) ^[1]	MSL 3
注: 1. 根据IPC/JEDEC J-STD-020确定	

表 7.1-4 包装湿度敏感性(MSL)

7.1.5 焊接概要

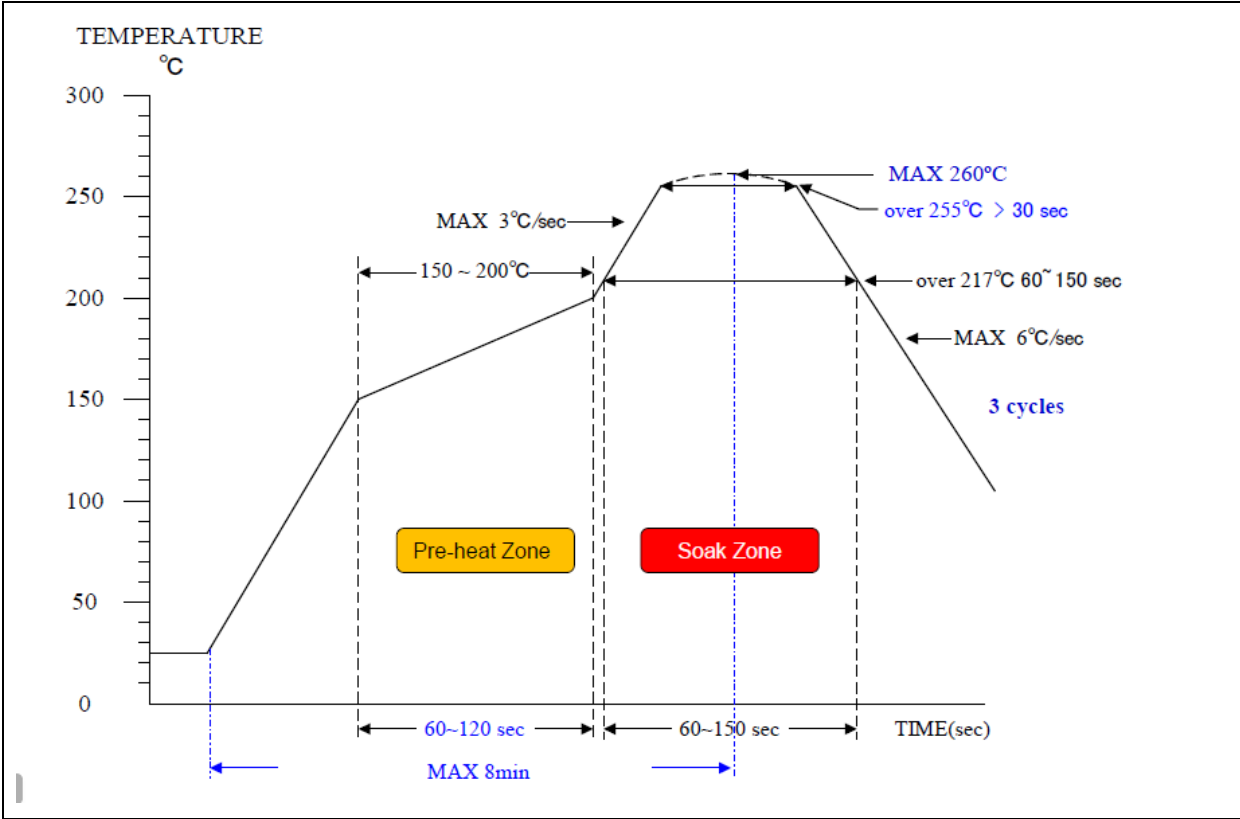


图 7.1-1 焊接概要文件来自于 J-STD-020C

特性	Pb Free 包装
平均加速率 (217°C to peak)	3°C/sec. max
预热温度 150°C ~200°C	60 sec. to 120 sec.
温度保持在 217°C	60 sec. to 150 sec.
5°C温度峰值的时间	> 30 sec.
峰值温度范围	260°C
缓降率	6°C/sec ax.
25°C温度峰值的时间	8 min. max
注: 1. 根据J-STD-020C确定	

表 7.1-5 焊接概要

7.2 DC 电气特性

($V_{DD} - V_{SS} = 5.5\text{ V}$, $T_A = 25^\circ\text{C}$, $F_{OSC} = 72\text{ MHz}$ 除非其他特别说明.)

参数	符号	规格				测试条件				
		最小值	典型值	最大值	单位					
工作电压	V_{DD}	2.5		5.5	V	$V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$ up to 72 MHz				
RTC 工作电压 PF.0~PF.2	V_{BAT}	2.5	-	5.5	V					
电源地	V_{SS} AV_{SS}	-0.3	0	0.3	V					
LDO 输出电压	V_{LDO}	1.62	1.8	1.98	V	$V_{DD} \geq 2.5\text{ V}$				
Band-gap 电压	V_{BG}	1.21	-	1.29	V	$V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$, $T_A = -40^\circ\text{C} \sim 105^\circ\text{C}$				
V_{DD} 和 AV_{DD} 允许的电压差	$V_{DD} - AV_{DD}$	-0.3	-	0.3	V					
普通模式下的工作电流 72 MHz while(1){ 运行在 flash $V_{LDO} = 1.8\text{ V}$	I_{DD1}		24		mA	V_{DD}	HXT	HIRC	PLL	All digital module
						5.5V	12 MHz	X	V	V
	I_{DD2}		16		mA	5.5V	12 MHz	X	V	X
	I_{DD3}		22.5			3.3V	12 MHz	X	V	V
普通模式下的工作电流 50 MHz while(1){ 运行在 flash $V_{LDO} = 1.8\text{ V}$	I_{DD4}		14.5		mA	3.3V	12 MHz	X	V	X
	I_{DD5}		18			5.5V	12 MHz	X	V	V
	I_{DD6}		12.5		mA	5.5V	12 MHz	X	V	X
	I_{DD7}		16.5			3.3V	12 MHz	X	V	V
普通模式下的工作电流 22.1184 MHz while(1){ 运行在 flash $V_{LDO} = 1.8\text{ V}$	I_{DD8}		11		mA	3.3V	12 MHz	X	V	X
	I_{DD9}	-	9	-		5.5V	X	V	X	V
	I_{DD10}	-	4.5	-	mA	5.5V	X	V	X	X
	I_{DD11}	-	9	-		3.3V	X	V	X	V
普通模式下的工作电流 12 MHz while(1){ 运行在 flash $V_{LDO} = 1.8\text{ V}$	I_{DD12}	-	4.5	-	mA	3.3V	X	V	X	X
	I_{DD13}		5.5			5.5V	12 MHz	X	X	V
	I_{DD14}		4.5		mA	5.5V	12 MHz	X	X	X
	I_{DD15}		4			3.3V	12 MHz	X	X	V
普通模式下的工作电流 4 MHz	I_{DD16}		3		mA	3.3V	12 MHz	X	X	X
	I_{DD17}		3			5.5V	4 MHz	X	X	V
	I_{DD18}		2.5		mA	5.5V	4 MHz	X	X	X

参数	符号	规格				测试条件				
		最小值	典型值	最大值	单位					
while(1){ 运行在 flash VLDO =1.8 V	I _{DD19}		1.7		mA	3.3V	4 MHz	X	X	V
	I _{DD20}		1.3		mA	3.3V	4 MHz	X	X	X
工作电流 HCLK = 32.768 kHz while(1){ 运行在 flash	I _{DD21}		133		uA	V _{DD}	LXT (kHz)	HIRC	PLL	All digital modules
						5.5V	32.768	X	X	V
	I _{DD22}		130		uA	5.5V	32.768	X	X	X
	I _{DD23}		119		uA	3.3V	32.768	X	X	V
	I _{DD24}		116		uA	3.3V	32.768	X	X	X
普通模式下的工作电流 10 kHz while(1){ executed from flash VLDO =1.8 V	I _{DD25}		127		uA	V _{DD}	HXT/LXT	LIRC (kHz)	PLL	All digital module
						5.5V	X	10	X	V
	I _{DD26}		126		uA	5.5V	X	10	X	X
	I _{DD27}		113		uA	3.3V	X	10	X	V
	I _{DD28}		112		uA	3.3V	X	10	X	X
空闲模式下的工作电流 72 MHz VLDO =1.8 V	I _{IDLE1}		17		mA	V _{DD}	HXT	HIRC	PLL	All digital module
						5.5V	12 MHz	X	V	V
	I _{IDLE2}		9		mA	5.5V	12 MHz	X	V	X
	I _{IDLE3}		15.5		mA	3.3V	12 MHz	X	V	V
	I _{IDLE4}		7.5		mA	3.3V	12 MHz	X	V	X
空闲模式下的工作电流 50 MHz VLDO =1.8 V	I _{IDLE5}		13		mA	5.5V	X	V	X	X
	I _{IDLE6}		7.5		mA	5.5V	X	V	X	X
	I _{IDLE7}		11.5		mA	3.3V	X	V	X	V
	I _{IDLE8}		6		mA	3.3V	X	V	X	X
空闲模式下的工作电流 22.1184 MHz VLDO =1.8 V	I _{IDLE9}	-	6.5	-	mA	5.5V	X	V	X	X
	I _{IDLE10}	-	2	-	mA	5.5V	X	V	X	X
	I _{IDLE11}	-	6.5	-	mA	3.3V	X	V	X	V
	I _{IDLE12}	-	2	-	mA	3.3V	X	V	X	X
空闲模式下的工作电流 12 MHz VLDO =1.8 V	I _{IDLE13}		4.3		mA	5.5V	12 MHz	X	X	V
	I _{IDLE14}		3		mA	5.5V	12 MHz	X	X	X
	I _{IDLE15}		2.9		mA	3.3V	12 MHz	X	X	V
	I _{IDLE16}		1.6		mA	3.3V	12 MHz	X	X	X
空闲模式下的工作电	I _{IDLE17}		2.6		mA	5.5V	4 MHz	X	X	V

参数	符号	规格				测试条件				
		最小值	典型值	最大值	单位					
流 4 MHz $V_{LDO} = 1.8\text{ V}$	I_{IDLE18}		2.2		mA	5.5V	4 MHz	X	X	X
	I_{IDLE19}		1.4		mA	3.3V	4 MHz	X	X	V
	I_{IDLE20}		0.9		mA	3.3V	4 MHz	X	X	X
空闲模式下的工作电 流 32.768 kHz	I_{IDLE21}		130		μA	V_{DD}	LXT (kHz)	HIRC	PLL	All digital modules
						5.5V	32.768	X	X	V
	I_{IDLE22}		126		μA	5.5V	32.768	X	X	X
	I_{IDLE23}		116		μA	3.3V	32.768	X	X	V
	I_{IDLE24}		113		μA	3.3V	32.768	X	X	X
空闲模式下的工作电 流 10 kHz	I_{IDLE25}		126		μA	V_{DD}	HXT/LXT	LIRC (kHz)	PLL	All digital module
						5.5V	X	10	X	V
	I_{IDLE26}		125		μA	5.5V	X	10	X	X
	I_{IDLE27}		112		μA	3.3V	X	10	X	V
	I_{IDLE28}		111		μA	3.3V	X	10	X	X
掉电模式下的待机电 流 (深度睡眠模式) $V_{LDO} = 1.6\text{ V}$	I_{PWD1}		13		μA	V_{DD}	HXT/HIRC PLL	LXT (kHz)	RTC	RAM retention
						5.5V	X	X	X	V
	I_{PWD2}		15		μA	5.5V	X	32.768	V	V
	I_{PWD3}		11		μA	3.3V	X	X	X	V
	I_{PWD4}		13		μA	3.3V	X	32.768	V	V
RTC 工作电流	I_{VBAT}		2		μA	$V_{BAT} = 5.0\text{ V}$, 32.768 kHz 外部低速晶振(LXT), RTC ON and V_{DD}/AV_{DD} power domain OFF.				
			2		μA	$V_{BAT} = 3.0\text{ V}$, 32.768 kHz 外部低速晶振(LXT), RTC ON and V_{DD}/AV_{DD} power domain OFF.				
PA, PB, PC, PD, PE, PF输入电流 (准双向 模式)	I_{IN1}		-67	-75	μA	$V_{DD} = V_{BAT} = 5.5\text{V}$, $V_{IN} = 0\text{V}$ or $V_{IN} = V_{DD}$				
PA, PB, PC, PD, PE, PF输入漏电流	I_{LK}	-1	-	+1	μA	$V_{DD} = V_{BAT} = 5.5\text{V}$, $0 < V_{IN} < V_{DD}$ 开漏或输入模式.				
逻辑 1 至 0 转换时的 电流 PA~PF (准双向 模式)	$I_{TL}^{[3]}$		-610	-650	μA	$V_{DD} = 5.5\text{V}$, $V_{IN} = 2.0\text{V}$				
PA, PB, PC, PD, PE, PF 输入低电压(TTL 输入)	V_{IL1}	-0.3	-	0.8	V	$V_{DD} = V_{BAT} = 4.5\text{ V}$				
		-0.3	-	0.6		$V_{DD} = V_{BAT} = 2.5\text{ V}$				

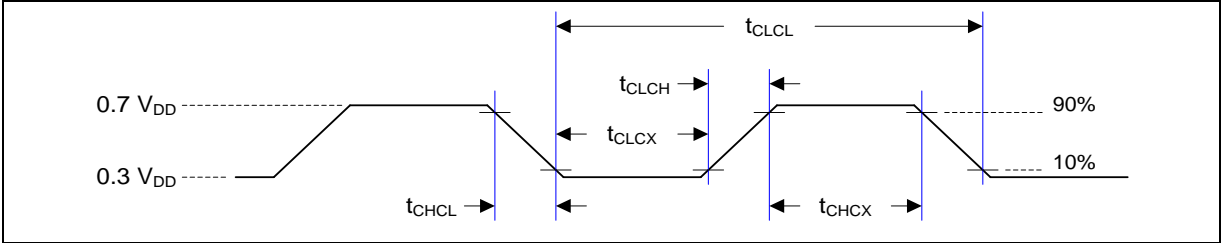
参数	符号	规格				测试条件
		最小值	典型值	最大值	单位	
PA, PB, PC, PD, PE, PF 输入高电压 (TTL 输入)	V_{IH1}	2.0	-	$V_{DD} + 0.2$	V	$V_{DD} = V_{BAT} = 5.5V$
		1.5	-	$V_{DD} + 0.2$		$V_{DD} = V_{BAT} = 3.0V$
XT1_IN ^[2] 输入低电压	V_{IL3}	0	-	0.8	V	$V_{DD} = V_{BAT} = 4.5V$
		0	-	0.4		$V_{DD} = V_{BAT} = 3.0V$
XT1_IN ^[2] 输入高电压	V_{IH3}	3.5	-	$V_{DD} + 0.3$	V	$V_{DD} = V_{BAT} = 5.5V$
		2.4	-	$V_{DD} + 0.3$		$V_{DD} = V_{BAT} = 3.0V$
X32 输出引脚	V_{XOUT}	0.6		0.9	V	
X32I[*4] 输入低电压	V_{IL4}	0	-	$V_{XOUT} - 0.3$	V	
X32I[*4] 输入高电压	V_{IH4}	$V_{XOUT} + 0.3$		1.8	V	
负向阈值 (施密特输入), nRESET	V_{ILS}	-0.3	-	$0.2V_{DD}$	V	
正向阈值 (施密特输入), nRESET	V_{IHS}	$0.7 V_{DD}$	-	$V_{DD} + 0.3$	V	
nRESET 引脚内部上拉电阻	R_{RST}	40		150	k Ω	
负向阈值 (施密特输入),	V_{ILS}	-0.3	-	$0.3 V_{DD}$	V	
正向阈值 (施密特输入),	V_{IHS}	$0.7 V_{DD}$	-	$V_{DD} + 0.3$	V	
拉电流 PA, PB, PC, PD, PE, PF (准双向模式)	I_{SR11}	-300	-400		μA	$V_{DD} = V_{BAT} = 4.5V, V_S = 2.4V$
	I_{SR12}	-50	-80		μA	$V_{DD} = V_{BAT} = 2.7V, V_S = 2.2V$
	I_{SR12}	-40	-73		μA	$V_{DD} = V_{BAT} = 2.5V, V_S = 2.0V$
拉电流 PA, PB, PC, PD, PE, PF (推挽模式)	I_{SR21}	-30	-65		mA	$V_{DD} = V_{BAT} = 4.5V, V_S = 2.4V$
	I_{SR22}	-3	-5.2		mA	$V_{DD} = V_{BAT} = 2.7V, V_S = 2.2V$
	I_{SR22}	-2.5	-5		mA	$V_{DD} = V_{BAT} = 2.5V, V_S = 2.0V$
灌电流 PA, PB, PC, PD, PE, PF (准双向和推挽模式)	I_{SK1}	9	13		mA	$V_{DD} = V_{BAT} = 4.5V, V_S = 0.45V$
	I_{SK1}	6	9		mA	$V_{DD} = V_{BAT} = 2.7V, V_S = 0.45V$
	I_{SK1}	4	8		mA	$V_{DD} = V_{BAT} = 2.5V, V_S = 0.45V$

注:

1. nRESET 引脚是施密特触发输入.
2. XT1_IN 是 CMOS 输入.
3. PA、PB、PC、PD、PE、PF的引脚在外部驱动从1到0时，会产生拉电流。在VDD = 5.5 V的情况下，当VIN接近2v时，拉电流达到最大值.
- 4.如果X32I作为外部时钟输入，输入的高压应低于1.8V，以避免芯片损坏.

7.3 AC 电气特性

7.3.1 外部 4~24 MHz 高速晶振



注: 占空比是 50%.

符号	参数	最小值 ^[1]	典型值	最大值 ^[1]	单位	测试条件
t _{CHCX}	时钟高电平时间	10	-	-	ns	-
t _{CLCX}	时钟低电平时间	10	-	-	ns	-
t _{CLCH}	时钟上升沿时间	2	-	15	ns	-
t _{CHCL}	时钟下降沿时间	2	-	15	ns	-

7.3.2 外部 4~24 MHz 高速晶振

符号	参数	最小值	典型值	最大值	单位	测试条件
V _{HXT}	工作电压	2.5	-	5.5	V	-
T _A	温度	-40	-	105	°C	-
I _{HXT}	工作电流	-	2	-	mA	12 MHz, V _{DD} = 5.5V
		-	0.8	-	mA	12 MHz, V _{DD} = 3.3V
f _{HXT}	时钟频率	4	-	24	MHz	-

7.3.2.1 典型晶振应用电路

晶振	C1	C2	R
4 MHz ~ 24 MHz	10~20pF	10~20pF	没有

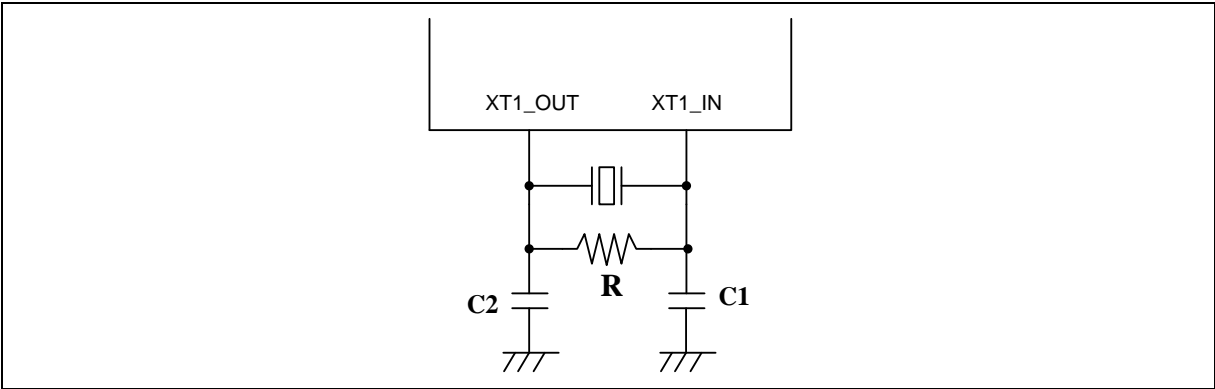
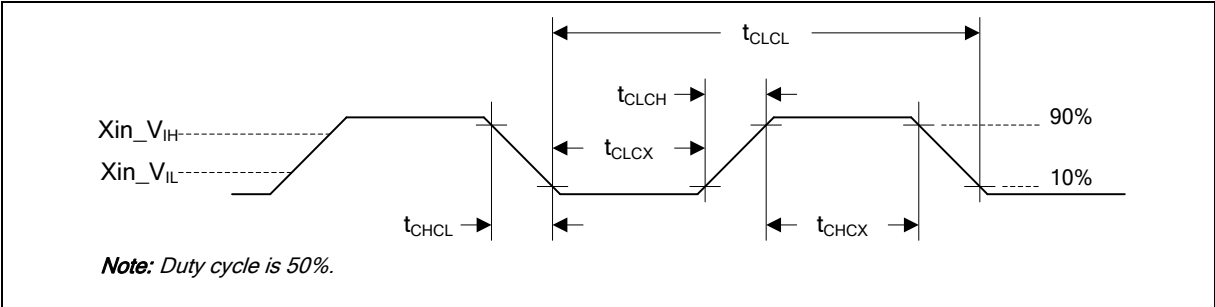


图 7-2 典型晶振应用电路

7.3.3 外部 32.768 kHz 低速时钟信号 (LXT)



参数	条件	最小值	典型值	最大值	单位
V _{DD} 工作电压	-	2.5	-	5.5	V
工作温度	-	-40	-	105	°C
工作电流	32.768KHz at V _{DD} =5V		1.6		μA
时钟频率	外部晶振	-	32.768	-	kHz

7.3.3.1 典型时钟应用电路

晶振	C ₁	C ₂
32.768 kHz	10~20 pF	10~20 pF

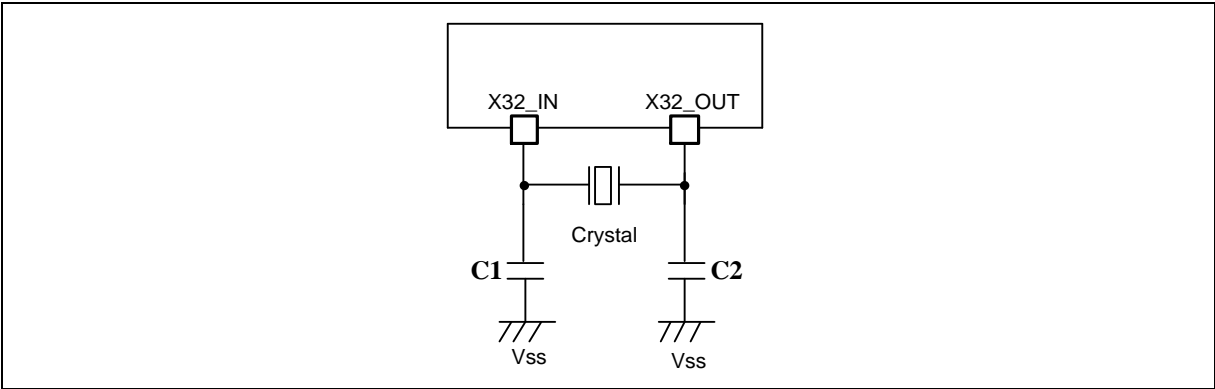


图 7-3 典型时钟应用电路

7.3.4 内部 22.1184 MHz 高速振荡器

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{HRC}	供电电压	1.62	1.8	1.98	V	-
f_{HRC}	中心频率	-	22.1184		MHz	-
	内部振荡器频率校准	-1	-	+1	%	$T_A = 25\text{ }^{\circ}\text{C}$ $V_{DD} = 5\text{ V}$
		-3	-	+3	%	$T_A = -40\text{ }^{\circ}\text{C} \sim 105\text{ }^{\circ}\text{C}$ $V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$
I_{HRC}	工作电流	-	1200	-	μA	$T_A = 25\text{ }^{\circ}\text{C}, V_{DD} = 5\text{ V}$

7.3.5 内部 48 MHz 高速振荡器

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{HRC}	供电电压	1.62	1.8	1.98	V	-
f_{HRC}	中心频率	-	48		MHz	-
	内部振荡器频率校准	-1	-	+1	%	$T_A = 25\text{ }^{\circ}\text{C}$ $V_{DD} = 5\text{ V}$
		-2	-	+2	%	$T_A = -40\text{ }^{\circ}\text{C} \sim 105\text{ }^{\circ}\text{C}$ $V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$
I_{HRC}	工作电流	-	640	-	μA	$T_A = 25\text{ }^{\circ}\text{C}, V_{DD} = 5\text{ V}$

7.3.6 内部 10 kHz 低速振荡器

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{LRC}	供电电压	2.5	-	5.5	V	-
f_{LRC}	中心频率	-	10	-	kHz	-
	振荡器频率	-10	-	+10	%	$V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$ $T_A = 25^{\circ}\text{C}$
		-50	-	+50	%	$V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$ $T_A = -40^{\circ}\text{C} \sim +105^{\circ}\text{C}$

7.3.7 PLL 特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{PLL_IN}	PLL 输入时钟		4		24	MHz
f_{PLL_OUT}	PLL 乘法器输出时钟		50		500	MHz
T_S	PLL 稳定时间[*1]		100		200	μs
Jitter	周期抖动[*2]	峰峰 @ 480M		200	350	ps

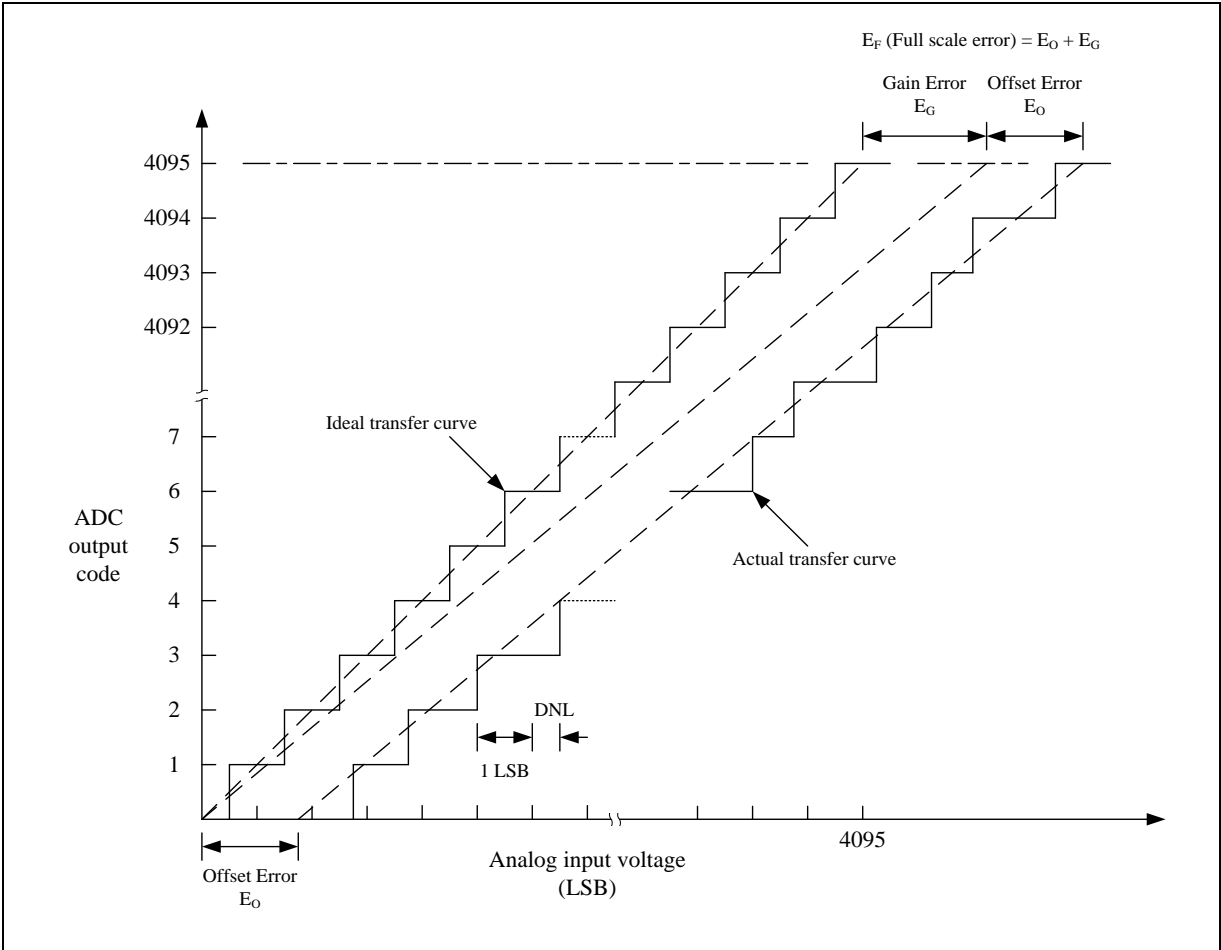
注: 该表是设计保证，产品中没有测量.

7.4 模拟特性

7.4.1 12-bit SARADC 规格

符号	参数	最小值	典型值	最大值	单位	测试条件
-	分辨率	12			Bit	-
DNL	微分非线性误差	-	-	± 3	LSB	-
INL	积分非线性误差	-	-	± 4	LSB	-
E _O	偏移误差	-	3	-	LSB	-
E _G	增益误差(传输增益)	-	-2	-	LSB	-
E _A	绝对误差	-	4	-	LSB	-
-	单调性	保证			-	-
F _{ADC}	ADC 时钟频率	-	-	21	MHz	
F _S	采样率 (F _{ADC} /T _{CONV})	-	-	1000	kSPS	
T _{ACQ}	采样时间 (样品)	2~9			1/F _{ADC}	-
T _{CONV}	总共转换时间	16~23			1/F _{ADC}	-
AV _{DD}	支持电压	2.5	-	5.5	V	-
I _{DDA}	支持电流 (Avg.)	-	2.8	-	mA	AV _{DD} = 5 V
V _{IN}	模拟输入电压	0	-	AV _{DD}	V	-
C _{IN}	输入电容	-	6	-	pF	-
R _{IN}	输入阻抗	-	6.5	-	kΩ	-

注: 测试条件是ADC转换开始后使误差小于 ± 0.5 LSB。参考信号和输入信号已经确定。



注: INL是校准后的转移曲线与理想转移曲线的过渡点之间的峰值差。校准传输曲线是指校准了实际传输曲线的偏移量和增益误差。

7.4.2 LDO 和电源管理

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{DD}	DC 工作电压	2.5	-	5.5	V	-
V_{LDO}	输出电压	1.62	1.8	1.98	V	-
T_A	温度	-40	25	105	℃	

注:

- 1. 建议0.1μf 旁路电容连接VDD和VSS之间
- 2. 保证电源稳定,1μf 电容必须连接LDO和VSS之间

7.4.3 低电压复位特性

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{DD}	工作电压	0		5.5	V	-
T_A	温度	-40	25	105	°C	-
I_{LVR}	静态工作电流	-	1	5	μA	$V_{DD} = 5.5\text{ V}$
V_{LVR}	阈值电压	1.90	2.00	2.10	V	$T_A = 25\text{ °C}$
		1.70	1.90	2.10	V	$T_A = -40\text{ °C}$
		2.00	2.20	2.45	V	$T_A = 105\text{ °C}$

7.4.4 欠压检测特性

符号	参数	最小值	典型值	最大值	单位	测试条件
AV_{DD}	工作电压	0	-	5.5	V	-
T_A	温度	-40	25	105	°C	-
I_{BOD}	静态工作电流	-	-	140	μA	$AV_{DD} = 5.5\text{ V}$
V_{BOD}	欠压检测电压 (下降沿)	4.2	4.4	4.6	V	$BOV_VL[1:0] = 11$
		3.5	3.7	3.9	V	$BOV_VL[1:0] = 10$
		2.55	2.7	2.85	V	$BOV_VL[1:0] = 01$
		2.05	2.2	2.35	V	$BOV_VL[1:0] = 00$
V_{BOD}	欠压检测电压 (上升沿)	4.3	4.5	4.7	V	$BOV_VL[1:0] = 11$
		3.6	3.8	4.0	V	$BOV_VL[1:0] = 10$
		2.6	2.75	2.9	V	$BOV_VL[1:0] = 01$
		2.1	2.25	2.4	V	$BOV_VL[1:0] = 00$

7.4.5 上电复位特性

符号	参数	最小值	典型值	最大值	单位	测试条件
T_A	温度	-40	25	105	°C	-
V_{POR}	复位电压	1.6	2	2.4	V	-
V_{POR}	V_{DD} 启动电压，确保开机复位	-	-	100	mV	
RR_{VDD}	V_{DD} 上升速率，确保开机复位	0.025	-	-	V/ms	
t_{POR}	V_{DD} 保持在 V_{POR} 的最小时间，以确保开机复位	0.5	-	-	ms	

注: 该表是设计保证，产品中没有测量。

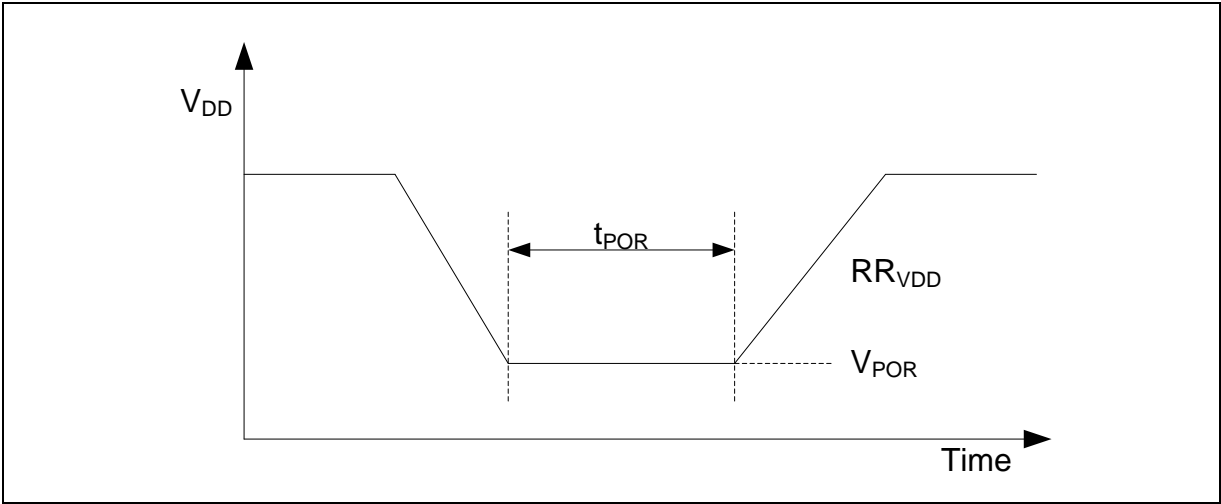


图 7-4 电源爬升条件

7.4.6 温度传感器

符号	参数	最小值	典型值	最大值	单位	测试条件
T _A	温度	-40	-	105	℃	
I _{TEMP}	消耗电流	-	16	-	μA	
-	增益	-1.55	-1.672	-1.75	mV/℃	
-	补偿	735	748	755	mV	T _A = 0 ℃

注:

- 该表是设计保证，产品中没有测量。
- $V_{TEMP} \text{ (mV)} = T_c \text{ (mV/℃)} \times \text{Temperature (℃)} + V_{os} \text{ (mV)}$

7.4.7 USB PHY

7.4.7.1 低-/全速 DC 电气特性

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{IH}	输入高 (driven)	2.0	-		V	-
V_{IL}	输入低	-	-	0.8	V	-
V_{DI}	差分输入灵敏度	0.2	-		V	PADP-PADM
V_{CM}	微分共模范围	0.8	-	2.5	V	包括 V_{DI} 范围
V_{SE}	单端接收阈值	0.8	-	2.0	V	-
	接收器迟滞	-	200		mV	-
V_{OL}	输出低 (driven)	0	-	0.3	V	-
V_{OH}	输出高 (driven)	2.8	-	3.6	V	-
V_{CRS}	输出信号串扰电压	1.3	-	2.0	V	-
R_{PU}	上拉电阻	1.425	-	1.575	k Ω	-
Z_{DRV}	驱动输出阻抗	-	10	-	Ω	稳定驱动*
C_{IN}	发射器电容	-	-	20	pF	Pin to GND

*驱动器输出电阻不包括串联电阻。

7.4.7.2 USB 全速设备电气特性

符号	参数	最小值	典型值	最大值	单位	测试条件
T_{FR}	上升时间	4	-	20	ns	$C_L=50p$
T_{FF}	下降时间	4	-	20	ns	$C_L=50p$
T_{FRFF}	上升和下降时间比值	90	-	111.11	%	$T_{FRFF}=T_{FR}/T_{FF}$

7.4.7.3 USB LDO 特性

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{BUS}	VBUS 引脚输入电压	4.0	5.0	5.5	V	-
V_{DD33}	LDO 输出电压	2.97	3.3	3.63	V	-
C_{bp}	外部旁路电容	-	1.0	-	μF	-

7.5 Flash DC 电气特性

符号	参数	最小值	典型值	最大值	单位	测试条件
$V_{FLA}^{[2]}$	工作电压	1.62	1.8	1.98	V	-
N_{ENDUR}	擦写次数	20,000	-		cycles ^[1]	-
T_{RET}	数据保存	100	-	-	year	$T_A = 25^{\circ}\text{C}$
		10			year	$T_A = 85^{\circ}\text{C}$
T_{ERASE}	页擦除时间	20		-	ms	-
T_{MER}	批量擦除时间	100			ms	
T_{PROG}	编辑时间	60		-	us	-
I_{DD1}	读电流	-	TBD	-	mA	-
I_{DD2}	编辑电流	-	TBD	-	mA	-
I_{DD3}	擦除电流	-	TBD	-	mA	-

注:

1. 编程/擦除周期数
2. V_{FLA} 来自芯片 LDO 输出电压.

7.6 I²C 动态特性

符号	参数	标准模式 ^{[1][2]}		快速模式 ^{[1][2]}		单位
		最小值	最大值	最小值	最大值	
t _{LOW}	SCL 低周期	4.7	-	1.2	-	uS
t _{HIGH}	SCL 高周期	4	-	0.6	-	uS
t _{SU, STA}	重复 START 条件设置时间	4.7	-	1.2	-	uS
t _{HD, STA}	START 保持时间	4	-	0.6	-	uS
t _{SU, STO}	STOP 设置时间	4	-	0.6	-	uS
t _{BUF}	总线空闲时间	4.7 ^[3]	-	1.2 ^[3]	-	uS
t _{SU, DAT}	数据设置时间	250	-	100	-	nS
t _{HD, DAT}	数据保持时间	0 ^[4]	3.45 ^[5]	0 ^[4]	0.8 ^[5]	uS
t _r	SCL/SDA 上升时间	-	1000	20+0.1Cb	300	nS
t _f	SCL/SDA 下降时间	-	300	-	300	nS
C _b	每个总线的电容负载	-	400	-	400	pF

- 注:
- 1. 保证产品特性，不经生产检验
 - 2. HCLK必须大于2MHz才能达到最大标准模式I2C频率。它必须大于8 MHz才能达到最大的快速模式I2C频率
 - 3. I2C控制器必须在从机接收到停止位后立即被触发
 - 4. 该装置必须在内部为SDA信号提供至少300ns的保持时间，以便桥接SCL下降边缘的未定义区域
 - 5. 只有当接口不拉伸SCL信号的低周期时，才能满足启动条件的最大保持时间

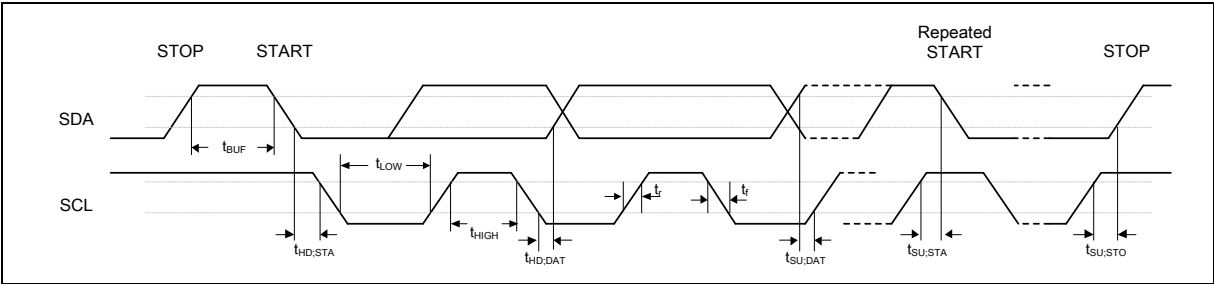


图 7-5 I²C 时序图

7.7 SPI 动态特性

符号	参数	最小值.	典型值.	最大值.	单位
SPI 主机模式 (V _{DD} = 4.5 V ~ 5.5 V, 0 pF 负荷电容)					
t _{DS}	数据建立时间	0	-	-	ns
t _{DH}	数据保持时间	4	-	-	ns
t _V	数据输出有效时间	-	1	2	ns
SPI 主机模式 (V _{DD} = 3.0 V ~ 3.6 V, 0 pF 负荷电容)					
t _{DS}	数据建立时间	0	-	-	ns
t _{DH}	数据保持时间	4.5	-	-	ns
t _V	数据输出有效时间	-	2	4	ns
SPI 从机模式 (V _{DD} = 4.5 V ~ 5.5 V, 0 pF 负荷电容)					
t _{DS}	数据建立时间	0	-	-	ns
t _{DH}	数据保持时间	3.5	-	-	ns
t _V	数据输出有效时间	-	16	22	ns
SPI 从机模式 (V _{DD} = 3.0 V ~ 3.6 V, 0 pF 负荷电容)					
t _{DS}	数据建立时间	0	-	-	ns
t _{DH}	数据保持时间	4.5	-	-	ns
t _V	数据输出有效时间	-	18	24	ns

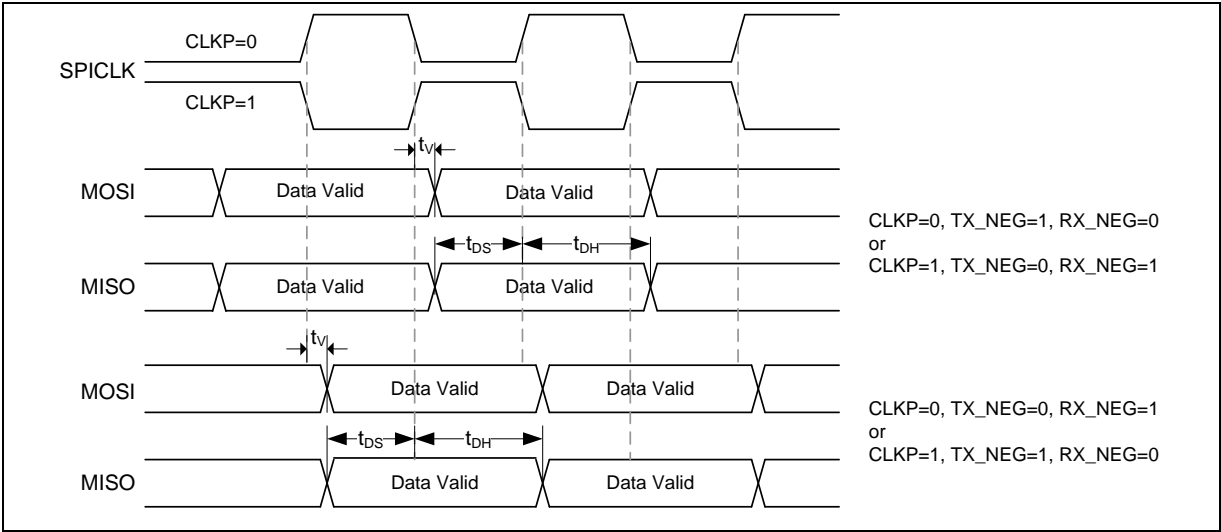


图 7-6 SPI 主机模式时序图

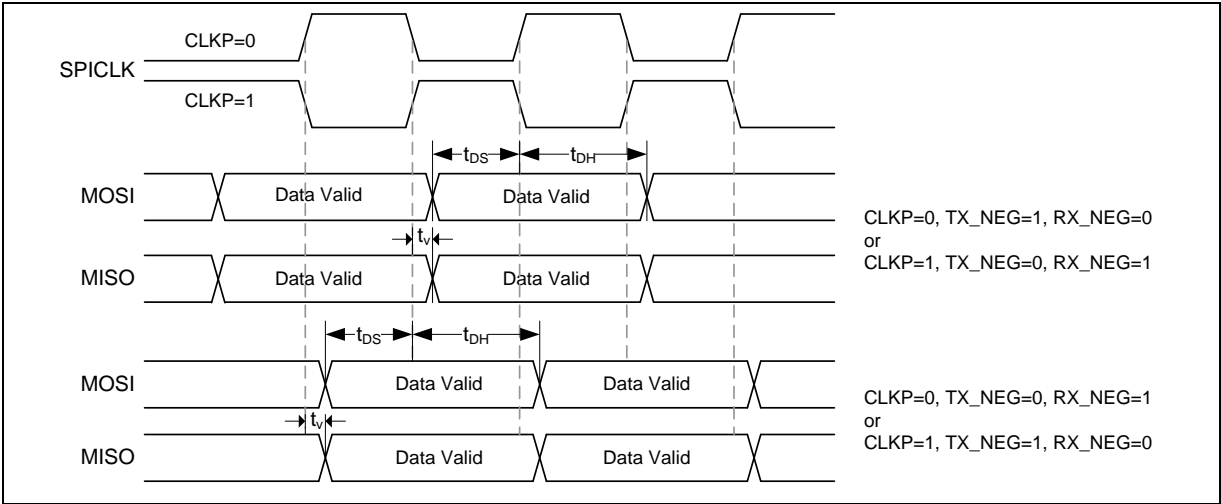
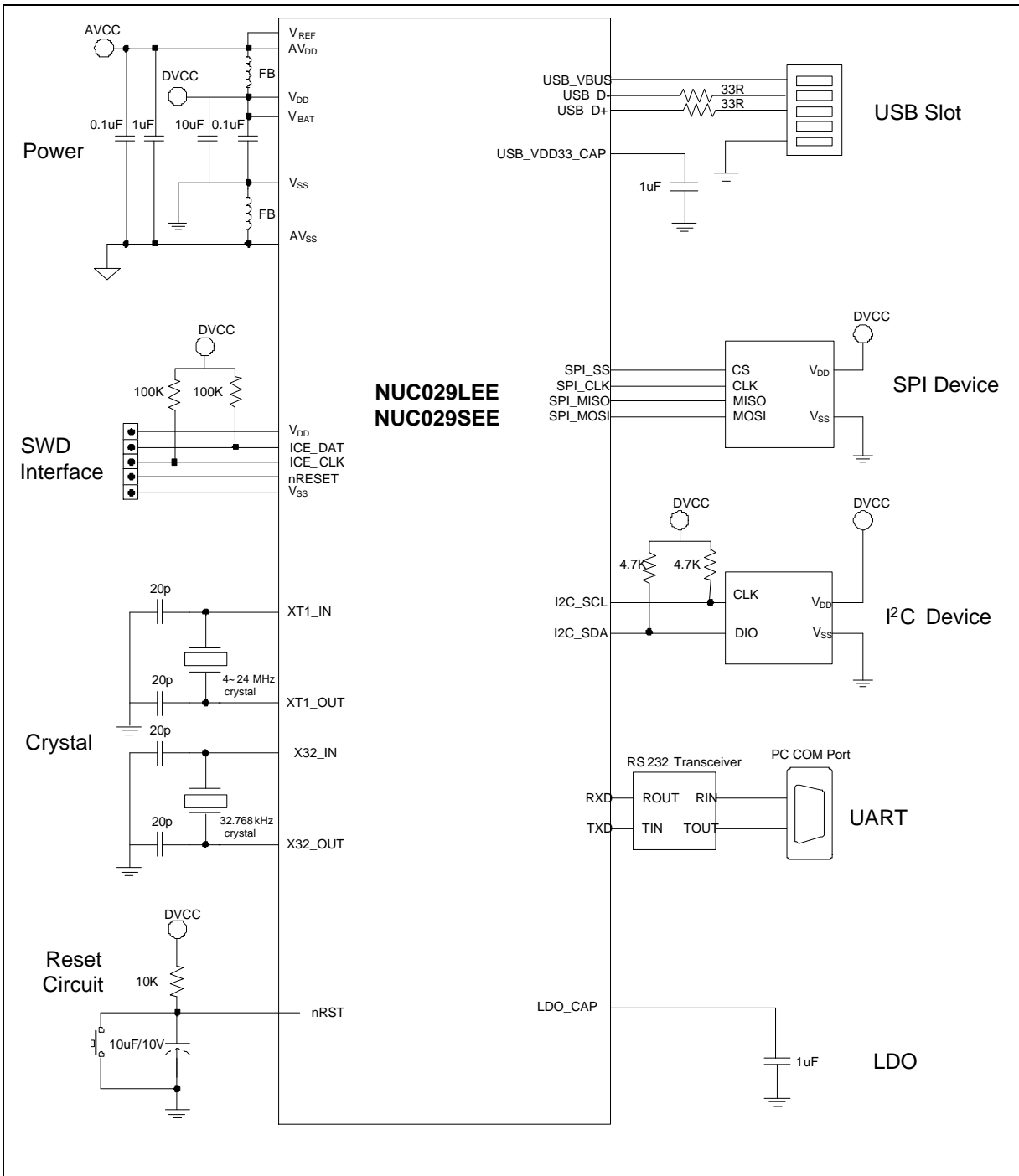


图 7-7 SPI 从机模式时序图

8 应用电路



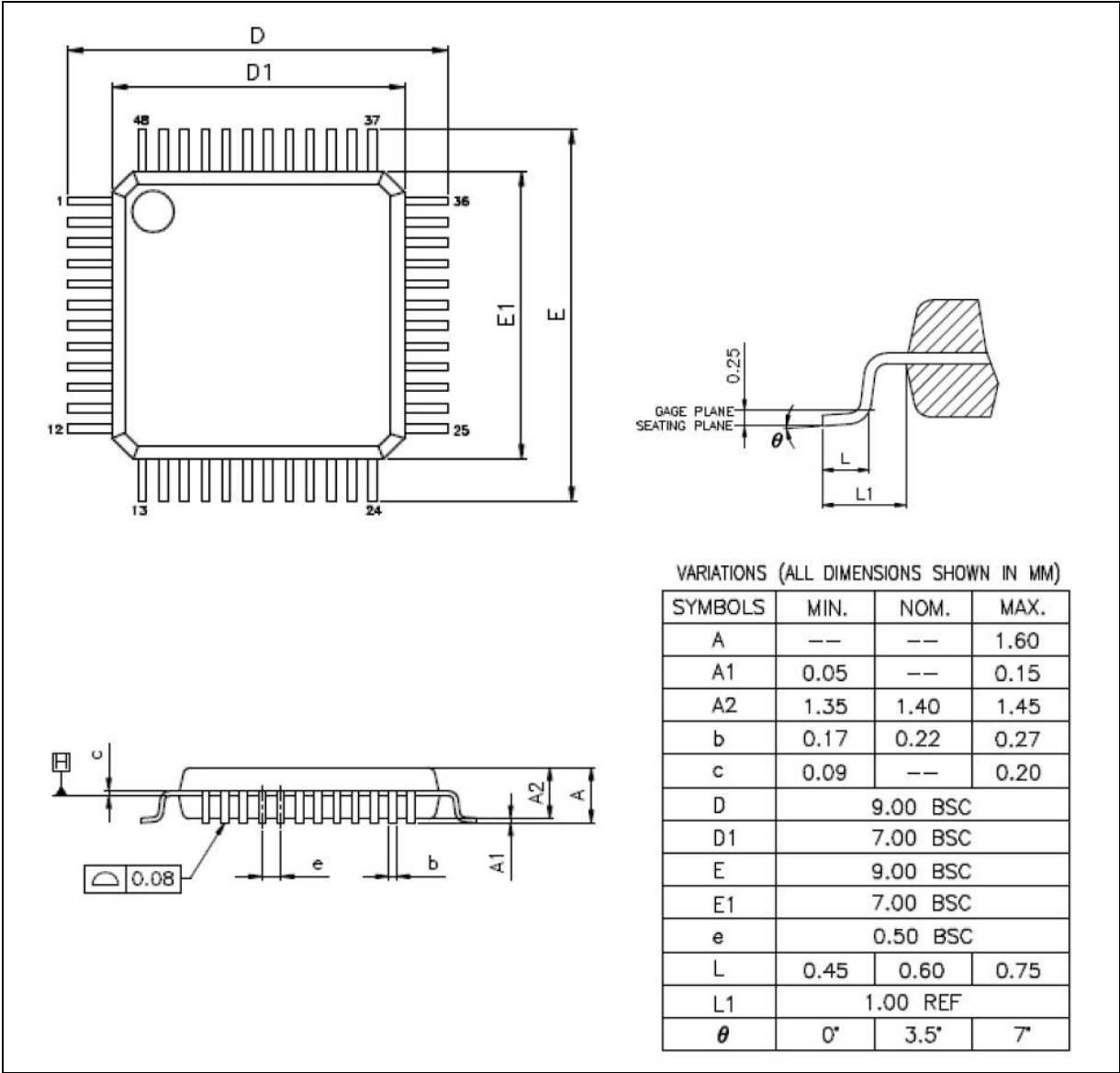
Note 1: 建议于 ICE_DAT 与 ICE_CLK 管脚上加入100 kΩ 的上拉电阻

Note 2: 建议于 nRESET 管脚上加入10 kΩ 的上拉电阻与10 uF的对地电容

9.1 64-pin LQFP (7x7x1.4 mm footprint 2.0 mm)

		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	---	----	1.6
STAND OFF		A1	0.05	----	0.15
MOLD THICKNESS		A2	1.35	1.4	1.45
LEAD WIDTH(PLATING)		b	0.13	0.18	0.23
LEAD WIDTH		b1	0.13	0.16	0.19
L/F THICKNESS(PLATING)		c	0.09	----	0.2
L/F THICKNESS		c1	0.09	----	0.16
BODY SIZE	X	D	9 BSC		
	Y	E	9 BSC		
	X	D1	7 BSC		
	Y	E1	7 BSC		
LEAD PITCH		e	0.4 BSC		
		L	0.45	0.6	0.75
FOOTPRINT		L1	1 REF		
		Ø	0*	3.5*	7*
		Ø1	0*	----	----
		Ø2	11*	12*	13*
		Ø3	11*	12*	13*
		R1	0.08	----	----
		R2	0.08	----	0.2
		S	0.2	----	----
PACKAGE EDGE TOLERANCE		aaa	0.2		
LEAD EDGE TOLERANCE		bbb	0.2		
COPLANARITY		ccc	0.08		
LEAD OFFSET		ddd	0.07		
MOLD FLATNESS		eee	0.05		

9.2 48-pin LQFP (7x7x1.4 mm footprint 2.0 mm)



10 修订历史

日期	版本	描述
2018.08.20	1.00	初版
2018.12.18	1.01	1. 在第4.1和4.2章中增加NUC029KGE型号的说明 2. 修改应用电路- 在第8章中添加了ICE界面的上拉电阻.
2019.10.18	1.02	1. 于章节7.1中增加「绝对最大额定特性」、「温度特性」、「EMC 特性」、「包装湿度敏感性」与「焊接概要」小节
2020.04.09	1.03	1. 於4.4.1小節與第7章增加ICE_DAT, ICE_CLK與nReset管腳的外部建議電路說明

Important Notice

Nuvoton Products are neither intended nor warranted for usage in systems or equipment, any malfunction or failure of which may cause loss of human life, bodily injury or severe property damage. Such applications are deemed, "Insecure Usage".

Insecure usage includes, but is not limited to: equipment for surgical implementation, atomic energy control instruments, airplane or spaceship instruments, the control or operation of dynamic, brake or safety systems designed for vehicular use, traffic signal instruments, all types of safety devices, and other applications intended to support or sustain life.

All Insecure Usage shall be made at customer's risk, and in the event that third parties lay claims to Nuvoton as a result of customer's Insecure Usage, customer shall indemnify the damages and liabilities thus incurred by Nuvoton.

*Please note that all data and specifications are subject to change without notice.
All the trademarks of products and companies mentioned in this datasheet belong to their respective owners.*