硬件总体设计方案

修订记录

|  |  |  |  |
| --- | --- | --- | --- |
| 日期 | 修订版本 | 描述 | 作者 |
| yyyy-mm-dd | 1.0 | 初稿完成 | 作者名 |
| yyyy-mm-dd | 1.1 | 修改XXX | 作者名 |
| yyyy-mm-dd | 1.2 | 修改XXX | 作者名 |
| …… | …… | …… | …… |
| yyyy-mm-dd | 2.0 | 修改XXX | 作者名 |
|  |  |  |  |
|  |  |  |  |

目 录

[1 概述 7](#_Toc43795979)

[1.1 文档版本说明 7](#_Toc43795980)

[1.2 单板名称及版本号 7](#_Toc43795981)

[1.3 开发目标 7](#_Toc43795982)

[1.4 背景说明 7](#_Toc43795983)

[1.5 位置、作用、 7](#_Toc43795984)

[1.6 采用标准 8](#_Toc43795985)

[1.7 单板尺寸（单位） 8](#_Toc43795986)

[2 单板功能描述和主要性能指标 8](#_Toc43795987)

[2.1 单板功能描述 8](#_Toc43795988)

[2.2 单板运行环境说明 8](#_Toc43795989)

[2.3 重要性能指标 8](#_Toc43795990)

[3 单板总体框图及各功能单元说明 9](#_Toc43795991)

[3.1 单板总体框图 9](#_Toc43795992)

[3.1.1 单板数据和控制通道流程和图表说明 9](#_Toc43795993)

[3.1.2 逻辑功能模块接口和通信协议和标准说明 10](#_Toc43795994)

[3.1.3 其他说明 10](#_Toc43795995)

[3.2 单板重用和配套技术分析 10](#_Toc43795996)

[3.3 功能单元－1 10](#_Toc43795997)

[3.4 功能单元－2 10](#_Toc43795998)

[3.5 功能单元－3 10](#_Toc43795999)

[4 关键器件选型 10](#_Toc43796000)

[5 单板主要接口定义、与相关板的关系 11](#_Toc43796001)

[5.1 外部接口 11](#_Toc43796002)

[5.1.1 外部接口类型1 11](#_Toc43796003)

[5.1.2 外部接口类型2 11](#_Toc43796004)

[5.2 内部接口 11](#_Toc43796005)

[5.2.1 内部接口类型1 11](#_Toc43796006)

[5.2.2 内外部接口类型2 12](#_Toc43796007)

[5.3 调测接口 12](#_Toc43796008)

[6 单板软件需求和配套方案 12](#_Toc43796009)

[6.1 硬件对单板软件的需求 12](#_Toc43796010)

[6.1.1 功能需求 12](#_Toc43796011)

[6.1.2 性能需求 12](#_Toc43796012)

[6.1.3 其他需求 13](#_Toc43796013)

[6.1.4 需求列表 13](#_Toc43796014)

[6.2 业务处理软件对单板硬件的需求可实现性评估 13](#_Toc43796015)

[6.3 单板软件与硬件的接口关系和实现方案 14](#_Toc43796016)

[7 单板基本逻辑需求和配套方案 14](#_Toc43796017)

[7.1 单板内可编程逻辑设计需求 14](#_Toc43796018)

[7.1.1 功能需求 14](#_Toc43796019)

[7.1.2 性能需求 15](#_Toc43796020)

[7.1.3 其他需求 15](#_Toc43796021)

[7.1.4 支持的接口类型及接口速率 15](#_Toc43796022)

[7.1.5 需求列表 15](#_Toc43796023)

[7.2 单板逻辑的配套方案 15](#_Toc43796024)

[7.2.1 基本逻辑的功能方案说明 15](#_Toc43796025)

[7.2.2 基本逻辑的支持方案 16](#_Toc43796026)

[8 单板大规模逻辑需求 16](#_Toc43796027)

[8.1 功能需求 16](#_Toc43796028)

[8.2 性能需求 16](#_Toc43796029)

[8.3 其它需求 16](#_Toc43796030)

[8.4 大规模逻辑与其他单元的接口 17](#_Toc43796031)

[9 单板的产品化设计方案 17](#_Toc43796032)

[9.1 可靠性综合设计 17](#_Toc43796033)

[9.1.1 单板可靠性指标要求 17](#_Toc43796034)

[9.1.2 单板故障管理设计 19](#_Toc43796035)

[9.2 可维护性设计 21](#_Toc43796036)

[9.3 单板整体EMC、安规、防护和环境适应性设计 22](#_Toc43796037)

[9.3.1 单板整体EMC设计 22](#_Toc43796038)

[9.3.2 单板安规设计 22](#_Toc43796039)

[9.3.3 环境适应性设计 22](#_Toc43796040)

[9.4 可测试性设计 23](#_Toc43796041)

[9.4.1 单板可测试性设计需求 23](#_Toc43796042)

[9.4.2 单板主要可测试性实现方案 23](#_Toc43796043)

[9.5 电源设计 23](#_Toc43796044)

[9.5.1 单板总功耗估算 24](#_Toc43796045)

[9.5.2 单板电源电压、功率分配表 24](#_Toc43796046)

[9.5.3 单板供电设计 24](#_Toc43796047)

[9.6 热设计及单板温度监控 25](#_Toc43796048)

[9.6.1 各单元功耗和热参数分析 25](#_Toc43796049)

[9.6.2 单板热设计 25](#_Toc43796050)

[9.6.3 单板温度监控设计 25](#_Toc43796051)

[9.7 单板工艺设计 26](#_Toc43796052)

[9.7.1 关键器件工艺性及PCB基材、尺寸设计 26](#_Toc43796053)

[9.7.2 单板工艺路线设计 26](#_Toc43796054)

[9.7.3 单板工艺互连可靠性设计 26](#_Toc43796055)

[9.8 器件工程可靠性需求分析 26](#_Toc43796056)

[9.8.1 与器件相关的产品工程规格（可选） 27](#_Toc43796057)

[9.8.2 器件工程可靠性需求分析 27](#_Toc43796058)

[9.9 信号完整性分析规划 29](#_Toc43796059)

[9.9.1 关键器件及相关信息 29](#_Toc43796060)

[9.9.2 物理实现关键技术分析 29](#_Toc43796061)

[9.10 单板结构设计 30](#_Toc43796062)

[10 开发环境 30](#_Toc43796063)

[11 其他 30](#_Toc43796064)

表目录

[表1 性能指标描述表 8](#_Toc37050284)

[表2 硬件对单板软件的需求列表 13](#_Toc37050285)

[表3 逻辑设计需求列表 15](#_Toc37050286)

[表4 单板失效率估算表 18](#_Toc37050287)

[表5 板间接口信号故障模式分析表 19](#_Toc37050288)

[表6 单板电源电压、功率分配表 24](#_Toc37050289)

[表7 关键器件热参数描述表 25](#_Toc37050290)

[表8 特殊质量要求器件列表 27](#_Toc37050291)

[表9 特殊器件加工要求列表 27](#_Toc37050292)

[表10 器件工作环境影响因素列表 28](#_Toc37050293)

[表11 器件寿命及维护措施列表 28](#_Toc37050294)

[表12 关键器件及相关信息 29](#_Toc37050295)

图目录

[图1 单板物理架构框图 9](#_Toc37056587)

[图2 单板信息处理逻辑架构框图 9](#_Toc37056588)

[图3 单板软件简要框图 14](#_Toc37056589)

[图4 单板逻辑简要框图 16](#_Toc37056590)

单板总体设计方案

关键词：能够体现文档描述内容主要方面的词汇。

摘 要：

缩略语清单：对本文所用缩略语进行说明，要求提供每个缩略语的英文全名和中文解释。

|  |  |  |
| --- | --- | --- |
| 缩略语 | 英文全名 | 中文解释 |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |

# 概述

## 文档版本说明

<如果该文档不是第一版本，应说明导致文档升级的主要设计更改和指出这些改变在本文档中的章节位置。>

## 单板名称及版本号

<说明本文档当前版本对应的单板的正式名称及版本>

## 开发目标

<说明开发该单板的具体目标。具体目标可能包括这几种情况：一，面向产品，实现产品功能；二，面向方案，包括关键器件或电路的方案选择等；三，面向试验，通过单板的调试过程决定某些可选功能（及相关电路和/或软件模块）的增删。

可以引用上一级设计文件（产品设计规格书）中的相关内容，并根据需要适当补充。>

## 背景说明

<包括与以前相关开发预研课题或产品的继承关系、改变等。如果牵涉到重用技术，建议在这里进行说明。>

## 位置、作用、

<简要说明单板在系统中的位置和主要作用，最好用框图表示（应与产品设计规格书保持一致）>

## 采用标准

<简要说明单板采用的标准（与产品设计规格一致，并细化）。注意遵循公司所有有关的开发设计技术规范。>

## 单板尺寸（单位）

<说明单板的尺寸（含扣板、特殊器件）和单位。在采用非标准尺寸或尺寸要求特别严格的情况下，应说明使用该尺寸的足够理由。>

# 单板功能描述和主要性能指标

<单板的功能和性能要求主要来自产品设计规格书，以引用其中的相关内容，并作详细解释。注意区分相关单板的功能划分和性能差异。>

## 单板功能描述

<本节主要是从单板整体角度说明单板完成的功能，不区分单元电路>

随着越来越多的高清相机的应用，所得图像分辨率很大提高，数据速率达到~Gbs，所以，如何提高数据传输速率，带宽是现在电子中效率要求很高的。（高清）

本项目实现一种基于FPGA和DSP高清视频图像系统，最高支持分辨率为1 280× 720，每秒25帧的MPEG-4实时视频编解码，码速率在5 Mbps以下。并可通过上行遥控指令动态切换图像分辨率和视频码率，同时实现了视频数据与遥测数据的组帧传输。

（设计要求）

## 单板运行环境说明

<需要说明各种可能的物理环境和逻辑环境、软件支持环境等。>

## 重要性能指标

<列出单板的主要性能指标，例如处理器性能，缓存容量，端口通信速率等等这些指标；说明指标分配的计算过程和设计思路等。应该说明这些指标的参考标准，比如时钟方面、EMC方面等>

1. 性能指标描述表

| 性能指标名称 | 性能指标要求 | 说明 |
| --- | --- | --- |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |

# 单板总体框图及各功能单元说明

<说明各硬件单元、逻辑电路的划分，并说明单板软件、业务软件与硬件的支撑关系；建议采用框图和说明文字相结合的方式。不同的单元划分方式通常会影响各项性能指标、单板的可生产性和PCB设计的难易程度，如果功能单元划分的设计对这些方面有较大促进，应在此说明。需要说明各单元与其他单元的配合接口关系，主要接口类型和信息流向、处理关系等。各单元的实现方案中需要说明方案对功能和性能的支撑依据，以及与其他方案比较本方案是否最合适、可重用技术分析等。>

## 单板总体框图

<本节主要说明单板的物理实体的连接关系，主要是以关键器件、组件为核心，说明单板上各单元分别实现哪些功能，单元之间的接口关系>

1. 单板物理架构框图

系统采用FPGA内部逻辑单元，实现上图所示功能模块，

### 单板数据和控制通道流程和图表说明

<本节需要说明单板的逻辑架构与物理架构的对应关系。对主要业务处理流程和各功能单元间配合关系进行分析说明；应给出单板逻辑功能框图、单板数据通道流程和图表、单板管理通道流程和图表、有关CPU总线连接关系图、逻辑功能模块接口定义标准、模块间通信协议和标准。应该在图中说明各信息流分支的功能、标准等关键特征。如果在一张图中能够同时表达上述信息，可以用一张图表示，否则要用多张图表示。>



1. 单板信息处理逻辑架构框图

### 逻辑功能模块接口和通信协议和标准说明

EMIF接口：DM642采用第二代增强型超长指令集（VelociTI1.2），它的EMIFA接口数据总线宽度为64位，最高数据存取频率133MHz，可直接与大容量、低成本的SDRAM芯片、异步存储器SRAM/EPROM、同步存储器（SBSRM、ZBT SRAM、FIFO）无缝连接，外部存储器最大可寻址空间为1024MB。

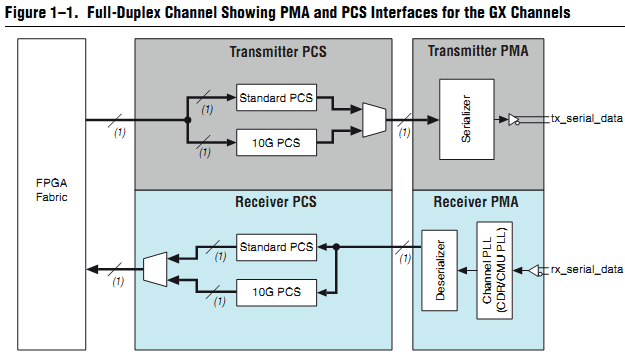
EMIF可以同时支持3种类型的存储器（SBSAM、SDRAM、异步设备），其中，SDRAM在SDCLK时钟下运行，SBSRAM在SSCLK时钟下工作。

EMIF信号说明：

EMIF接口信号参考图：

本方案通过EMIF实现异步接口与FPGA通信。

GXB接口：Stratix V集成内部可变类型的GT、GX和GS收发器结构、收发通道和TX、RX数据链路通道。Stratix V GT设备GT通道串行数据速率范围20Gbps～28Gbps，GX通道最大速率可达到12.5Gbps。GX和GS设备GX通道串行数据速率范围为600Mbps～14.1Gbps。下图为GX内部结构：



### 其他说明

## 单板重用和配套技术分析

<本节主要考虑本单板是否可能借用以前成熟的技术方案或电路单元。如果有必要，也应尽量考虑本单板中的部分单元是否可能设计成标准化的共享模块，供将来的单板借用。本节还需要说明在单板上需要其他部门、其他项目人员配套设计的情况>

## FPGA控制单元

<本节需要说明单板中其中一个单元（例如CPU控制单元、线路切换处理单元等）的功能和实现框架方案。如果单板有性能指标要求，需要说明（证明）单元的设计怎样能保证满足性能需求。需要说明单元的物理实体与逻辑信息处理功能的对应关系。需标识出与本功能模块相关的下载接口，调试接口指示灯。本节的编写内容主要是从可实现性的角度说明单元的关键技术、业务功能配合关系；不需要说明单元内的具体连线>

数据采集单元将转化为数字信号传递给FPGA，FPGA将预处理后的原始数字视频数据传递给DSP进行实时视频编码；同时上行遥控指令进入FPGA，对图像分辨率、视频码率进行控制。

## 数据采集单元

## 存储器配置单元

## 数据转发接口

DSP与FPGA之间通过DSP的EMIFA接口通讯，FPGA内部开辟FIFO空间，DSP通过EMIFA接口读写FIFO寄存器内的数据实现数据传输。

# 关键器件选型

<考虑单板关键器件的选型，说明关键器件的选型是如何满足需求的（分析其功能、性能、质量、成本、商务条件、技术可行性、供货风险和应对措施等）；器件封装类型（考虑可加工性）。（选用新接插件要考虑线缆之匹配，并进行可装配性分析，与单板工艺设计配套考虑）>

FPGA芯片选型：

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
|  | 收发器  （SerDer） | 外部存储器接口 | 逻辑单元  LE | 功能  性能 | 嵌入处理器类型 | 封装  （Package） |
| 高端 |  |  |  |  |  |  |
| 中端 |  |  |  |  |  |  |
| 低端 |  |  |  |  |  |  |

Stratix V是Altera面向高端应用产品的一款FPGA，它采用了业界最新的28-nm技术，还具有增强型内核结构，唯一集成28.05Gbps收发器内核的FPGA，在这些创新的因素下，Stratix V FPGA系列向最优化的应用目标产品发展：

* 以宽带为中心的应用和协议，包括PCI-e、Gen3
* 为40G/100G提供数据密集型应用
* 高性能、高精度DSP应用

DSP芯片选型：

DSP选用TI公司的高性能超长指令集的TMS320DM642，也支持C64x的8位和64为定点型数据格式。片内采用L1/L2两级缓存结构，支持500-，600-，700-MHZ时钟频率，对应最大处理速率4000，4800，5760MIPS（Million Instructions Per Second）。64-bit外部存储器接口（EMIF），可以与SDRAM、FIFO、ZBT SRAM等无缝连接。

视频解码芯片选型：

推荐两款：模拟图像传感器和数字图像传感器。

TVP5150可以接收N制和P制视频数据流，把输入视频流转化为8位ITU-R BT.656格式的视频数据。

MT9T001是一款高性能帧曝光CMOS图像传感器，分辨率为2048×1536像素，它支持多种图像格式，且帧频可编程，QXGA、UXGA、VGA，12帧/秒、20帧/秒、93帧/秒。

# 单板主要接口定义、与相关板的关系

## 外部接口

<详细说明该单板的所有外部接口的设计要求，包括接口名、接口逻辑位置（指与系统中其他哪些模块相连）、接口硬件和软件特性和连接方式等。对模拟接口，应说明电压特性、频率特性和负载特性等；对数字接口，应说明电平特性、时序特性，必要的话可加上某些通讯协议特性等；对电源接口，应说明电压特性、噪声容限要求、额定功率等等。如果这些外部接口已经在其他文档中统一说明（如母板/总线详细设计文档或通信协议文档），应指明这些文档的名称，以免重复设计导致互相矛盾。说明各接口依据的标准。>

### 外部接口类型1

### 外部接口类型2

## 内部接口

<内部接口包括相对独立的模块化设计的单元之间的接口、显示接口（LED、LCD、VFD等用于显示的接口），应对所有这些接口详细说明其设计要求。本节只需要说明各单元间的重点接口。>

### 内部接口类型1

### 内外部接口类型2

……

## 调测接口

<如用于下载软件的串行口、测试点等）、设置接口（跳线、拨码开关、复位开关、电源开关等>

# 单板软件需求和配套方案

<本章与单板硬件详细设计报告中的对应章节的区别在于，本章主要说明硬件与软件的配套功能，不需要说明具体参数；而在详细设计报告中要说明具体执行参数。其中部分内容需要结合可测试性、告警、FMEA分析、故障管理的方案来考虑。可以在相关章节完成后，再补充修订相关内容>

## 硬件对单板软件的需求

<本节需要对单板内的所有与硬件可能相关的软件提出配套需求。>

### 功能需求

<逐一列出与单板软件相关的详细功能需求，对每个需求进行优先级分类（分为三级：必须的、重要的、最好有的），并对每条需求进行可实现性分析。注：功能需求包含外部接口需求。>

### 性能需求

<从支撑硬件运行、保证配套性和设计方案优化的角度出发，详细阐述功能模块对单板软件提出的各项性能需求，如要达到多大的转发/业务处理能力、保护倒换/恢复时间和对时钟的性能需求等，并与硬件的配套功能和性能做比较，评估两方面的配套方案是否较优化：如果发现配套性或差异较大、执行效率较低，应考虑调整方案，例如修改算法或把部分软件功能改为硬件执行；作为软件优化/测试的目标；对每个需求进行优先级分类（分为三级：必须的、重要的、最好有的），并对每条需求进行可实现性分析。>

### 其他需求

<功能需求和性能需求之外需要补充说明的需求（例如可测试性、可维护性需求），对每个需求进行优先级分类（分为三级：必须的、重要的、最好有的），并对每条需求进行可实现性分析。>

### 需求列表

<列出本文档中的所有需求并进行标识，此外还应包括优先级（分为三级：必须的、重要的、最好有的）、类别（功能需求/性能需求/其他需求）。如果项目组采用完整的需求跟踪表进行跟踪，本节可以省略（但要说明需求跟踪表的名称），否则需要详细列出。如果这些需求分别由单板业务软件和单板BIOS软件等几个软件模块来实现，应分别用几个表格来列出>

1. 硬件对单板软件的需求列表

|  |  |  |  |
| --- | --- | --- | --- |
| 需求标识 | 需求描述 | 优先级 | 类别 |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |

## 业务处理软件对单板硬件的需求可实现性评估

<本节需结合产品设计规格书中有关的内容，并与软件开发项目组商议，确定在本板上运行的业务软件（包括用于整机控制、数据和协议处理的高层软件和DSP算法软件）和底层驱动软件的概要接口关系，并确定各软件模块对硬件的处理能力的需求配套性，给出框架配套方案。本节主要是需要证实相关模块的方案是配套的，并且经过理论和实验的验证是可行的、能够达到系统功能和性能要求>

## 单板软件与硬件的接口关系和实现方案

<如果单板含软件，本节应说明与硬件直接相关的底层软件（主要是直接操作物理地址的软件）的具体功能和实现方式（包括数据、信号流向图在内的主要流程）。

单板软硬件接口说明主要可以从以下几个方面入手：

1、单板片选信号分配及说明；

2、中断信号分配及说明；

3、通信端口分配及说明；

4、寄存器分配及说明；

5、关键器件操作说明；

（注：其中，第1条中包括CPU的地址资源分配说明；以上各条在单板总体设计阶段酌情处理，原则上在单板总体方案中确定功能和业务流程方案，在详细设计中确定具体参数。最终在《单板硬件详细设计报告》中完善即可）

单板对外的数据接口和板内CPU之间的通信，应在这里规定基本的通信协议或指定说明该协议的有关文档。

采用流程图、SDL（软件描述语言）或框图方式说明软件功能模块的划分。如果单板软件概要设计文档名称已确定，请在此说明。>

1. 单板软件简要框图

# 单板基本逻辑需求和配套方案

<本节由硬件开发人员完成。关于基本逻辑（即：Glue Logic）的参考定义：主要用于实现电路信号连接和切换控制的逻辑，规模较小，基本上不包括业务数据处理功能的逻辑称为基本逻辑。本章只需要考虑基本逻辑，不需要考虑大规模逻辑。>

## 单板内可编程逻辑设计需求

### 功能需求

<逐一列出与逻辑相关的详细功能需求，如外围芯片的时序控制、特殊功能如时钟、开销的处理等；对每个需求进行优先级分类（分为三级：必须的、重要的、最好有的），并对每条需求进行可实现性分析。>

### 性能需求

<详细阐述系统对逻辑提出的各项性能需求，包括：容量、I/O数、处理能力、对每个需求进行优先级分类（分为三级：必须的、重要的、最好有的），并对每条需求进行可实现性分析。>

### 其他需求

<其他功能需求和性能需求之外需要补充说明的需求（例如可测试性、可维护性需求），对每个需求进行优先级分类（分为三级：必须的、重要的、最好有的），并对每条需求进行可实现性分析。>

### 支持的接口类型及接口速率

<逐一列出逻辑需实现的各种接口需求，对每个需求进行优先级分类（分为三级：必须的、重要的、最好有的），并对每条需求进行可实现性分析。包括对CPU的接口。>

### 需求列表

<列出本文档中的所有需求并进行标识，此外还应包括优先级（分为三级：必须的、重要的、最好有的）、类别（外部接口需求/功能需求/性能需求/其他需求）。如果项目组采用完整的需求跟踪表进行跟踪，本节可以省略，否则需要详细列出。>

1. 逻辑设计需求列表

|  |  |  |  |
| --- | --- | --- | --- |
| 需求标识 | 需求描述 | 优先级 | 类别 |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |

## 单板逻辑的配套方案

### 基本逻辑的功能方案说明

<本节需说明单板逻辑的配套功能实现方案（包括数据、信号流向图在内的主要流程），并对逻辑设计的规模、复杂性进行综合评估。然后确定选用的逻辑器件型号、逻辑的大致框图等。注意必须保证逻辑器件的选型和实现方案能够与外围电路配套，并保留少量的资源余量。本节主要是需要证实相关模块的方案是配套的，并且经过理论和实验的验证是可行的、能够达到系统功能和性能要求>

1. 单板逻辑简要框图

### 基本逻辑的支持方案

<加载方式，编译工具，编译环境参数，升级方式>

# 单板大规模逻辑需求

<本章可参考逻辑项目组输出的《逻辑设计规格书》。定义：包含较复杂的业务数据处理功能的逻辑，称为大规模（可编程）逻辑。本章主要是考虑怎样保证大规模逻辑与单板硬件设计配套，不需要分析大规模逻辑内部的实现技术。如果不牵涉大规模逻辑设计，本章可省略。>

## 功能需求

<对大规模逻辑芯片需要实现的功能、接口和应用进行总体描述。>

## 性能需求

<在上节的基础上，罗列芯片的所有性能指标，如包转发速率等。对关键性能指标，以及可能引起歧义的指标，给出详细描述；>

## 其它需求

<给出在上述功能需求和性能需求之外其它需要补充说明的需求。>

## 大规模逻辑与其他单元的接口

<给出单板与大规模逻辑之间的接口说明。主要可以从以下几个方面入手：

1、加载说明：FPGA支持的加载模式，为了支持这些加载模式，单板应该在硬件上有什么配合等；

2、FPGA的时钟要求：FPGA有哪些输入时钟，这些时钟应该满足哪些要求；

3、CPU接口的要求：寄存器的配置次序等；

4、业务接口的要求：业务配置可以有哪些方案，哪些配置是不支持的等。

本节应给出框架配套方案。本节主要是需要证实相关模块的方案是配套的，并且经过理论和实验的验证是可行的、能够达到系统功能和性能要求>

# 单板的产品化设计方案

<本章主要是考虑单板的设计如何满足、支撑产品系统（整机）的工程设计要求，大部分内容必须与产品整机系统的工程设计方案配套考虑>

## 可靠性综合设计

<为满足系统可靠性要求，给出单板设计的可靠性的综合要求（本节只是给出综合指标和方案。对于支撑实际可靠性的具体专项的细节，在其他章节中说明）。 给出各单板失效率（FITs）、故障定位率要求，并给出达到这些指标要求的措施。 本节由硬件开发人员负责，可靠性工程师提供指导和审核。>

### 单板可靠性指标要求

<根据产品需要满足的任务可靠性指标（可用度）和基本可靠性指标（产品平均年返修率）要求，分解分配得到各单板的基本可靠性指标要求（失效率或单板年返修率）。

注意：本节给出的失效率估算数据，是根据器件本身特性，在假定工作条件良好的情况下的数据。实际的数据，则会受到实际条件的影响；要求有关热设计、EMC、信号质量、等影响因素，必须保证器件手册和相关规范的要求，才能使单板可靠性达到甚至超过估算值。

这个估算值，作为单板可靠性指标的评估和可靠性试验的参考标准（即设计要求）。>

1）产品规格书文件中对本板的可靠性指标要求（直接引用）：

2）单板失效率（FITs）估算表，1FIT＝1×10exp(-9) （1/h）

<本节需要填写单板的估计器件数量。最右边一列利用表格文件的公式计算功能，不要手工计算。>

1. 单板失效率估算表

|  |  |  |  |
| --- | --- | --- | --- |
| 单板型号 |  | 预计人员 |  |
| 注意：一般情况下只需要填写“器件数量”一列；如有必要，可以修改下列λ经验值，或增加新的特殊器件（替换“其他”项，并修改λ经验值）。 1FIT＝10 exp(-9)（1/h） | | | |
| 器件类型 | 估计器件数量(N) | 单个器件故障率λ 经验值（FIT） | 所有该类器件的故障率 N×λ（FIT） |
| 电阻 | 0 | 0.1 | 0.0 |
| 电容器 | 0 | 0.2 | 0.0 |
| 二次模块电源 | 0 | 100 | 0 |
| 专用集成芯片 | 0 | 20 | 0 |
| 数字逻辑电路芯片、接口电路芯片、线性电路芯片 | 0 | 5 | 0 |
| 厚膜、音频及通信网口变压器 | 0 | 5 | 0 |
| 感性器件 | 0 | 1 | 0 |
| 继电器及接触器 | 0 | 8 | 0 |
| 晶体振荡器 | 0 | 40 | 0 |
| 滤波器 | 0 | 15 | 0 |
| 接插件 | 0 | 12 | 0 |
| 开关、保险管套件、显示器件 | 0 | 10 | 0 |
| 晶体管、光电耦合器 | 0 | 4 | 0 |
| 传感器 | 0 | 40 | 0 |
| 光电器件 | 0 | 1800 | 0 |
| 激光驱动器 | 0 | 700 | 0 |
| 光分路器 | 0 | 1200 | 0 |
| 波分复用器 | 0 | 500 | 0 |
| 光纤衰减器 | 0 | 300 | 0 |
| 光开关 | 0 | 600 | 0 |
| 射频功率放大器IC | 0 | 80 | 0 |
| 射频开关 | 0 | 100 | 0 |
| 电池 | 0 | 25 | 0 |
| 风扇 | 0 | 3000 | 0 |
| 其他1 | 0 | 0 | 0 |
| 其他2 | 0 | 0 | 0 |
| 总计λ （10 (exp-9)·1/h） | | | 0.0 |
| 估计等效MTBF ＝ 1 / 总计λ （小时） | | | **!除数为零** |
| **注意：如果以上的单元格发生了更改，请务必选定最右列，然后按 F9，更新计算结果。**  提示：  上表中的数据仅用于估算，不需要严格准确。一般要求关键器件（单个FIT值较大的）应当精确到一个；对于数量较多、单个FIT值较小的阻容类元件和普通集成电路，数量误差小于20％即可。 | | | |

估算结果是否能符合系统产品规格书文件中要求的标准：

<上述估算的准确性，主要是为了区分失效率较高的单元和关键器件，原则上只需要精确到数量级一致；其中个别特殊器件/单元可以单独估算比较。如果发现不能符合要求（差别很大），请务必及时向系统工程师和硬件经理反馈，并讨论制订补偿优化措施。几种参考措施如下：

1、修改器件选型方案，把最失效率最高的器件换成其他功能性能相近的器件，例如采用更高等级的器件、其他供应商的器件等；

2、修改电路方案，必要时可修改系统方案。例如进行单元电路备份设计，或改变电路实现原理（避开失效率较高的器件）等；

3、强化降额设计。即；比通用的降额标准更进一 步降额；

4、增强故障管理、可维护性设计。把容易损坏的器件或电路单元，通过系统监控电路和软件，进行重点监控，并且进行易于维护更换的设计，一旦损坏，可以立即更换，从而把器件损坏造成的业务影响降到最低。需要软件配合实现。>

有关本板可靠性指标的实际保障措施参见本章其他各小节。

3）故障定位率

<对于致命故障（I类）、严重故障（II类）故障定位到单个现场可更换单元（如单板）通常要求为100％，对于一般故障（III类）通常要求为85％。对轻微故障（IV类）通常不做要求； 目标值：>

措施：

### 单板故障管理设计

<说明单板设计对故障检测、故障隔离、故障恢复等故障管理的要求。本节属于板间信号级FMEA分析，介于系统级FMEA和器件级FMEA之间。其中器件级FMEA在详细设计中完成。

本部分需要事先完成产品系统级FMEA分析，相关内容可引述《系统级可靠性FMEA分析报告》的描述。>

1）主要故障模式（FMEA）和检测措施分析

<需要给出本单板不同故障严酷度级别的定义（各产品的严酷度级别是各自定义的），与背板接口信号的可靠性系统级FMEA（故障模式影响分析）分析，以及经过可靠性分析对软件、硬件分别提出的故障管理需求和对测试提出的故障验证需求。并给出减小发生故障可能性的方案。注意参考相关的器件失效分析案例。有关严酷度的概念和评估原则，参见可靠性系统工程培训材料。

本节需要给出本板所有外部接口信号的具体故障模式分析。 可以引用单板系统级（接口信号）的FMEA分析报告。>

1. 板间接口信号故障模式分析表

<对于较简单的情况，请直接在下表中填写；对于较复杂的情况，请填写《板间信号级FMEA分析表格.xls》、《板间信号级可靠性FMEA分析报告.doc》 ，并将此文件作为附件嵌入本节。（表中的文字是示例，编写正式文档时请删除）：>

| 信号名称 | 故障模式 | 对本板的影响 | 对系统的最终影响 | 严酷度类别（改进前） | 故障检测方法（建议增加） | 检测灵敏度（建议增加） | 补偿措施（建议增加） | 严酷度类别（改进后） |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| *state\_net[0：1]* | *常高，断路* | *MPU对网板主备状态判断错误* | *对MMPU板无意义，有GE接口单板如LPU板需要利用该信号控制VSC7132。* | *II* | *从控制通道，定时冗余读取MNET板主备状态* | *定时检测* | *如发现某NET板状态信号错误，告警* | *III* |
|  | *常低，短路* | *MPU对网板主备状态判断错误* | *对MMPU板无意义，有GE接口单板如LPU板需要利用该信号控制VSC7132。* | *II* | *从控制通道，定时冗余读取MNET板主备状态* | *定时检测* | *如发现某NET板状态信号错误，告警* | *III* |
| *PWR\_COM0\_RX+-* | *常高、常低、短路、断路* | *与电源框、风扇框串口通信中断* | *与电源框、风扇框串口通信中断* | *II* | *协议保证检测频率，与风扇框通信中断后，建议查询各单板温度，必要时可单板断电* |  |  |  |
|  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |

2）硬件故障管理需求

<根据板间信号级FMEA分析结论，确定单板原始告警信息，对硬件故障检测、隔离、恢复提出需求。需要区分在线检测、离线检测（装备检测）、功能检测和调试测试、自检的需求和差异>

3）软件故障管理需求

<根据板间信号级级FMEA分析结论，对相关软件支持硬件故障检测、隔离、恢复的功能提出需求。需要区分在线检测、离线检测（装备检测）、功能检测和调试测试、自检的需求和差异>

4）测试验证需求

<根据板间信号级FMEA分析结论，对测试验证提出需求。>

## 可维护性设计

<本节由硬件开发人员负责，技术支持工程师（TSS）提供指导和审核。

说明单板在网上运行时的可维护性需求（考虑远程维护、故障诊断、软件加载等需求）。>

1）MTTR（平均修复时间）估计值及依据

<需要考虑在系统中，单板发生故障后，故障定位所花费的时间和更换损坏单板（或单元），以及程序重新加载所花费的平均时间。>

2）单板自检和上报功能方案

<系统发生故障时，需要通过简单的现场检测手段来判断确定故障单板或其中的单元，最好能支持自动告警和故障定位。注意软件和硬件的配套设计。 （上报信息包括单板ID号、版本号、逻辑版本号、各单元状态等）。系统或单板正常工作时，部分单元或通道的状态，也需要结合业务需要考虑支持查询和上报、或进行状态指示等（以便业务调度）。注意与软件的配合关系。

本节还需要说明输出给用户的告警、维护信息类型。

自检和上报也是可测试性设计的一个重要内容，如果这部分已经在可测试性设计中加以考虑，本节注明参见即可。>

3）单板及部件更换/现场调试可达性实现方案

<要考虑在单板更换、维修时的方便性，包括结构上的方便性和电气参数配置、调试、软件配置方面的方便性，需要考虑提供远程维护的硬件支撑。易损坏部件要容易更换（注意器件的布局）。注意单板内的拨码开关和可调元件对现场维护的影响（系统中的单板更换后，尽量免调试或只需简单调试，且调试方法和信息容易掌握和判断）。>

4）防差错设计和标识方法

<目的是防止那些需要现场装配和更换的部件中，构造相似的部件被错误装配组合。一般至少应把不同插座设计成不同结构外形，或在连接器中使用防误插零件（与母板和其他单板配套考虑）。单板内的插座也应适当区分，并标注出显著的标识信息。>

5）维修操作中对设备本身及人身安全保障的设计

<要考虑在单板更换、维修时，是否因静电等因素损坏单板或系统中其他相连的部件；应尽量不影响运行中的整机的其他部件的工作状态，例如支持热插拔等；避免单板漏电导致人员触电、机械尖锐棱角导致人员伤害等。>

6）易损部件的通用性和互换性

<主要是为了减少物料种类的管理成本和风险，并尽量支持应急替代（例如保险丝等）>

## 单板整体EMC、安规、防护和环境适应性设计

### 单板整体EMC设计

<本节由硬件开发人员负责，电源工程师和EMC工程师提供指导和审核。按照《单板硬件接口电路EMC设计指导书》的要求，同时参考公司或各部门发布的电源和各种接口电路的设计规范，给出电源和各种接口电路的EMC/ESD设计需求。本节主要是考虑本单板与整机和其他单板间的接地方案，尤其是模拟信号接地、数字信号接地，以及保护地的分布关系。本节需要考虑电磁防护的要求，包括防雷击>

### 单板安规设计

<本节由硬件开发人员负责，安规工程师提供指导和审核。主要针对包含高电压或大电流的电路部件的单板，给出单板的安规设计需求、单板与产品整机安规方案的配套方案。本节需要考虑与安规有关的防护设计>

### 环境适应性设计

<本节由硬件开发人员负责，环境工程师和防护工程师提供指导和审核。根据整机的应用条件和环境适应性规格，以及公司有关技术规范，确定该单板的环境适应性规格（潮湿、高低温、盐雾、灰尘等）和针对环境破坏因素的防护方面的要求，并且应明确实现这些要求的方案。如果单板内没有特殊要求，或设计规格书中已有明确说明且符合本板的要求，本节可以不写（但需说明参照上一级设计文档的具体名称）。>

## 可测试性设计

<本节由硬件开发人员负责，测试工程师及装备工程师提供指导和审核。

说明单板在可测试性方面的总体方案，和要达到的要求或遵循的标准（参照有关可测试性设计规范）；确定特殊的可测性设计实现方案；可测性设计人员应提出单板可测性设计需求或规格，由硬件开发人员和可测性设计人员一起确定实现方案，并保持与其他设计配套。注意对硬件电路、逻辑、单板软件的配套实现。本节需说明各单元对各类测试接口和测试通路、验证测试和故障诊断等可测性需求的概要支持方案。

对于在前面章节中已说明的内容，可以在本节说明“参见.....”。如果单独编写了《单板可测性概要设计》文档，可以以包文件方式引入到本文件中。>

### 单板可测试性设计需求

<列举本单板相关的可测试性设计需求，可以以表格的形式给出。>

### 单板主要可测试性实现方案

<对可测试性需求中的主要设计需求给出方案说明。>

## 电源设计

<本节由硬件开发人员负责，电源工程师提供指导和审核。概述单板电源总体设计情况，列出该单板在电源设计方面需要特别考虑的方面：如备份、监控、时序控制等；>

### 单板总功耗估算

<给出单板总功耗的估算值。如果估算的功耗大于系统分配给本板的电源功率，则需要与系统工程师协调商议解决方案。>

### 单板电源电压、功率分配表

<根据单板内所选用的主要器件对电源电压、功率需求，给出单板的电压、功率分配表：>

1. 单板电源电压、功率分配表

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 芯片/器件 | 数量 | 单板内供电需求（单板输入额定电压＝ V 〕 | | | |
| *1.8V* | *2.5V* | *3.3V* | *V* |
| *PEF22824* | *24路* | *6.3W* |  | *3W* |  |
| *SDRAM* | *3pcs* |  |  | *0.5W* |  |
| *FLASH* | *1pcs* |  |  | *0.5W* |  |
| *L64324* | *1pcs* |  | *5W* | *0.5W* |  |
| *PHY* | *2pcs* |  |  | *0.5W* |  |
|  |  |  |  |  |  |
| 其他 |  |  |  | *10W* |  |
| 总功率（W） |  | *6.3W* | *5W* | *15W* |  |
| 总电流（A） |  | *3.5A* | *2A* | *4.55A* |  |
| 单板输入总功耗（W） | *根据单板的供电方案、各级转换效率计算出单板的输入功率；*  *如示例中：单板的供电结构为：48V通过效率为85％的二次模块输出3.3V，2.5V通过线性电源芯片由3.3V转换而成，1.8V由3.3V通过效率为82％的电源模块转换而成，则输入功率为：*  *Pin=(3.3V\*2A+15W+6.3W/0.82) /0.85=34.4W* | | | | |

### 单板供电设计

<根据产品系统总体供电方案以及单板电压、功率需求，画出单板的供电结构框图，并确定缓启动、电源部分的EMC、电源上下电顺序控制、电源可靠性、电源部分的安规、接地、防闩锁等总体设计方案。对于重点单板，应有电源备份并提供备份设计方案。

对供电结构中的功能单元进行相应的设计说明；

给出主要电源模块和电源芯片的型号，结合单板结构、成本、可靠性、散热等要求给出选型理由，并提供主用/备用器件的各种参数（包括输入特性、输出特性、对降额的考虑、可靠性指标）以及厂家和替代信息、特殊应用要求等；

总体单板供电设计应分析电源的降额设计和散热设计要求（结合热设计工作）、板内电源电路对外接电源冲击的隔离、滤波能力、异常状态的保护（限压和限流）等。

若对单板电源有监控要求，应有单板电源监控方案设计；结合整机给出单板电源端口防护指标和设计电路类型；>

## 热设计及单板温度监控

<由热设计工程师确定该单板在热问题方面是否需要重点关注（一般在概要设计阶段确定，若概要阶段没有确定，需要热设计工程师根据整机的散热条件和单板布局和功耗状况加以确定）。非重点关注单板本节由硬件开发人员负责，重点单板热设计工程师协助完成。热设计工程师目前归属整机工程部的结构设计部门>

### 各单元功耗和热参数分析

<按照下表格式给出关键器件功耗、封装信息和热阻：>

1. 关键器件热参数描述表

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| 关键器件名称 | 功耗 | | | 封装型式 | 封装尺寸 | 结壳热阻  (θJC) |
| 最大值 | 典型值 | 最小值 |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |

### 单板热设计

<对于非重点关注单板：硬件开发人员在对硬件设计不会带来较大困难的前提下，根据单板布局原则确定关键器件的布局要求；根据《散热器选型与应用设计指导》或者对应的散热器选型软件（2003年初推出），初步确定关键器件是否需要散热器增强散热，散热器对单板的空间和器件布局的要求；

对于重点关注单板：热设计工程师根据整机的散热条件提出关键器件的布局要求，散热空间要求；必要时提出针对PCB（指PCB本身的铜箔连线和过孔等）和器件选型方面的特殊散热要求。>

### 单板温度监控设计

<对于需要考虑温度监控的单板，确定温度传感器的选型、位置及监控措施等>

## 单板工艺设计

<本节由硬件开发人员与单板工艺工程师、装备工程师协同完成。>

### 关键器件工艺性及PCB基材、尺寸设计

<考虑关键器件的工艺特性（封装、引脚材料、镀层等），PCB基材选择、表面处理方式；和相关部门协同考虑PCB物理尺寸等。>

### 单板工艺路线设计

<在确认PCB物理尺寸、基材、表面处理方式以及关键器件工艺特性等之后，设计该单板合适的工艺路线。>

### 单板工艺互连可靠性设计

<包括板级防护方案设计，PCB散热设计方案，环境适应性，特殊条件下工艺可靠性设计要求等。>

## 器件工程可靠性需求分析

<本节由硬件开发人员和器件可靠应用工程师共同完成。可直接引用或注明参见《器件工程可靠性需求分析报告》。如果是注明参见，以下的内容可省略（可作为附件）。

器件工程需求分析是指在单板总体设计阶段，根据系列产品的历史经验及新产品的需求，分析单板的可靠性 、环境适应性、可加工性方面的需求，提出对器件选型的约束及应用的约束，保证单板的可靠性 、可生产性 、可服务性、环境适应性。>

### 与器件相关的产品工程规格（可选）

<包括使用环境描述，产品可靠性要求，生产/加工方式等，做为器件工程需求分析的基础。>

### 器件工程可靠性需求分析

1）器件的质量可靠性要求

a）产品器件质量可靠性指导政策

<整个产品的器件选型应满足的基本要求。>

b）有特殊可靠性需求的器件

<在选用到下面的元器件时，请注意参考相关指导书、器件资料的建议，有利于提高单板的可靠性。指导书中的内容较多，需要根据实际使用情况进行裁剪>

1. 特殊质量要求器件列表

|  |  |  |
| --- | --- | --- |
| 器件类别或单元类别 | 从可靠性角度考虑推荐优选方案 | 备注 |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |

2）机械应力

<避免器件由于受到机械应力而导致失效，对产品的设计、生产工具与操作，市场使用提出相应的约束条件。该部分内容涉及对产品加工的要求，需要生产部门来执行，涉及对器件选用和应用的要求，由硬件开发工程师来执行>

1. 特殊器件加工要求列表

|  |  |  |  |
| --- | --- | --- | --- |
| 器件型号 | 对产品加工的要求 | 对器件选用和应用的要求 | 原因 |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |

3）可加工性

<提出器件的可加工性要求，如ESD要求、潮敏要求、可焊性要求等。该部分内容涉及对产品加工的要求，需要生产部门来执行，涉及对器件选用和应用的要求，由硬件开发工程师来执行。>

4）电应力

<提出器件承受电应力的要求：通过设计保证器件工作在额定电应力范围内；提出操作维护的规范等。该部分内容涉及对产品加工的要求，需要生产部门来执行，涉及对器件选用和应用的要求，由硬件开发工程师来执行>

5）环境应力

<对于有特殊环境要求的器件，对器件的厂家要提出做环境适应性试验，如电位器的振动试验；产品设计时要采取相应的保护措施，如防尘网等。>

1. 器件工作环境影响因素列表

|  |  |  |  |
| --- | --- | --- | --- |
| 应用对象 | 具体表现 | 原因 | 预防措施 |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |

6）温度应力

<温度应力是导致器件失效的主要原因。提出器件的温度降额要求，热设计要求，温度问题多的器件应用注意事项，以及产品在加工过程中受到的热应力的限制要求。>

7）寿命与可维护性

<对于有寿命要求的器件，如存在机械摩擦的接插件 、硬盘、风扇，或者存在材料衰竭的晶体、光耦、电池等，提出预防性措施。>

1. 器件寿命及维护措施列表

|  |  |  |  |
| --- | --- | --- | --- |
| 器件类别 | 具体寿命 | 影响寿命的主要因素 | 预防措施 |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |

## 信号完整性分析规划

<本节由硬件开发人员协助CAD/SI工程师完成，可直接引用或注明参见CAD/SI工程师输出的《单板SI工程设计方案》。如果是注明参见，以下的内容可省略。>

### 关键器件及相关信息

<（从器件的接口特性参数、布线角度，考虑影响CAD/SI的关键器件清单，器件模型状况，器件对外接口电平种类，物理实现难度简述等）>

1. 关键器件及相关信息

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 器件名称 | 器件功能 | 器件封装 | 是否有IBIS/SPICE模型 | 对外接口类型、电平种类及速率 | 物理实现难度简述（是否高密高速） |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |

说明：IBIS：Input/Output Buffer Information Specification（输入/输出缓冲信息规范）

### 物理实现关键技术分析

<可选，综合考虑单板硬件方案，分析物理实现的要点、难点，对所需要的关键技术进行分析，提出解决方案。如果本板内没有高速、高密度器件和电路，本节可以不写。>

1）信号完整性分析的对象和要求。

<说明需要仿真分析的范围、信号类型、信号边沿上升/下降时间、时延范围等，便于SI工程师安排方案。>

2）各类高速信号间时序容限要求和保障措施分析

<对不同类型芯片、不同类型信号的时序容限要求和保障措施：注意考虑高速信号CAD－SI与逻辑时序设计的配套关系。本节只需对重点技术方法作总体分析，不需要涉及具体信号。

一般建议至少保证器件手册的要求，并注意考虑在极限环境条件下（高温或严寒），因为器件参数漂移造成的时序变化时也应符合器件正常逻辑操作的时序要求。并注意器件替代型号和不同批次间的差异容限。>

## 单板结构设计

<本节由硬件开发人员和结构工程师协同完成。>

1）拉手条要求、指示灯和面板开关的分布、紧固件设计要求。

2）线缆、结构件、扣板、接插件、散热器、屏蔽盒等部件的结构匹配方式，及承载电流、频率、热插拨设计，可装配性分析。

# 开发环境

<说明开发该单板的环境、开发工具（包括纯硬件、逻辑、单板软件）的要求，包括仪器设备、调试/测试环境、人员配置等要求。>

# 其他

<以上所有内容以外的重要设计要求或特殊细节说明。>

参考资料清单：

<请罗列本文档所参考的有关参考文献和相关文档，格式如下：

作者＋书名（或杂志、文献、文档）＋出版社（或期号、卷号、公司文档编号）＋出版日期+起止页码。

例如：>

1. D. B. Leeson, “A Simple Model of Feedback Oscillator Noise Spectrum,” Proc. IEEE, pp329-330, February 1966 （英文文章格式）
2. D. Wolaver, Phase-Locked Loop Circuit Design, Prentice Hall, New Jersey,1991 （英文书籍格式）