



PRÁCTICA NO.1: COMPARACIÓN DE TECNOLOGÍAS CMOS Y TTL

1stOscar M. Rojas R.
Facultad de ingeniería.
osrojasr@unal.edu.co

2ndChristian D. Vega H.
Facultad de ingeniería.
chvegah@unal.edu.co

3rdJuan J. González O.
Facultad de ingeniería.
jugonzalezov@unal.edu.co

Abstract—El siguiente documento presenta la comparación de tecnologías CMOS y TTL en una compuerta negación.

Index Terms—CMOS - TTL - Compuerta - Negación

I. PROCEDIMIENTO

A. PARTE 1

1) *Comparación especificaciones:* El 74LS04 y el CD4069 son circuitos integrados de puertas NOT (inversores), pero pertenecen a diferentes familias lógicas y presentan algunas diferencias clave:

- **Familia Lógica:**

74LS04: Pertenece a la serie TTL (Transistor-Transistor Logic) de baja potencia.

CD4069: Pertenece a la serie CMOS (Complementary Metal-Oxide-Semiconductor).

- **Tensión de Operación:**

74LS04: Opera generalmente entre 4.75V y 5.25V, siendo 5V el voltaje típico.

CD4069: Tiene un rango de operación más amplio, de 3V a 15V, lo que lo hace más versátil.

- **Consumo de Energía:**

74LS04: Consume más energía que los circuitos CMOS, adecuado para aplicaciones que toleren mayor consumo.

CD4069: Consume menos energía, lo que lo hace ideal para aplicaciones de baja potencia.

- **Velocidad:**

74LS04: Más rápido, típico de la tecnología TTL, adecuado para aplicaciones de alta velocidad.

CD4069: Más lento en comparación, pero adecuado para aplicaciones donde la velocidad no es crítica.

- **Compatibilidad de Señales:**

74LS04: Compatible con lógica TTL y señales de 5V.

CD4069: Compatible con lógica CMOS y permite señales de entrada en un rango más amplio.

2) *Circuito equivalente:* Para ambos negadores se tiene

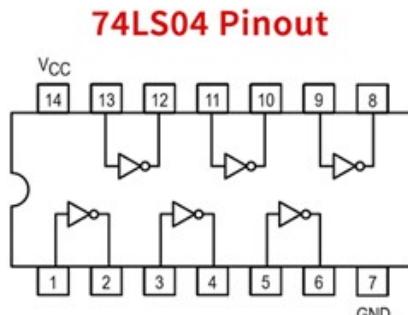


Fig. 1. 74LS04

Para el caso de cada integrado, se cuenta con 6 compuertas NOT independientes a las que se les puede asignar diferentes usos.

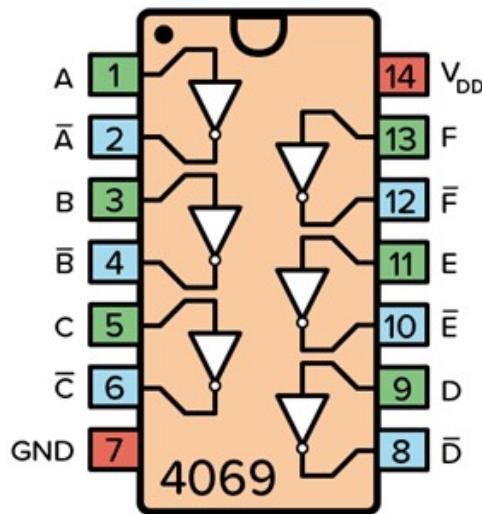


Fig. 2. CD4069

Simulando los integrados en LTSpice se tiene:

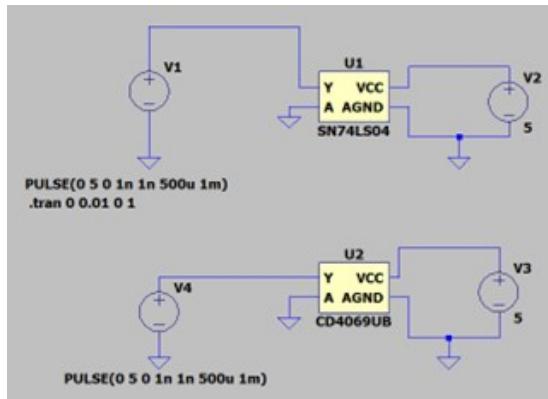


Fig. 3. Simulación

Para las señales de entrada y salida de los negadores se tiene

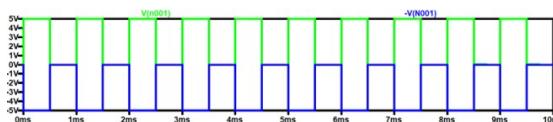


Fig. 4. Señal Entrada vs Salida

Para este caso se tiene en color verde la señal de entrada de 5V, por el otro lado, se tiene en color azul la señal de salida invertida con un valor de -5V

3) V_{IH} , V_{IL} , V_{OH} , V_{OL} :

B. Tiempos del dispositivo

Para los tiempos de respuesta de cada dispositivo se tiene:

74LS04:

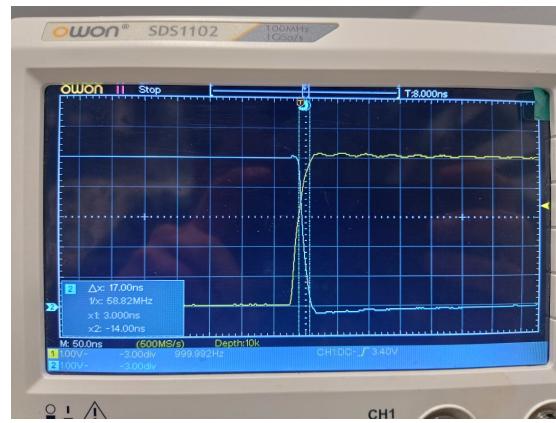


Fig. 5. TTL Tf

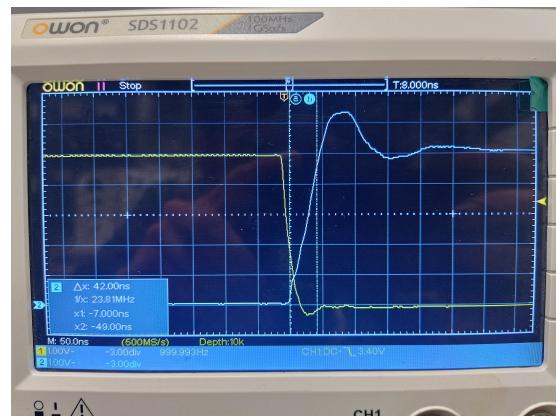


Fig. 6. TTL Tr

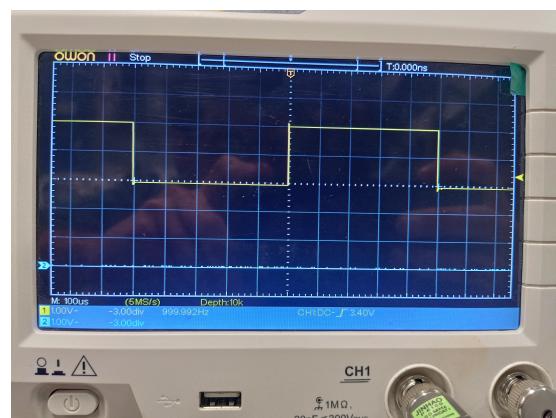


Fig. 7. TTL Vih max

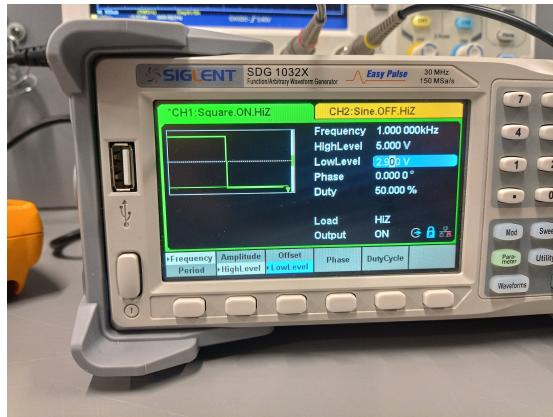


Fig. 8. TTL Vih max2

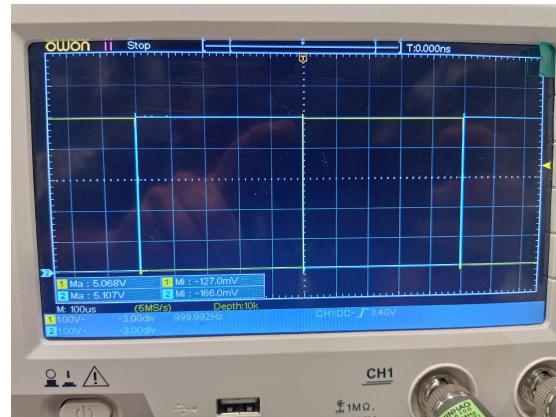


Fig. 11. TTL Vin vs Vout

CD4069:

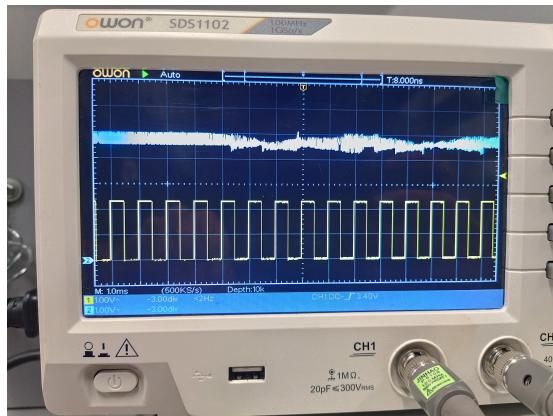


Fig. 9. TTL Vil max

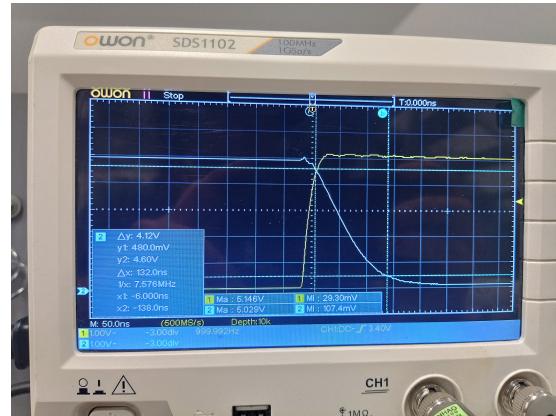


Fig. 12. CMOS Tf

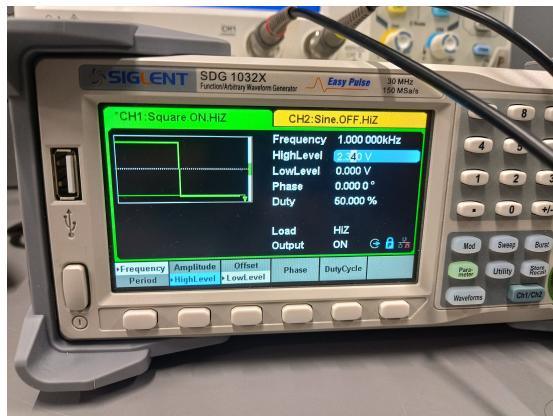


Fig. 10. TTL Vil max02

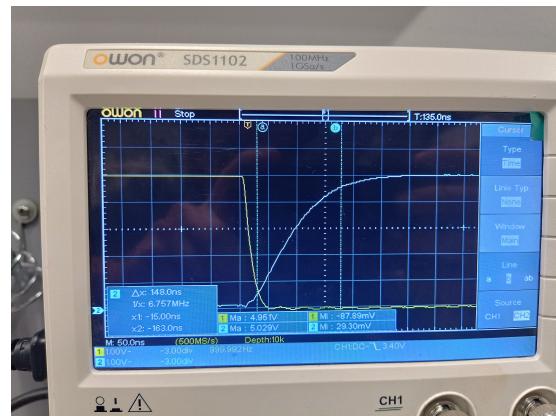


Fig. 13. CMOS Tr

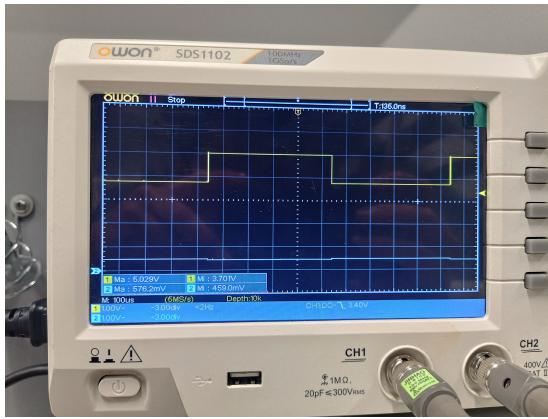


Fig. 14. CMOS Vih max

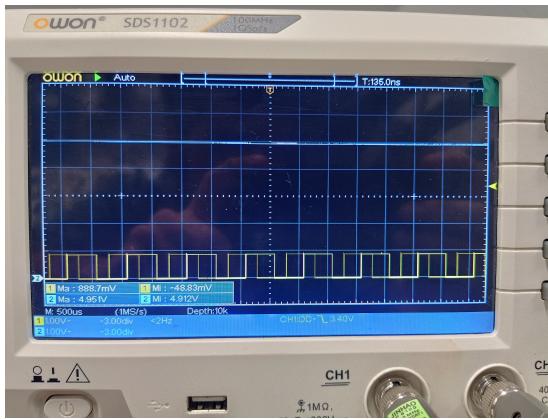


Fig. 15. CMOS Vil max

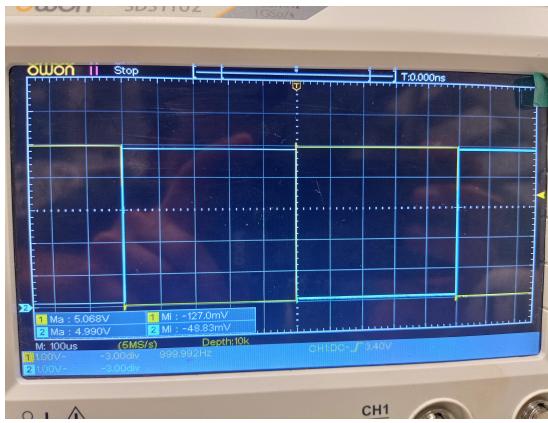


Fig. 16. CMOS Vin vs Vout

C. PARTE 2

1) *Fan-in Fan-out*: El término "fan-in" se refiere al número máximo de señales de entrada que alimentan las ecuaciones de entrada de una celda lógica. El término "fan-out" se refiere al número máximo de señales de salida que son alimentadas por las ecuaciones de salida de una celda lógica. Para un inversor (NOT), como el CD4069 o el 74LS04, el fan-in es siempre

1, ya que el inversor tiene una sola entrada. Para el caso del Fan-out, el CMOS puede tener alrededor de 50 o mas salidas, mientras que el TTL alrededor de 10.

Fan in and Fan out

Fan-in:

Number of inputs a gate has. For example, a two input gate will have fan-in equal to 2

Fan-out:

Maximum family t outside

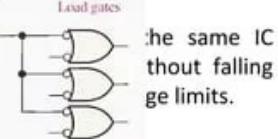


Fig. 17. Fan in y Fan out

2) *Disipación de potencia*: La disipación de potencia se refiere a la cantidad de energía eléctrica convertida en calor mientras el dispositivo está en operación.

La disipación de potencia en un CMOS proviene principalmente de corrientes de fuga, que son cuando el integrado está en estado estático, y de corrientes de conmutación, que es cuando la señal cambia de estado, sumando ambas potencias se obtiene la potencia total. Para el caso del CD4069 se suele trabajar con una potencia de 1 microvatio a 5 voltios (los CMOS se caracterizan por un bajo consumo de energía) en estado de reposo, y con potencias de 0,1 a 1 mW cuando está conmutado.

Los integrados TTL usan tecnología de transistores bipoles, los cuales, requieren corriente para polarizarse, lo que aumenta la disipación de potencia en comparación con la tecnología CMOS. Los dispositivos TTL consumen corriente incluso cuando están en estado estático, ya que los transistores BJT requieren corriente de base para su activación. Se estima que cada compuerta requiere una corriente de 10mA para activarse, por lo que trabajando con 5v, se obtiene una potencia de 50mW por compuerta, lo que representa una disipación más grande en comparación a la tecnología CMOS.

D. PARTE 3

1) *Oscilador en anillo*: Un oscilador de anillo se define como una serie de un número impar de puertas NOT dispuestas en un bucle, que producen oscilaciones con estados de salida equilibrados entre dos niveles de voltaje, normalmente el bit 0 y el bit 1. Un oscilador en anillo se utiliza con frecuencia para evaluar las características de retardo de las celdas lógicas, como inversor, NAND y NOR.

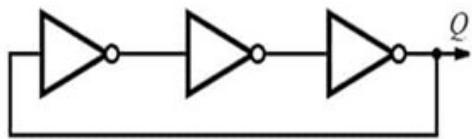


Fig. 18. Oscilador en Anillo

2) *Montaje Osciladores en anillo:* Simulando en LTSpice se tiene:

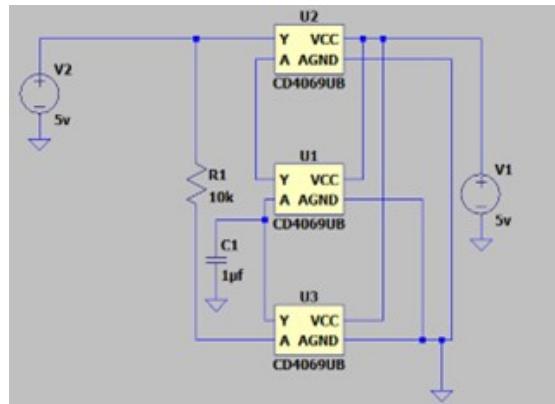


Fig. 19. Oscilador en Anillo

REFERENCES

- [1] Manuales y Hojas de Datos de los equipos de laboratorio.
- [2] Datasheet 74CH04 y CD4069UBE