## 國立彰化師範大學 資訊工程學系 數位系統技術 期中考

2024/04/24

- ※ 資料夾、project name、top file、及top module name,未依規定命名時該題不計分。
- ※ 每位同學會有兩組代碼 WXYZ 及 ABC, 所有題目均以個人的代碼作答。
- ※ 考試時僅可攜帶Verilog相關參考檔案(\*.v),不可使用其他類型檔案應考。
- ※每一題完成後整個資料夾壓縮,分別上傳至雲端學院作業區(digital\_lab\_09\_q01~digital lab 09 q07),未壓縮者該題不計分,12:10關閉上傳。
- ※ 上傳之電路經compile後燒錄驗證,燈號顯示可清楚辨識且正確後給分。
- ※ 成績計算:答題分數佔84%、完成時間佔16%。
- ※ 比序一:考試分數越高、成績越高
- ※ 比序二:考試分數相同、完成時間越短、成績越高
- ※ 如有違反考試規則如作弊者期中考成績以零分計算。
- 1. (12%) 資料夾、project name、top file、及top module name: 學號\_q01 (ex. S1154000\_q01) 利用下表SW與SEG7之對應關係,使得當SW在指定位置 (up or down) 時,SEG7會顯示對應的數字。

Sw_X - Sw_Y - Sw_Z	Seg_X, Seg_Y
dn - dn - dn	A, A
dn - dn - <mark>up</mark>	В, В
dn - <mark>up</mark> - dn	C, C
dn - up - up	A, B
up - dn - dn	B, C
up - dn - up	C, A
其餘組合	0, 0

2. (12%) 資料夾、project name、top file、及top module name: 學號\_q02 (ex. S1154000\_q02)
利用IFD, 產生下去依序之終日不斷循環之IFD戀化,同時利用對應的SW切換IFD之際戀化

利用LED,產生下表依序亮燈且不斷循環之LED變化,同時利用對應的SW切換LED亮燈變化之快慢。電路初始狀態(reset)時所有的LED都為暗(值為0),電路速度最慢時必須可清楚識別LED之變化情形。

Sw_X - Sw_Y 切換快慢	LED亮燈順序 (Led_W, Led_X, Led_Y, Led_Z)
1. dn - dn (慢)	
2. <b>up</b> - dn (快)	(0,0,0,0), (0,0,0,1), (0,0,1,1), (0,1,1,1), (1,1,1,1,1), (1,1,1,1,1,1), (1,1,1,1,1,1), (1,1,1,1,1,1,1), (1,1,1,1,1,1,1), (1,1,1,1,1,1,1,1), (1,1,1,1,1,1,1,1,1,1,1,1,1,1,1,1,1,1,1
3. up - up (最快)	$(1,1,0,0), (1,0,0,0), (0,0,0,0), \dots$

- 3. (12%) 資料夾、project name、top file、及top module name: 學號\_q03 (ex. S1154000\_q03) 利用Seg\_X, Seg\_Y, Seg\_Z, 產生以下不斷循環之數字序列 000, AAA, BBB, CCC, ABB, BCC, CAA, 000, ...。電路初始狀態(reset)時所有的SEG7都顯示0,電路速度必須可清楚識別SEG7之變化情形。
- 4. (12%) 資料夾、project name、top file、及top module name: 學號\_q04 (ex. S1154000\_q04) 利用Seg\_X,產生下表不斷循環之數字序列,同時利用對應的SW切換SEG7變化之快慢。電路初始狀態(reset)時SEG7顯示0,電路速度最慢時必須可清楚識別SEG7之變化情形。

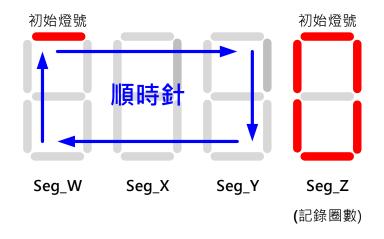
Sw_X - Sw_Y 切換快慢	Seg_X
1. dn - dn (慢)	0, A, 0, B, 0, C, 0, A, B, C, 0, A, 0, B, 0, C, 0, A, B, C, 0, A, 0, B,
2. up - dn (快)	0, C, 0, A, B, C, 0,
3. up - up (最快)	0, C, 0, A, B, C, 0,

## 5. (12%) 資料夾、project name、top file、及top module name: 學號\_q05 (ex. S1154000\_q05)

利用 $Seg_X$ ,  $Seg_Y$ ,  $Seg_Z$ , 電路reset後, $Seg_X$ 由0數到A,接著 $Seg_Y$ 由0數到B,最後 $Seg_Z$ 由0數到C。之後 $Seg_X$ 由A數倒數回到0, $Seg_Y$ 由B倒數回到0,最後 $Seg_Z$ 由C倒數回到0。接著再回到初始狀態,繼續下一個週期之變化,不斷循環。電路初始狀態(reset)時所有的SEG7都顯示0,電路速度必須可清楚識別信號之變化情形。

## 6. (12%) 資料夾、project name、top file、及top module name: 學號\_q06 (ex. S1154000\_q06)

利用Seg\_W, Seg\_X, Seg\_Y, Seg\_Z, 電路reset後,讓Seg\_W, Seg\_X, Seg\_Y的一支亮燈燈號以下圖順時針變化方式移動5圈,同時以Seg\_Z紀錄完成之圈數,每移動1圈,Seg\_Z之值遞增1。之後再以兩倍速度,逆時針變化方式移動5圈,每移動1圈,Seg\_Z之值遞減1。接著再回到初始狀態,繼續下一個週期之變化,不斷循環。電路初始狀態(reset)時的初始燈號如下圖所示,電路速度必須可清楚識別信號之變化情形。



## 7. (12%) 資料夾、project name、top file、及top module name: 學號\_q07 (ex. S1154000\_q07)

利用 $Seg_X$ ,產生下表不斷循環之數字序列,同時利用對應的SW切換SEG7變化之序列。電路初始狀態(reset)時SEG7顯示0,電路速度必須可清楚識別SEG7之變化情形。

Sw_X-Sw_Y 切換數字序列	Seg_X
1. dn - dn	0, A, 0, A, 0, A,
2. dn - <mark>up</mark>	0, B, 0, B, 0, B,
3. <mark>up</mark> - dn	0, C, 0, C, 0, C,
4. up - up	維持前一次SW組合(dn-up or up-dn)之數字序列