

# E2DEL

Digital elektronik, 2 semester  
Introduktion, [morten@hih.au.dk](mailto:morten@hih.au.dk)

# Agenda

- Kursusintroduktion
- Hvorfor FPGA
- Kursusbeskrivelse
- Lektionsplan
- VHDL
- Værktøjer & bøger

# Digital Elektronik

- Praktisk orienteret kursus, hvor vi vha. VHDL designer digitale kredsløb, som implementeres i en FPGA

# Kursusbeskrivelse

find på bb

# Lektionsplan

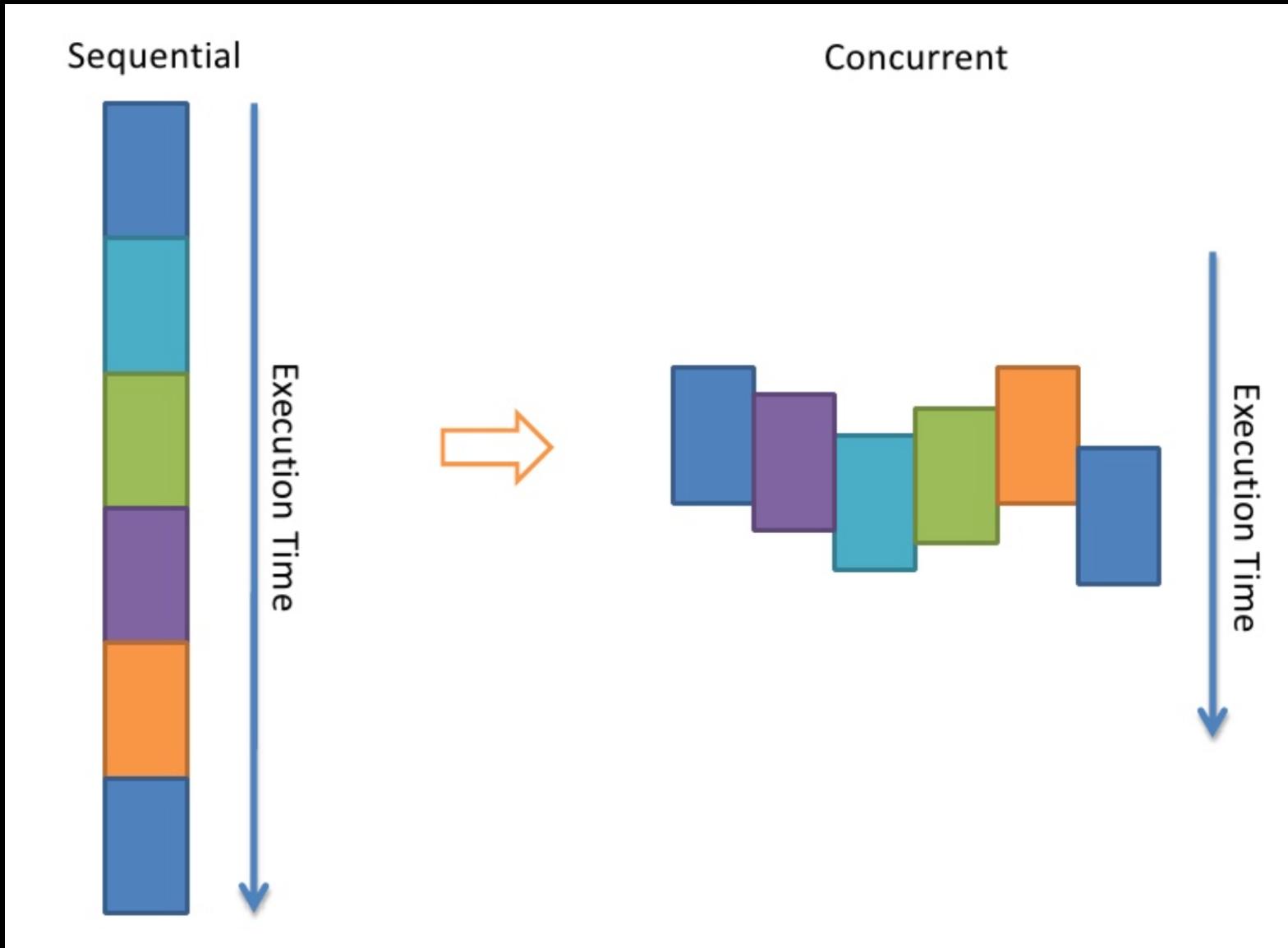
find på bb

fredag -> Morten

Mandag -> Henning

# Hvorfor FPGA ?

# Parallel vs Sekventiel



# FPGA vs Processor

## ***FPGA :***

Udfører beregninger i parallele hardware blokke

Har **ingen** fast defineret struktur (skal beskrives vha VHDL), og programmeres i FPGA'en

Skal tænkes i blokke og funktioner

## ***Processor :***

Afvikler **et** program sekventielt

Har fast defineret arkitektur, og hardware funktionalitet

SW skal afvikles **på** en processors arkitektur

# VHDL vs C

## **VHDL :**

Ligner (lidt) C

Bruges til at beskrive **blokke** og  
**dataflow**

Blokke og dataflow oversættes  
vha *syntese* til netlister, og  
hardware i den valgte FPGA

garbage in = garbage out

## **C :**

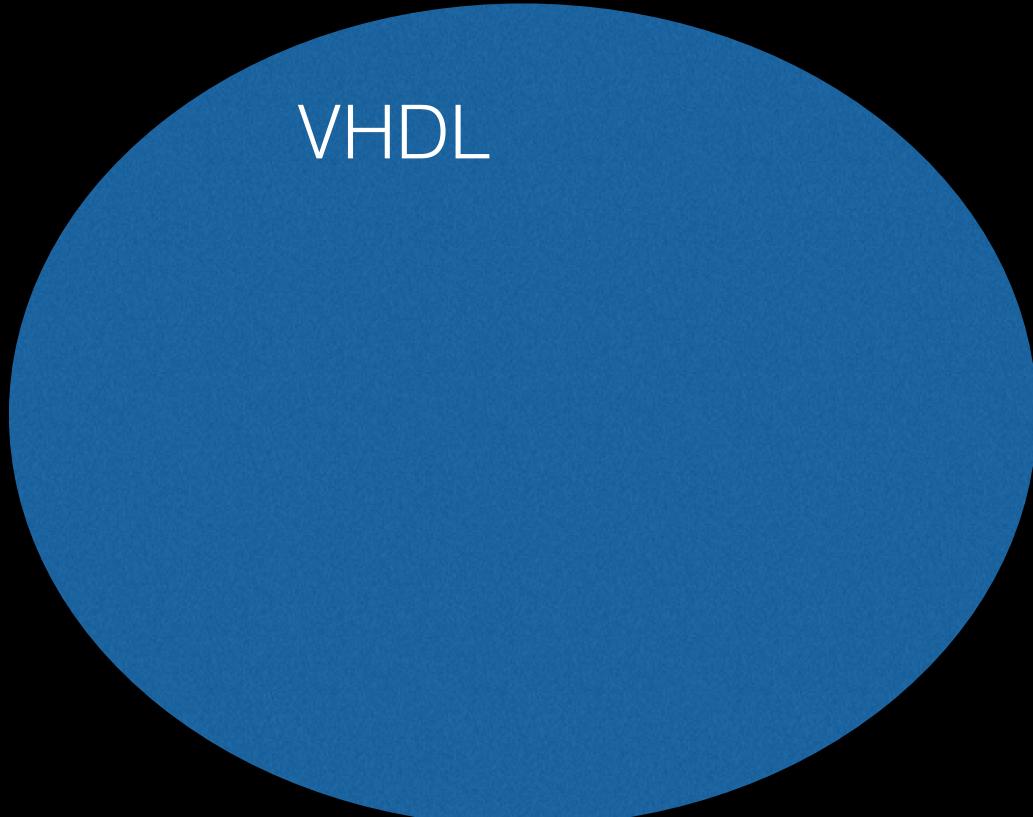
Beskriver et ønsket **sekventielt**  
program og kontrol flow

Oversættes “direkte” til  
maskinkode vha en *compiler*

Afvikles linje-for-linje af  
processoren, sekventielt fra  
hukommelsen

VHDL is NOT C

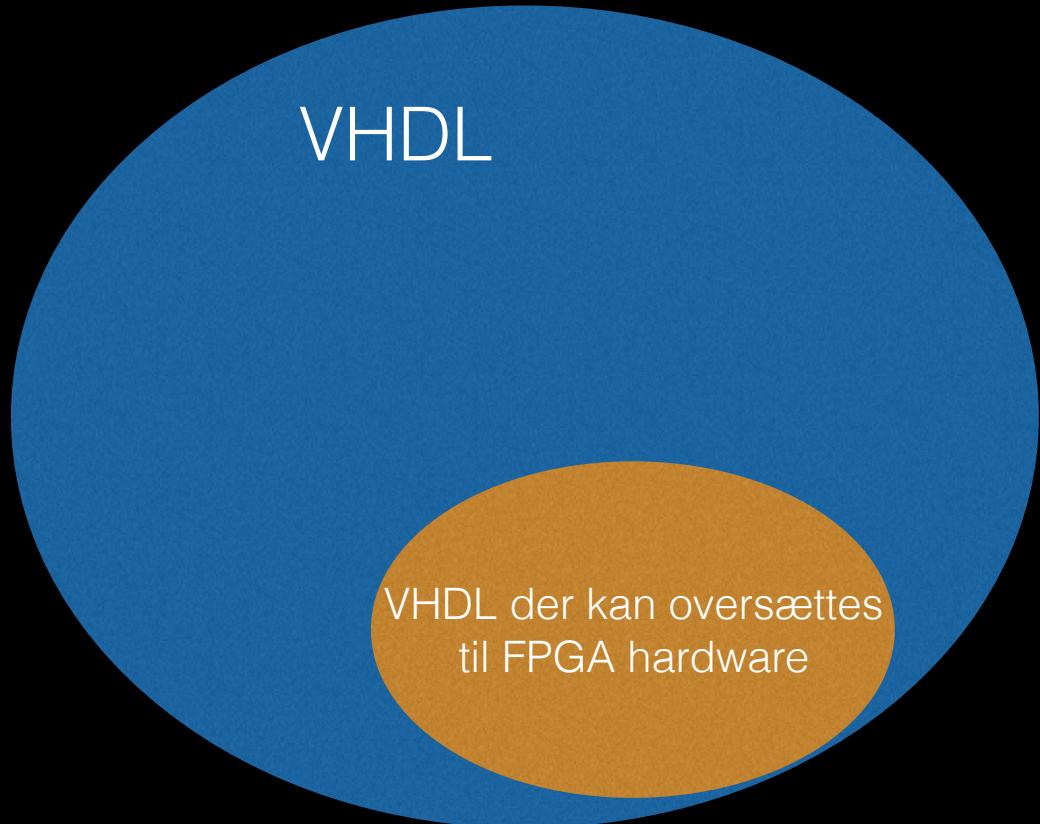
THINK BEFORE YOU TYPE



VHDL

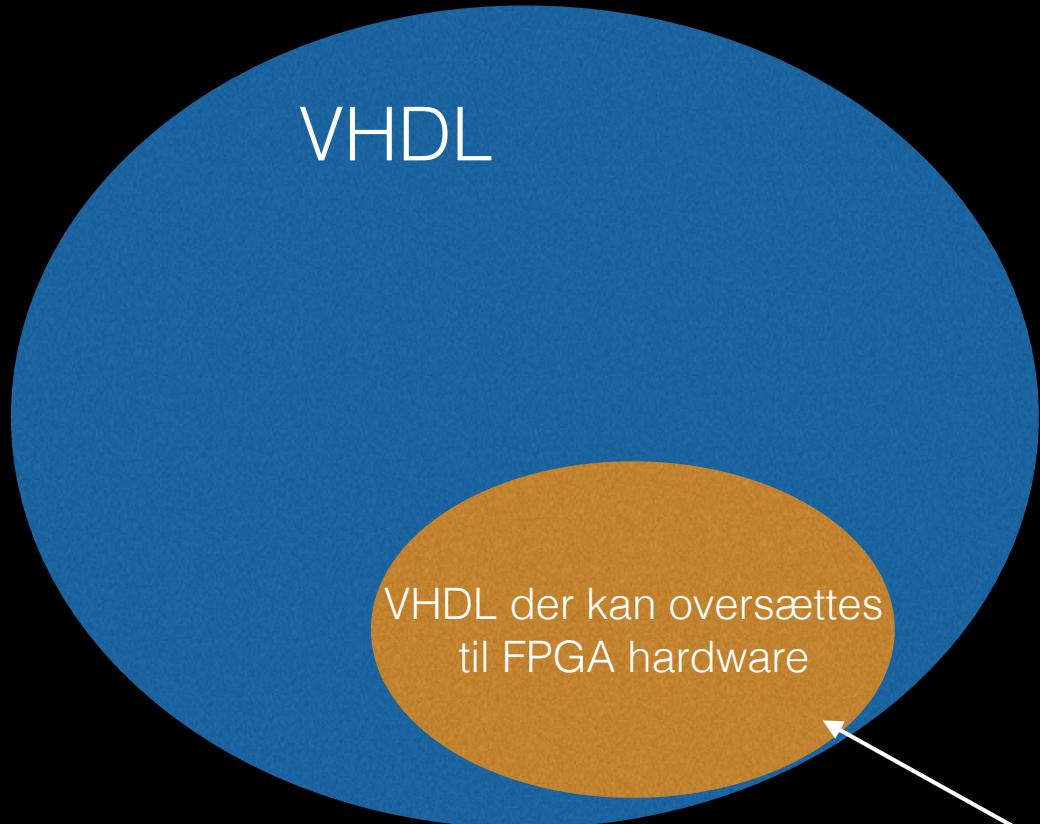
# VHDL

Er et generelt sprog til at beskrive hardware



# Synthesizeable VHDL

kun en del af VHDL sproget egner sig til at designe  
digital kredsløb med



# Synthesizeable VHDL

kun en del af VHDL sproget egner sig til at designe  
digital kredsløb med



# Værktøjer

- Xilinx vivado
- Sigasi + Eclipse, alternativt Sigasi Studio
- Simulator
- Arty FPGA board
- Digital & Analog komponenter  
(elektronik stumper)



Xilinx digital-design “alt-i et” værktøj



“Den store schweizerkniv....”



Er schweizerkniven det rigtige værktøj her ?

# Sigasi VHDL plugin til eclipse

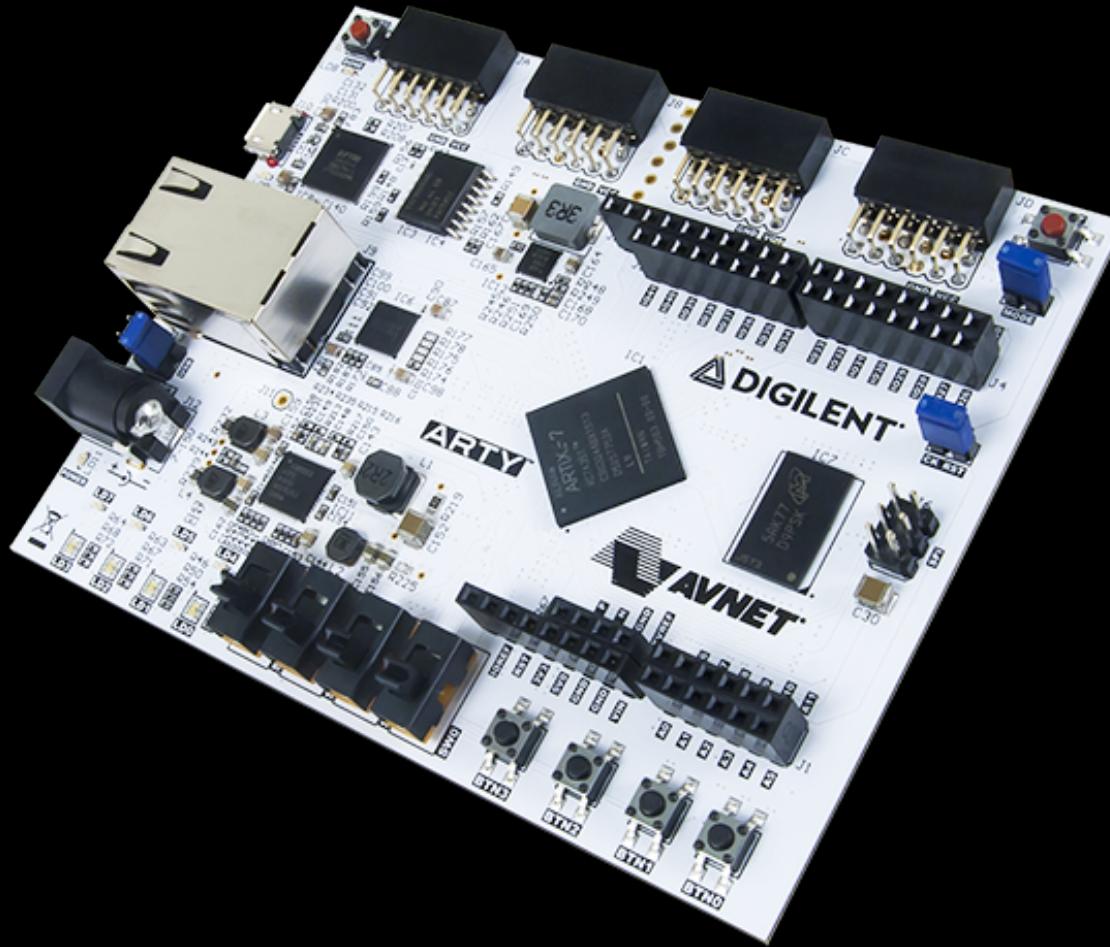
- Type-time code analysis
- Error reporting while you type
- Smart content assist
- Code inspection and navigation
- Design hierarchy view





# Simulator

“Sandkasse” til vores digitale designs  
en del af Vivado pakken



# Arty FPGA board

“motoren” en kraftig FPGA med en masse IO

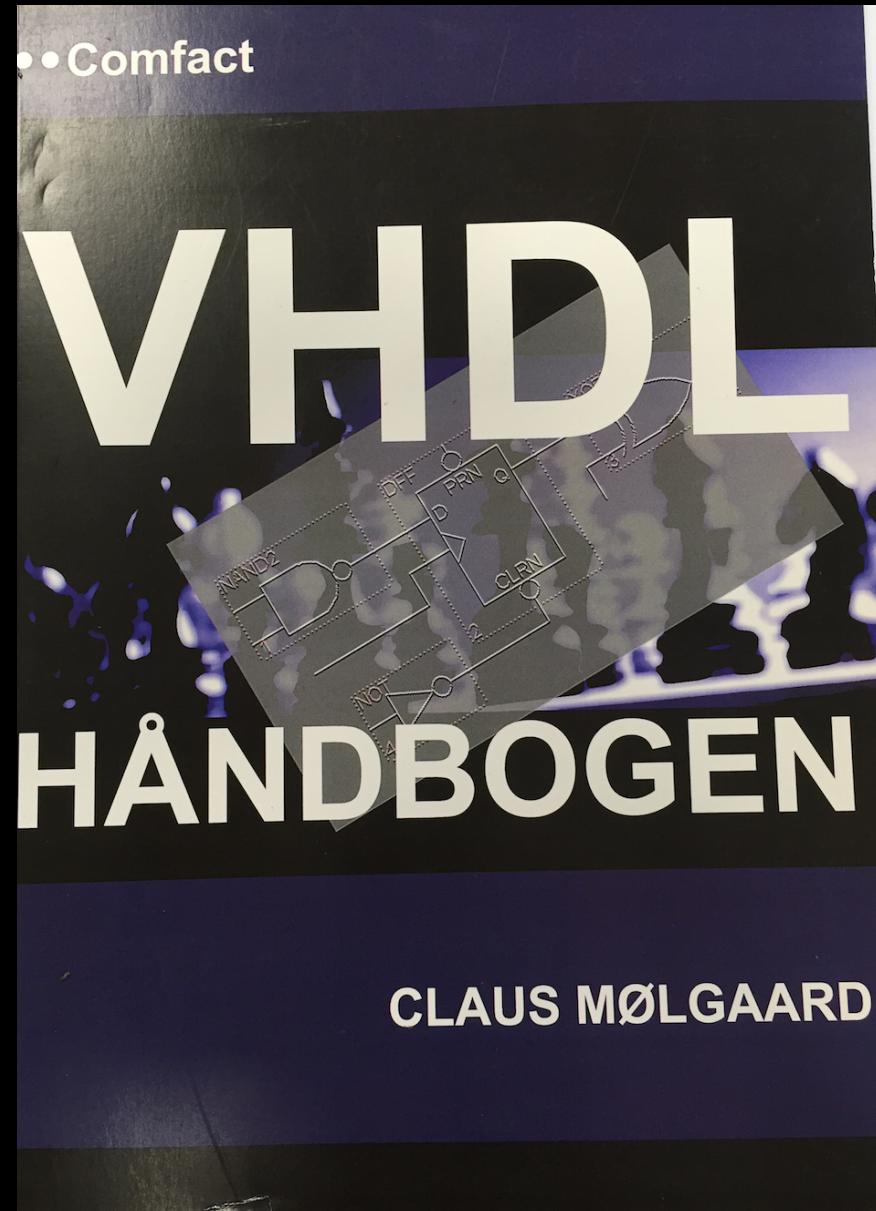


# Arty FPGA board

HUSK at tage ESD hensyn, stel, metal på stik osv...

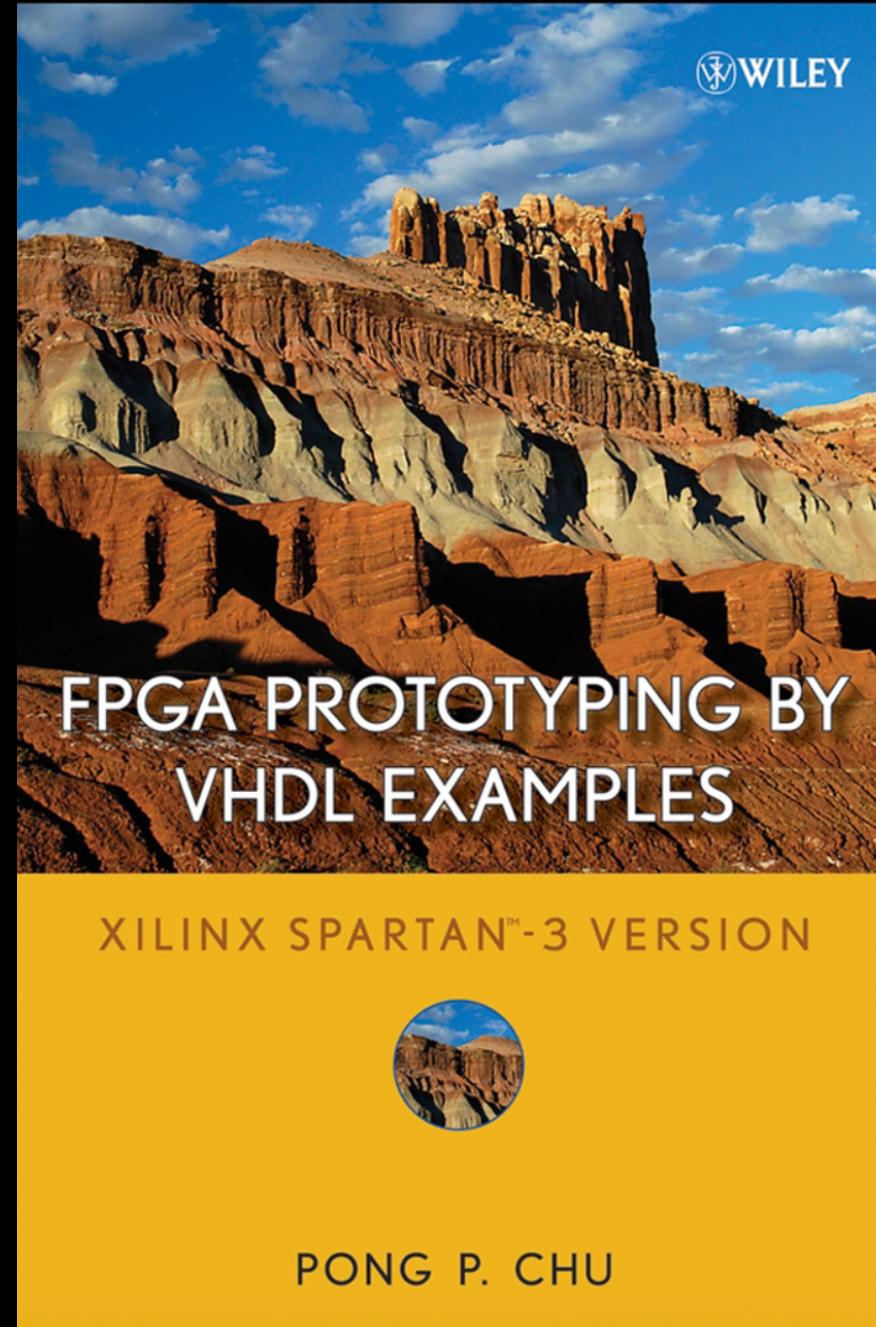
# VHDL håndbogen

opslagsværk, kompakt og  
god introduktion til VHDL  
sproget



# FPGA prototyping by VHDL examples

Struktureret grundig bog  
med fokus på digital  
synkront systemdesign.



Hvad skal vi så lave  
nu ?

# VHDL opgaver

Små VHDL opgaver fra “Digital fundamentals” der skal klæde jer på til at arbejde med VHDL, i Vivado og sigasi.

# Se, forstå og prøv “getting started” videoer

Prøv eksperimenterne og værktøjerne af

Juster, ændr, og vær nysgerrig

Bliv fortrolig med simulering og sigasi