



ARM

Advanced RISC Machine (고급 RISC 기계) - 32bit 프로세서

프로세서 == 중앙 처리 장치(CPU) : 명령어를 해석하는 컴퓨터의 한 부분

ARM 프로세서의 특징

1. 32bit RISC 프로세서 CPU로서 Instruction Set (기계어 명령어) 이 간단
2. 전력소모가 적음
3. 성능에 따라 다양한 CPU 제공
4. 32bit 명령인 ARM명령과 16bit 명령인 Thumb명령 제공
5. SOC용 지적재산 (IP)로 제공
 - 다양한 업체에서 CPU를 라이선싱하여 생산
 - 사용자 특화된 Chip을 생산할 수 있게 됨
 - 라이선스에 따라서 내부 구조에 대한 수정도 가능

RISC의 특징

1. 상대적으로 적은 수의 명령어
2. 명령어의 복잡도가 낮음
3. 하드웨어보다는 소프트웨어에 유연성과 기능성을 제공
4. 컴파일러에 더욱 의존

ARM 종류

▼ ARM 코어

계열	아키텍처 버전	코어	기능	캐시 (명령어/데이터)/MMU	일반적인 MIPS @ MHz
ARM1	ARMv1	ARM1		없음	
ARM2	ARMv2	ARM2	곱하기 명령 (MUL) 추가	없음	4 MIPS @ 8 MHz 0.33 DMIPS/MHz
	ARMv2a	ARM250	MEMC (MMU) 구현, 그래픽과 IO 프로세스, 아키텍처 2a:SWP와 SWPB 등의 스왑 명령추가.	없음, MEMC1a	7 MIPS @ 12 MHz
ARM3	ARMv2a	ARM2a	ARM에 프로세스 캐시 최초 사용	4K 통합	12 MIPS @ 25 MHz 0.50 DMIPS/MHz
ARM6	ARMv3	ARM60	v3 아키텍처, 최초로 32 비트 메모리 지원 (26 비트에 반대됨)	없음	10 MIPS @ 12 MHz
		ARM600	캐시와 코프로세서 버스(FPA10 부동소수점 모듈).	4K 통합	28 MIPS @ 33 MHz
		ARM610	캐시, 코프로세서 버스 없음.	4K 통합	17 MIPS @ 20 MHz 0.65 DMIPS/MHz
ARM7	ARMv3	ARM700		8 KB 통합	40 MHz
		ARM710		8KB 통합	40 MHz
		ARM710a		8 KB 통합	40 MHz 0.68 DMIPS/MHz
		ARM7100	SoC.	8 KB 통합	18 MHz
		ARM7500	SoC.	4 KB 통합	40 MHz
		ARM7500FE	SoC. "FE" FPA와 EDO 메모리 컨트롤러 추가	4 KB 통합	56 MHz 0.73 DMIPS/MHz

ARM7TDMI	ARMv4T	ARM7TDMI(-S)	3-단계 파이프라인, Thumb	없음	15 MIPS @ 16.8 MHz 63 DMIPS @ 70 MHz
		ARM710T		8 KB 통합, MMU	36 MIPS @ 40 MHz
		ARM720T		8 KB 통합, MMU	60 MIPS @ 59.8 MHz
		ARM740T		MPU	
	ARMv5TEJ	ARM7EJ-S	Jazelle DBX, 향상된 DSP 명령, 5-단계 파이프라인	없음	
StrongARM	ARMv4	SA-110		16 KB/16 KB, MMU	203 MHz 1.0 DMIPS/MHz
		SA-1110		16 KB/16 KB, MMU	233 MHz
ARM8	ARMv4	ARM810 ^[3]	5-단계 파이프라인, 고정된 예측 분기, 이중 대역폭 메모리	8 KB 통합, MMU	84 MIPS @ 72 MHz 1.16 DMIPS/MHz
ARM9TDMI	ARMv4T	ARM9TDMI	5-단계 파이프라인	없음	
		ARM920T		16 KB/16 KB, MMU	200 MIPS @ 180 MHz
		ARM922T		8 KB/8 KB, MMU	
		ARM940T		4 KB/4 KB, MPU	
ARM9E	ARMv5TE	ARM946E-S	향상된 DSP 명령	가변적, 메모리 밀착형 MPU	
		ARM966E-S		캐시없음, TCMs	
		ARM968E-S		캐시없음, TCMs	
	ARMv5TEJ	ARM926EJ-S	Jazelle DBX, 향상된 DSP 명령	가변적, TCMs, MMU	220 MIPS @ 200 MHz,
	ARMv5TE	ARM996HS	Clockless 프로세서, 향상된 DSP 명령	캐시없음, TCMs, MPU	
ARM10E	ARMv5TE	ARM1020E	VFP, 6-단계 파이프라인, 향상된 DSP 명령	32 KB/32 KB, MMU	
		ARM1022E	VFP	16 KB/16 KB, MMU	
	ARMv5TEJ	ARM1026EJ-S	Jazelle DBX, 향상된 DSP 명령	가변적, MMU or MPU	

XScale	ARMv5TE	80200/IOP310/IOP315	I/O 프로세서, 향상된 DSP 명령		
		80219			400/600 MHz
		IOP321			600 BogoMips @ 600 MHz
		IOP33x			
		IOP34x	1-2 core, RAID Acceleration	32K/32K L1, 512K L2, MMU	
		PXA210/PXA250	응용분야 프로세서, 7-단계 파이프라인		
		PXA255		32KB/32KB, MMU	400 BogoMips @ 400 MHz
		PXA26x			default 400 MHz, up to 624 MHz
		PXA27x	응용분야 프로세서	32 KiB/32 Kb, MMU	800 MIPS @ 624 MHz
		PXA800(E)F			
		Monahans			1000 MIPS @ 1.25 GHz
		PXA900			
		IXC1100	Control Plane 프로세서		
		IXP2400/IXP2800			
		IXP2850			
		IXP2325/IXP2350			
		IXP42x			
		IXP460/IXP465			
ARM11	ARMv6	ARM1136J(F)-S	SIMD, Jazelle DBX, VFP, 8-단계 파이프라인	가변적, MMU	740 @ 532-665 MHz (i.MX31 SoC), 400-528 MHz
	ARMv6T2	ARM1156T2(F)-S	SIMD, Thumb-2, VFP, 9-단계 파이프라인	가변적, MPU	
	ARMv6KZ	ARM1176JZ(F)-S	SIMD, Jazelle DBX, VFP	가변적, MMU+TrustZone	
	ARMv6K	ARM11 MPCore	1-4 코어 SMP, SIMD, Jazelle DBX, VFP	가변적, MMU	

Cortex	ARMv7-A	Cortex-A8	응용분야 형상, VFP, NEON, Jazelle RCT, Thumb-2, 13-단계 슈퍼스칼라 파이프라인	가변적 (L1+L2), MMU+TrustZone	2000 (2.0 DMIPS/MHz, 600 MHz부터 1 GHz) 까지
		Cortex-A9	응용분야 형상, VFP, (NEON), Jazelle RCT and DBX, Thumb-2	MMU+TrustZone	2.5 DMIPS/MHz
		Cortex-A9 MPCore	As Cortex-A9, 1-4 코어 SMP	MMU+TrustZone	2.0 DMIPS/MHz
		Cortex-A12			2.96 DMIPS/MHz
		Cortex-A15			3.5 DMIPS/MHz
	ARMv7-R	Cortex-R4(F)	임베디드 형상, (FPU)	가변적 캐시, MPU optional	600 DMIPS
	ARMv6-M	Cortex-M1	FPGA와 연동, 마이크로컨트롤러 형상, Thumb-2 (BL, MRS, MSR, ISB, DSB, and DMB).	없음, 선택적 메모리 밀착형.	
	ARMv7-M	Cortex-M3	마이크로컨트롤러 형상, Thumb-2 only.	캐시없음, (MPU)	125 DMIPS @ 100 MHz
	ARMv7E-M	Cortex-M4	마이크로컨트롤러 형상		125 DMIPS
	ARMv8-A	Cortex-A53	64비트 명령어 지원	MMU, TrustZone, 64bit 가상 주소	2.3 DMIPS/MHz
		Cortex-A57	64비트 명령어 지원	MMU, TrustZone, 64bit 가상 주소	4.1 DMIPS/MHz
		Cortex-A72	64비트 명령어 지원	MMU, TrustZone, 64bit 가상 주소	

ARM Cortex 시리즈는 모든 ARM 시리즈 중 가장 잘 나가는 시리즈다

ARM Cortex 시리즈

ARM Cortex-M (Microcontroller)

저가형 응용프로그램에 최적화된 임베디드 프로세서 계열

	Thumb2 명령어 세트 지원 - 범용 컨트롤 프로세서 용
ARM Cortex- R (Real-Time)	실시간 시스템 을 위한 임베디드 프로세서 계열 ARM, Thumb, Thumb2 명령어 세트 지원 - 저전력 고속 처리 장치 용
ARM Cortex- A (Application)	복잡한 OS 및 사용자 응용 프로그램에 사용되는 응용 프로그램 프로세서 계열 ARM, Thumb, Thumb2 명령어 세트 지원 - 고성능의 애플리케이션 용

ARM family	ARM architecture	ARM core	Feature	Cache (I / D), MMU	Typical MIPS @ MHz	Reference
Cortex-A (32-bit)	ARMv7-A	Cortex-A9	Application profile, ARM / Thumb / Thumb-2 / DSP / Optional VFPv3 FPU / Optional NEON / Jazelle RCT and DBX, out-of-order speculative issue superscalar , 1-4 SMP cores, MPCore, snoop control unit (SCU), generic interrupt controller (GIC), accelerator coherence port (ACP)	16-64 KB / 16-64 KB L1, 0-8 MB L2 opt. parity, MMU + TrustZone	2.5 DMIPS/MHz per core, 10,000 DMIPS @ 2 GHz on Performance Optimized TSMC 40G (dual-core)	[39]
		Cortex-A12	Application profile, ARM / Thumb-2 / DSP / VFPv4 FPU / NEON / Hardware virtualization, out-of-order speculative issue superscalar , 1-4 SMP cores, Large Physical Address Extensions (LPAE), snoop control unit (SCU), generic interrupt controller (GIC), accelerator coherence port (ACP)	32-64 KB	3.0 DMIPS/MHz per core	[40]
Cortex-M	ARMv7E-M	Cortex-M4	Microcontroller profile, Thumb / Thumb-2 / DSP / optional VFPv4-SP single-precision FPU , hardware multiply and divide instructions, optional bit-banding memory	Optional cache, no TCM, optional MPU with 8 regions	1.25 DMIPS/MHz (1.27 w/FPU)	[19]
		Cortex-M7	Microcontroller profile, Thumb / Thumb-2 / DSP / optional VFPv5 single and double precision FPU , hardware multiply and divide instructions	0-64 KB I-cache, 0-64 KB D-cache, 0-16 MB I-TCM, 0-16 MB D-TCM (all these w/optional ECC), optional MPU with 8 or 16 regions	2.14 DMIPS/MHz	[20]

Cache (I/D): 각각 Instruction Cache, Data Chasche

MIPS: Million Instructions Per Second - 1초당 수행되는 명령어의 개수

DMIPS: Dhrystone MIPS - 드라이스톤 벤치마크 테스트의 결과를 정수화해서 하중 한 값

Cortex A > Cortex M

- ARM은 팹리스 회사 - ARM의 수익모델은 IP이다. (ex: Cortex-M0, Cortex-M3)

IP : 반도체 디바이스 내에 구현되기 위해 미리 정의된 기능들의 블록