

Universidade Federal da Bahia



Sistemas Operacionais

MATA58

Prof. Maycon Leone M. Peixoto

mayconleone@dcc.ufba.br

Programa

- Introdução aos Sistemas Operacionais
- Processos
- Gerência de Memória
- Sistemas de Arquivos
- Entrada/saída
- Segurança
- Exemplos de Sistemas Operacionais

Gerênciamento de Memória

- Hierarquia de Memória
- Alocação particionada estática e dinâmica
- Gerenciamento dos espaços
- Swapping
- Memória virtual
 - Paginação e segmentação

Gerenciamento de Memória

O que fazer quando não existe espaço suficiente para todos os processos ativos?

Swapping

 Chaveamento de processos inteiros entre a memória principal e o disco

Overlays → Memória Virtual

- Programas são divididos em pedaços menores
- Pedaços são chaveados entre a memória principal e o disco

Gerenciamento de Memória

Swapping:

- chaveamento de processos inteiros entre a memória principal e o disco;
- Transferência do processo da memória principal para a memória secundária (normalmente disco): Swap-out;
- Transferência do processo da memória secundária para a memória principal: Swap-in;
- Pode ser utilizado tanto com partições fixas quanto com partições variáveis;

- Programas maiores que a memória eram divididos em pedaços menores chamados overlays

 programador;
 - Desvantagem: custo muito alto;

Memória Virtual:

- Sistema operacional é responsável por dividir o programa em overlays;
- Sistema operacional realiza o chaveamento desses pedaços entre a memória e o disco;

- Programas maiores que a memória eram divididos em pedaços menores chamados overlays;
 - Programador define áreas de overlay;
 - Vantagem: expansão da memória principal;
 - Desvantagem: custo muito alto;

- Sistema operacional é responsável por dividir o programa em overlays;
- Sistema operacional realiza o chaveamento desses pedaços entre a memória principal e o disco;
- □ Década de 60: ATLAS □ primeiro sistema com MV (Universidade Manchester - Reino Unido);
- 1972: sistema comercial: IBM System/370;

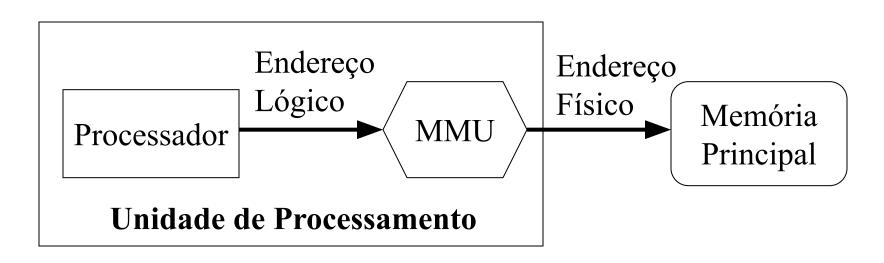
- Com MV existe a sensação de se ter mais memória principal do que realmente se tem;
- O hardware muitas vezes implementa funções da gerência de memória virtual:
 - SO deve considerar características da arquitetura;

- <u>Espaço de Endereçamento Virtual</u> de um processo é formado por todos os endereços virtuais que esse processo pode gerar;
- <u>Espaço de Endereçamento Físico</u> de um processo é formado por todos os endereços físicos/reais aceitos pela memória principal (RAM);

- Um processo em Memória Virtual faz referência a endereços virtuais e não a endereço reais de memória RAM;
- No momento da execução de uma instrução, o endereço virtual é traduzido para um endereço real, pois a CPU manipula apenas endereços reais da memória RAM ☐ MAPEAMENTO;

Gerenciamento de Memória Mapeamento MV

 MMU: Realiza mapeamento dos endereços lógicos (usados pelos processos) para endereços físicos;



Técnicas de MV:

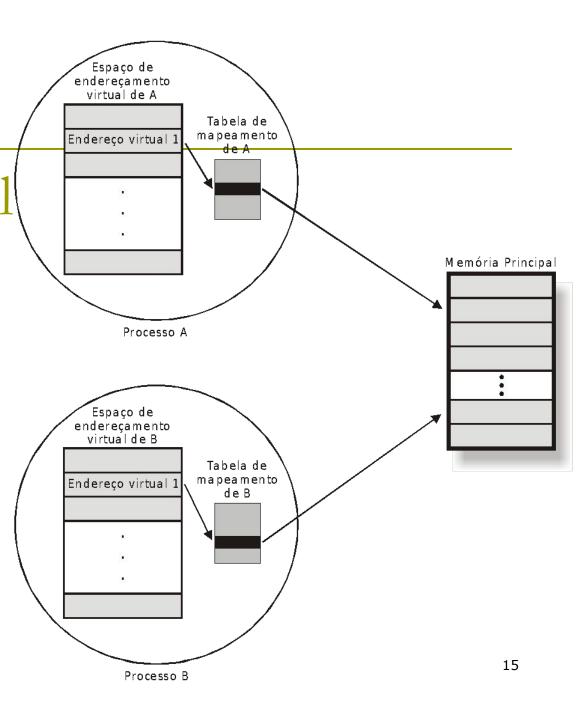
- Paginação:
 - Blocos de tamanho fixo chamados de <u>páginas</u>;
 - SO mantém uma lista de todas as páginas;
 - Endereços Virtuais formam o espaço de endereçamento virtual;
 - O espaço de endereçamento virtual é dividido em páginas virtuais;
 - Mapeamento entre endereços reais e virtuais realizado pela MMU;
- Segmentação:
 - Blocos de tamanho arbitrário chamados segmentos;

- Memória Principal e Memória Secundária são organizadas em páginas de mesmo tamanho;
- Página é a unidade básica para transferência de informação;
- <u>Tabela de páginas</u>: responsável por armazenar informações sobre as páginas virtuais:
 - argumento de entrada □ número da página virtual;
 - argumento de saída (resultado)

 número da página real (ou moldura de página page frame);

Gerenciamento d<u>e Memória</u> Memória Virtual

Paginação



- Exemplo:
 - Páginas de 4Kb
 - 4096 bytes/endereços (0-4095);
 - 64Kb de espaço virtual;
 - 32Kb de espaço real;
 - Temos:
 - 16 páginas virtuais;
 - 8 páginas reais;

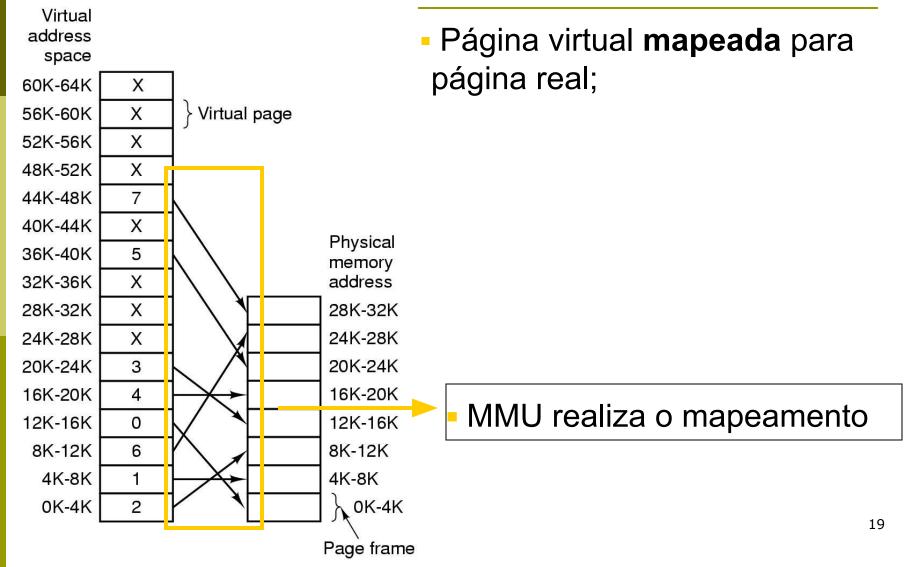
Espaço Virtual X Tamanho da Página

Espaço de Endereçamento Virtual	Tamanho da página	Número de páginas	Número de entradas nas tabela de páginas
2 ³² endereços	512 bytes	2 ²³	2 ²³
2 ³² endereços	4 kbytes	2 ²⁰	2 ²⁰
2 ⁶⁴ endereços	4 kbytes	2 ⁵²	2 ⁵²
2 ⁶⁴ endereços	64 kbytes		
		2 ⁴⁸	2⁴⁸ 17

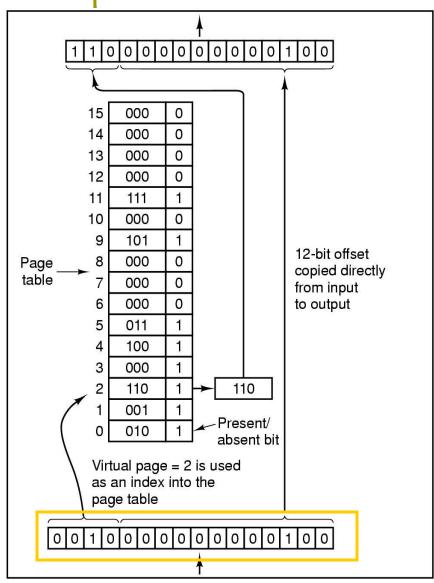
Problemas:

- Fragmentação interna;
- Definição do tamanho das páginas;
 - Geralmente a MMU que define e não o SO;
 - Páginas maiores: leitura mais eficiente, tabela menor, mas maior fragmentação interna;
 - Páginas menores: leitura menos eficiente, tabela maior, mas menor fragmentação interna;
 - Tamanhos possíveis entre 512 bytes a 64 KB;
- Mapa de bits ou uma lista encadeada com as páginas livres;

Gerenciamento de Memória Endereço Virtual Endereço Real



Gerenciamento de Memória Mapeamento da MMU

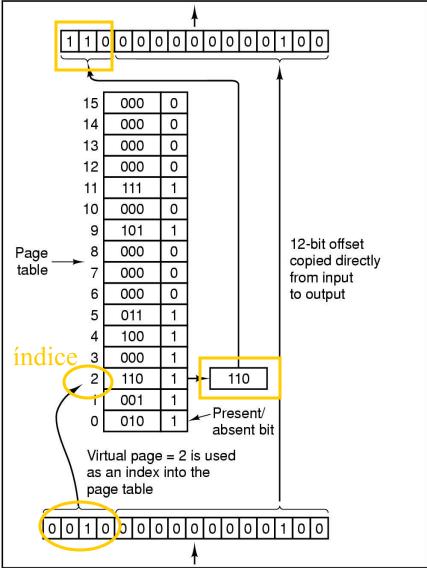


Outgoing physical address (24580)

- Operação interna de uma MMU com 16 páginas de 4Kb;
- Endereço virtual de 16
 bits: 4 bits para nº de páginas e 12 para deslocamento;
- Com 4 bits é possível ter
 16 páginas virtuais (2⁴);
- 12 bits para deslocamento é possível endereçar os 4096 bytes;

Incoming virtual address (8196)

Gerenciamento de Memória Mapeamento da MMU



Outgoing physical address (24580)

- Número da página virtual é usado como índice;
- Se página está na memória RAM, então o nº da página real (110) é copiado para os três bits mais significativos do endereço de saída (real), juntamente com o deslocamento sem alteração;

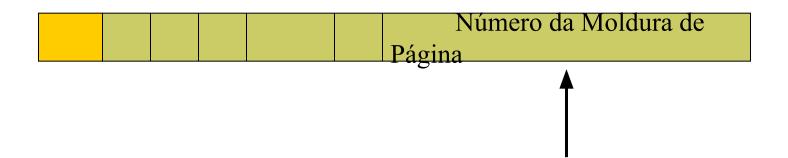
Incoming virtual address (8196)

 Endereço real com 15 bits é enviado à memória;

- A Tabela de páginas pode ser armazenada de três diferentes maneiras:
 - Em um conjunto de registradores, se a memória for pequena;
 - Vantagem: rápido
 - Desvantagem: precisa carregar toda a tabela nos registradores a cada chaveamento de contexto
 - Na própria memória RAM ☐ MMU gerencia utilizando dois registradores:
 - Registrador Base da tabela de páginas (PTBR page table base register): indica o endereço físico de memória onde a tabela está alocada;
 - Registrador Limite da tabela de páginas (PTLR page table limit register): indica o número de entradas da tabela (número de páginas);
 - Dois acessos à memória;

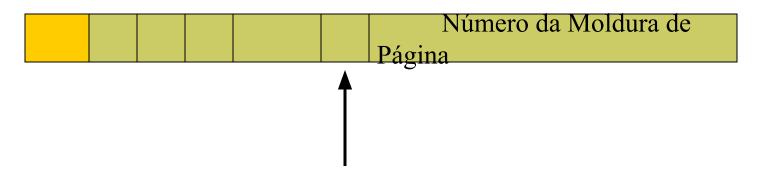
- Em uma memória cache na MMU chamada Memória Associativa;
 - Também conhecida como TLB (*Translation Lookaside Buffer buffer* de tradução dinâmica);
 - Hardware especial para mapear endereços virtuais para endereços reais sem ter que passar pela tabela de páginas na memória principal;
 - Melhora o desempenho;

 Estrutura de uma tabela de páginas (normalmente 32 bits)



Identifica a página real; Campo mais importante;

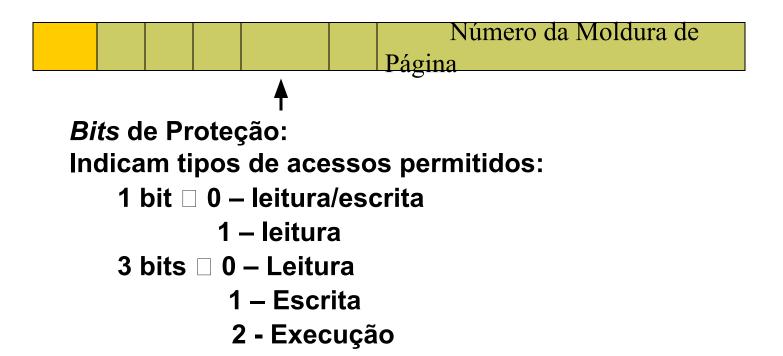
Estrutura de uma tabela de páginas (normalmente 32 bits)



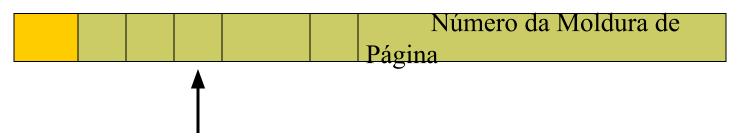
Bit de Residência:

Se valor igual 1, então entrada válida para uso; Se valor igual 0, então entrada inválida, pois página virtual correspondente não está na memória;

Estrutura de uma tabela de páginas (normalmente 32 bits)



Estrutura de uma tabela de páginas (normalmente 32 bits)



Bit de Modificação (Bit M):

Controla o uso da página;

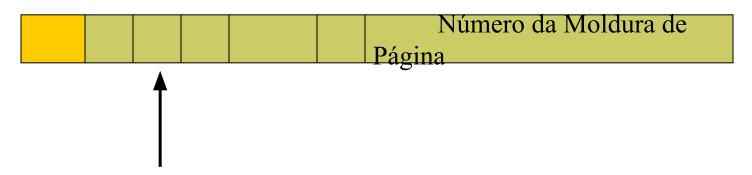
Se valor igual a 1, página foi escrita;

página é copiada para o disco

Se valor igual a 0, página não foi modificada;

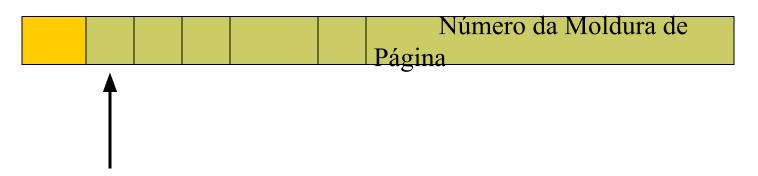
página não é copiada para o disco;

Estrutura de uma tabela de páginas (normalmente 32 bits)



Bit de Referência (Bit R): Controla o uso da página; Auxilia o SO na escolha da página que deve deixar a MP (RAM); Se valor igual a 1, página foi referenciada (leitura/escrita); Se valor igual a 0, página não referenciada;

Estrutura de uma tabela de páginas (normalmente 32 bits)



Bit de Cache:

Necessário quando os dispositivos de entrada/saída são mapeados na memória e não em um endereçamento específico de E/S;

Gerenciamento de Memória Memória Associativa (TLB)

Bit R	Página Virtual	Bit M	<i>Bits</i> de Proteção	Página Física
1	140	1	RW	31
1	20	0	RX	38
1	130	1	RW	29
1	129	1	RW	62
1	19	0	RX	50
1	21	0	RX	45
1	860	1	RW	14
1	861	1	RW	75

Até 32/64 entradas

Gerenciamento de Memória Alocação de Páginas

- Quantas páginas reais serão alocadas a um processo?
- Duas estratégias:
 - Alocação fixa ou estática: cada processo tem um número máximo de páginas reais, definido quando o processo é criado;
 - O limite pode ser igual para todos os processos;
 - <u>Vantagem</u>: simplicidade;
 - Desvantagens: (i) número muito pequeno de páginas reais pode causar muita paginação (troca de páginas da memória principal); (ii) número muito grande de páginas reais causa desperdício de memória principal;

Gerenciamento de Memória Alocação de Páginas

- Alocação variável ou dinâmica: número máximo de páginas reais alocadas ao processo varia durante sua execução;
 - <u>Vantagem</u>: (i) processos com elevada taxa de paginação podem ter seu limite de páginas reais ampliado; (ii) processos com baixa taxa de paginação podem ter seu limite de páginas reais reduzido;
 - Desvantagem: monitoramento constante;

- Política de busca de página: determina quando uma página deve ser carregada para a memória
- Três estratégias:

Paginação simples:

- Todas as páginas virtuais do processo são carregadas para a memória principal;
- Assim, sempre todas as páginas são válidas;

Paginação por demanda (Demand Paging):

- Apenas as páginas referenciadas são carregadas na memória principal;
- Quais páginas virtuais foram carregadas ☐ Bit de controle (bit de residência);
- Página inválida;

Paginação antecipada (Antecipatory Paging)

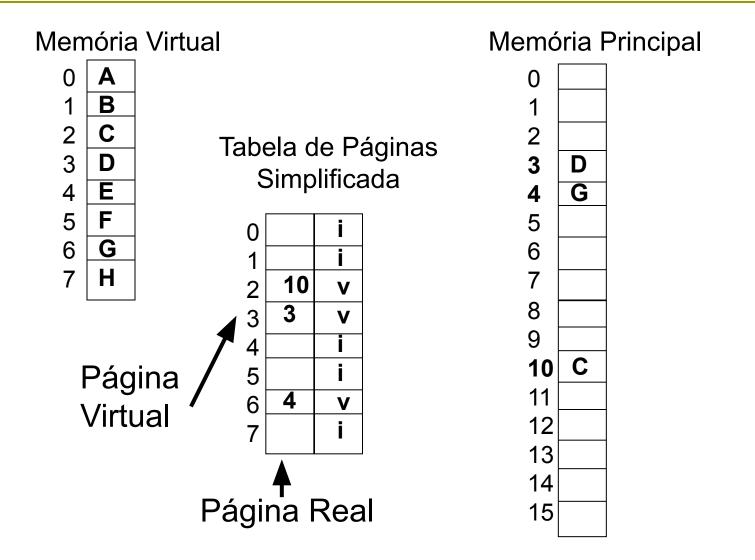
Carrega para a memória principal, além da página referenciada,
 outras páginas que podem ou não ser necessárias para o processo

- <u>Página inválida</u>: MMU gera uma <u>interrupção de proteção</u> e aciona o sistema operacional;
 - Se a página está fora do espaço de endereçamento do processo, o processo é abortado;
 - Se a página ainda não foi carregada na memória principal, ocorre uma falta de página (page fault);

Falta de Página:

- Processo é suspenso e seu descritor é inserido em uma fila especial – fila dos processos esperando uma página virtual;
- Uma página real livre deve ser alocada;
- A página virtual acessada deve ser localizada no disco;
- Operação de leitura de disco, indicando o endereço da página virtual no disco e o endereço da página real alocada;

- Após a leitura do disco:
 - Tabela de páginas do processo é corrigida para indicar que a página virtual agora está válida e está na página real alocada;
 - Pager: carrega páginas especificas de um processo do disco para a memória principal;
 - O descritor do processo é retirado da fila especial e colocado na fila do processador;



- Se todas as páginas estiverem ocupadas, uma página deve ser retirada: página vítima;
- Exemplo:
 - Dois processos P1 e P2, cada um com 4 páginas virtuais;
 - Memória principal com 6 páginas;

Memória Virtual P1

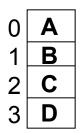


Tabela de Páginas P1 Simplificada

0	1	V
1	5	٧
2		i
3	0	٧

Mem<u>ória</u> Principal

0	D
1	Α
2	F
3	Е
4	G
5	В

Memória Virtual P2

0	Ε
1	F
2	G
3	Н

Tabela de Páginas P2 Simplificada

_		
0	3	V
1	2	V
2	4	V
3		i

3 páginas de cada processo

□ P2 tenta acessar página 3! Falta de Página!

Memória Virtual P1

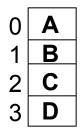


Tabela de Páginas P1 Simplificada

0	1	V
1	5	٧
2		i
3	0	V

Memória Principal

0	D
1	Α
2	F
3	Е
4	I
5	В

Memória Virtual P2



Tabela de Páginas P2 Simplificada

0	3	V
1	2	V
2		i
3	4	V

3 páginas de cada processo

□ Página 2 (virtual) é escolhida como vítima!

Algoritmos:

- Ótimo;
- NRU;
- FIFO;
- Segunda Chance;
- Relógio;
- LRU;
- Working set;
- WSClock;

Algoritmo Ótimo:

- Retira da memória a página que tem menos chance de ser referenciada;
 - Praticamente impossível de se saber;
 - Impraticável;
 - Usado em simulações para comparação com outros algoritmos;

- Algoritmo Not Recently Used Page Replacement (NRU) ou Não Usada Recentemente (NUR)
 - Troca as páginas não utilizadas recentemente:
 - 02 bits associados a cada página □ R (referência) e M (modificação)
 - □ Classe 0 (R = 0 e M = 0) □ não referenciada, não modificada;
 - □ Classe 1 (R = 0 e M = 1) \square não referenciada, modificada;
 - □ Classe 2 (R = 1 e M = 0) □ referenciada, não modificada;
 - □ Classe 3 (R = 1 e M = 1) □ referenciada, modificada;
 - R e M são atualizados a cada referência à memória;

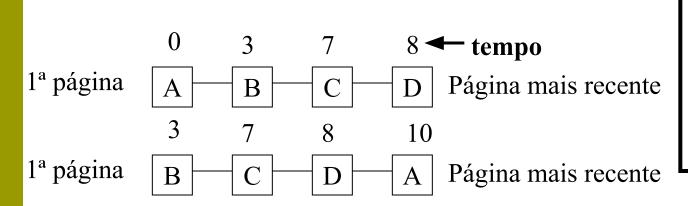
NRU:

- Periodicamente, o bit R é limpo para diferenciar as páginas que não foram referenciadas recentemente;
 - A cada tick do relógio ou interrupção de relógio;
 - □ Classe 3 □ Classe 1;
- Vantagens: fácil de entender, eficiente para implementar e fornece bom desempenho;

- Algoritmo First-in First-out Page Replacement (FIFO)
 - SO mantém uma listas das páginas correntes na memória;
 - A página no início da lista é a mais antiga e a página no final da lista é a mais nova;
 - Simples, mas pode ser ineficiente, pois uma página que está em uso constante pode ser retirada;
 - Pouco utilizado;

- Algoritmo da Segunda Chance
 - FIFO + bit R;
 - Página mais velha é candidata em potencial;

Se o bit R==0, então página é retirada da memória, senão, R==1 e se dá uma nova chance à página colocando-a no final da lista;



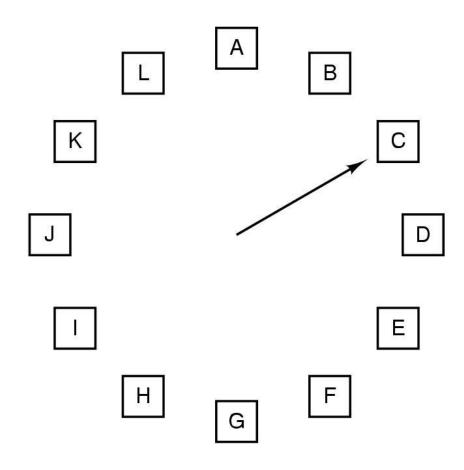
Se página A com
R==1; e
falta de página em
tempo 10;
Então R=0 e página A
vai para final da lista;

Algoritmo do Relógio

- Lista circular com ponteiro apontando para a página mais antiga
- Algoritmo se repete até encontrar R=0;

Se R=0	Se R=1
- troca de página	-R = 0
- desloca o ponteiro	- desloca o ponteiro
	- continua busca

Algoritmo do Relógio



When a page fault occurs, the page the hand is pointing to is inspected. The action taken depends on the R bit:

R = 0: Evict the page

R = 1: Clear R and advance hand

- Algoritmos vistos:
 - Ótimo;
 - NRU;
 - FIFO;
 - Segunda Chance;
 - Relógio;
- Próxima Aula:
 - LRU;
 - Working set;
 - WSClock;