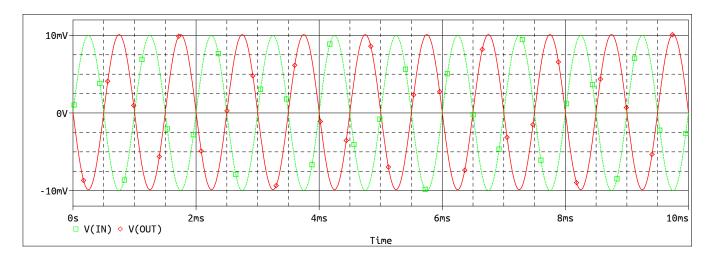
FISE QP2016 Informe práctica 1 Xavier Mendez 13 de marzo de 2017

Ejercicio 1

En este primer ejercicio se pide introducir el esquemático de la etapa inversora, y aplicarle una señal sinusoidal de 10 mV a 1 kHz a la entrada.

En la fig. 1 puede verse la simulación temporal de los diez primeros periodos de entrada y salida. No se aprecian transitorios, ni ningún otro artefacto. La ganancia es de $0\,\mathrm{dB}$ (unidad) con desfase 180° (inversión) tal y como se esperaba.



Si visualizamos la tensión en el terminal inversor del AO (fig. 2), vemos una sinusoide de la misma frecuencia que la entrada pero desfasada 270° , que oscila entre aproximadamente $8\,\mu V$ y $30\,\mu V$. La tensión en el terminal no inversor está fijada a tierra en el esquemático.

Ahora modificamos temporalmente la frecuencia de la entrada a 1 MHz, y simulamos diez periodos de entrada–salida. Los resultados pueden verse en la fig. 3.

Se observa principalmente la atenuación y el desfase introducidos por el AO al trabajar a esta frecuencia, y algo de transitorio.

Figura 1: Comparación entrada–salida habitual en un inversor.

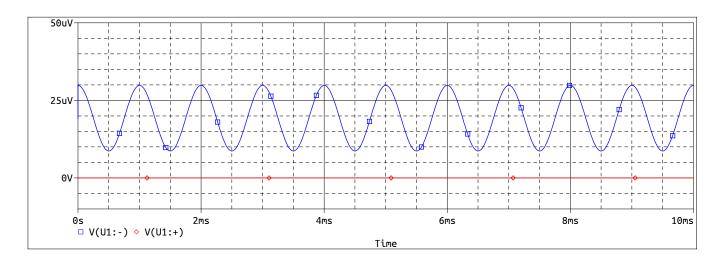


Figura 2: Detalle de los terminales del AO en un inversor.

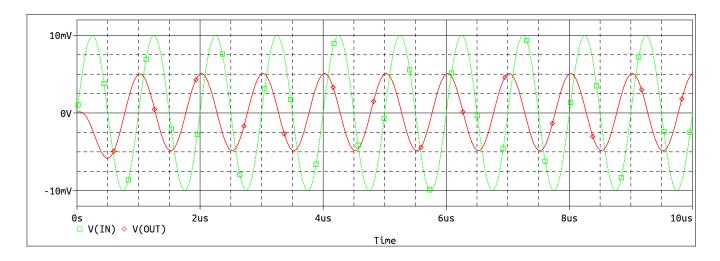
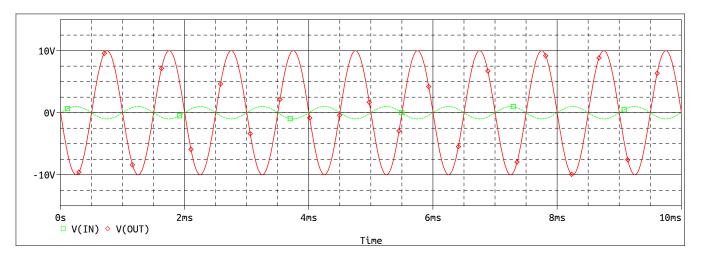


Figura 3: Comparación entrada-salida a frecuencia alta.

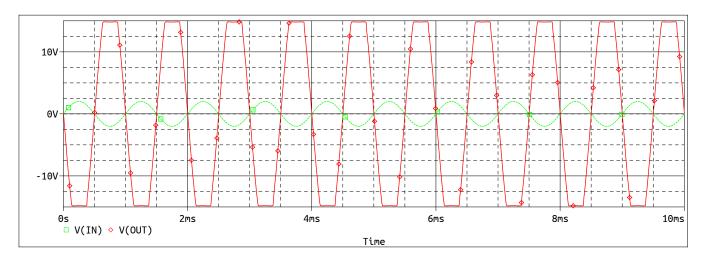
En este ejercicio se pide aumentar el valor de R_2 a $10\,\mathrm{k}\Omega$ para que el inversor amplifique la entrada por 10 dB. Asimismo, se aumenta la amplitud de entrada a 1 V (a 1 kHz).

En la fig. 4 se puede ver la simulación temporal de los primeros diez periodos de la entrada y la salida. No se aprecian transitorios ni ningún otro artefacto. La ganancia es ahora de 10 dB como se esperaba, y el desfase sigue siendo 180°.



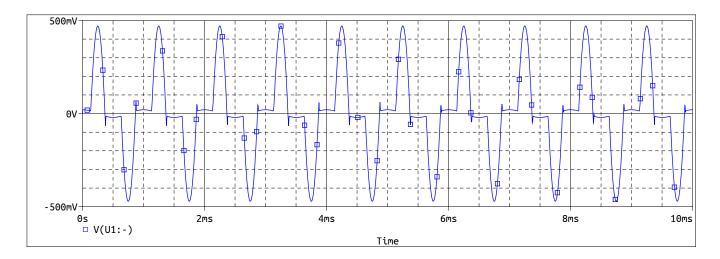
Ahora duplicamos la amplitud de la entrada y simulamos de la misma forma. Como puede verse en la fig. 5, esto causa que la salida esperada exceda la alimentación del AO y este se satura, quedando el seno de la salida «cortado» en los picos.

Figura 4: Comparación entrada-salida grande en amplificador inversor.



Si visualizamos la tensión en el terminal inversor del AO (fig. 6), vemos que se asemeja a una sinusoide pequeña como en la fig. 2, excepto que en las zonas donde el AO se satura, cuando la aproximación de cortocircuito virtual se rompe y la tensión en el terminal inversor «recibe» ese excedente, llegando a casi los 500 mV en sus picos.

Figura 5: Comparación entrada-salida saturada en amplificador inversor.



El amplificador operacional empieza a mostrar saturación cuando la salida alcanza los 14.81 V, de forma que la amplitud de entrada máxima que no produce saturación es: $\frac{14.81 \text{ V}}{10} = 1.481 \text{ V}$. En la fig. 7 se puede observar una simulación a con amplitud de entrada que lo confirma.

Figura 6: Detalle terminal inversor del AO en amplificador inversor saturado.

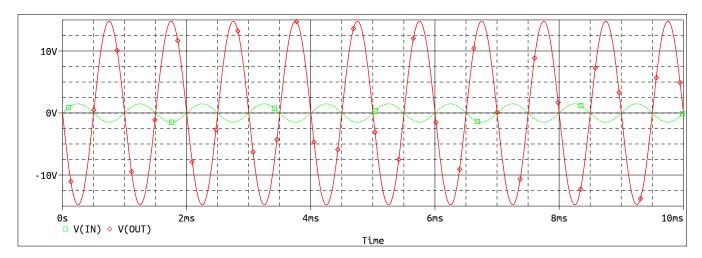
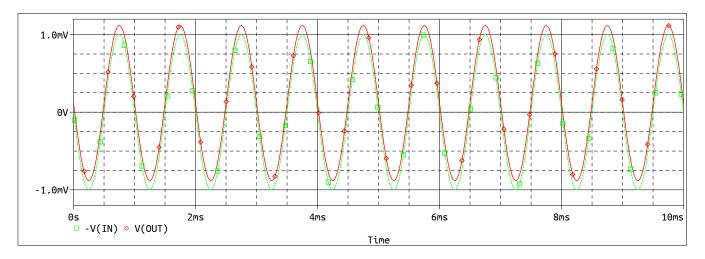


Figura 7: Comparación máxima entrada-salida posible en amplificador inversor.

De nuevo se establece R_2 a $1\,\mathrm{k}\Omega$ para volver al inversor simple. En este ejercicio se pide que se reduzca la amplitud de la sinusoide de entrada a 1 mV para observar los errores en continua del AO.

En la fig. 8 puede verse la simulación temporal de varios periodos de entrada (ya negada, para apreciar mejor el efecto) y salida. Se aprecia que la salida está desplazada verticalmente, probablemente a causa de la tensión offset del AO.



Ahora se conecta la entrada a tierra para simular una entrada nula. La tensión de salida (ver fig. 9) es 118.3 µV.

A continuación se establece R_2 en $10\,\mathrm{k}\Omega$ para tener una ganancia de -10, y se repite la simulación. La tensión de salida (ver fig. 10) es

Ahora se modifica tambien R_1 a $10\,\mathrm{k}\Omega$, volviendo a la ganancia unidad. El valor de salida (ver fig. 11) es ahora de $836.1\,\mu\text{V}$.

Ahora, manteniendo los valores actuales de las resistencias de la etapa, se pide introducir una resistencia de $5\,\mathrm{k}\Omega$ entre el terminal no inversor del AO y el nodo de referencia. El valor de la salida se ha reducido drásticamente, ahora es de tan solo 38.9 µV.

Figura 8: Comparación entrada-salida débil en un inversor.

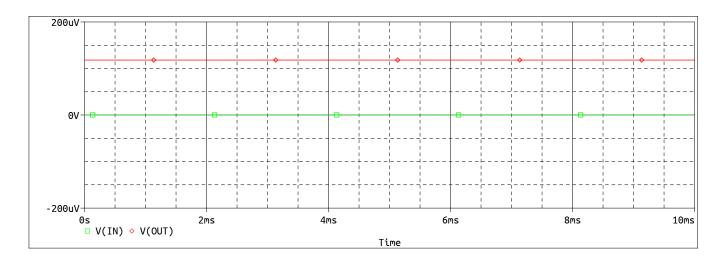


Figura 9: Comparación entrada nula con la salida en inversor.

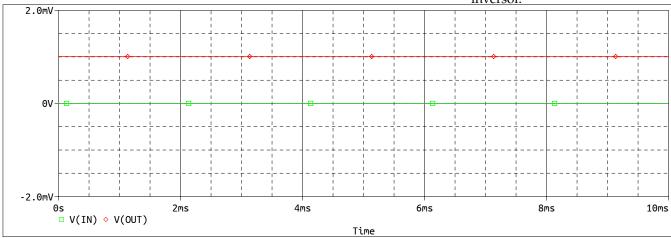


Figura 10: Comparación entrada nula con la salida en amplificador inversor.

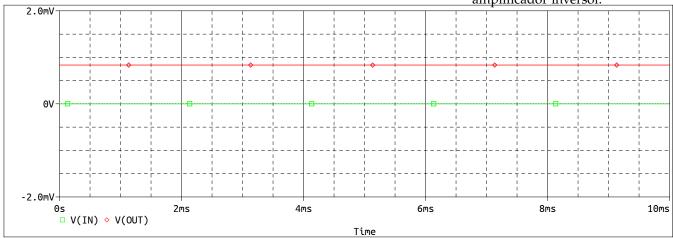
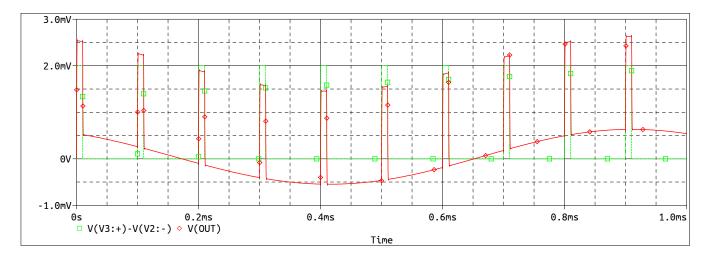


Figura 11: Comparación entrada nula con la salida en inversor modificado.

En este ejercicio se pide construir una etapa restadora cuyas entradas tienen una tensión común de forma sinusoidal y amplitud grande (10 V), mientras que la tensión diferencial en sí son pulsos de 2 mV de amplitud pico a pico.

En la figura 12 se puede ver los primeros pulsos de la entrada, junto con la correspondiente salida. Se aprecia claramente que los pulsos de la salida tienen superpuesto un seno, que corresponde a la tensión común atenuada a 530 µV de amplitud.



Todo esto es una consecuencia, por tanto, de que el rechazo en modo común del AO no es infinito: la salida es la que esperabamos (pulsos cuadrados de 2 mV, ganancia de 0 dB), pero tiene superpuesta la tensión común atenuada por $\frac{530 \times 10^{-6}}{10} = 53 \times 10^{-6} =$ -85.5 dB. El CMRR de toda la etapa es, por tanto:

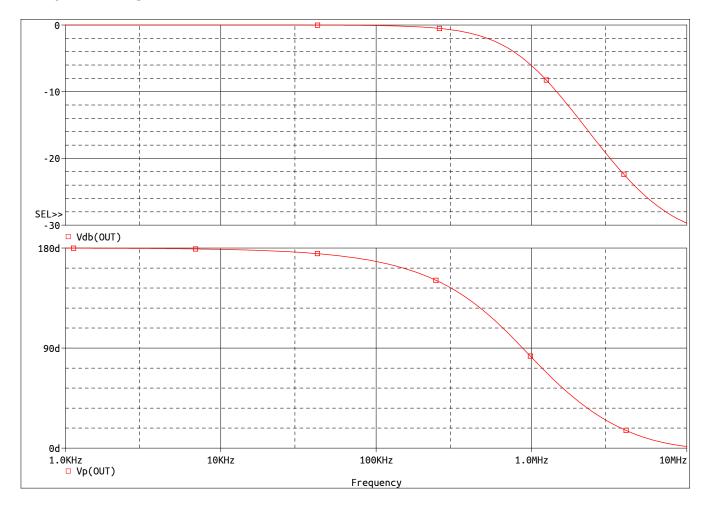
$$(0 dB) - (-85.5 dB) = 85.5 dB$$

Figura 12: Comparación entrada-salida en un restador.

En este ejercicio se pide hacer una simulación de respuesta frecuencial del amplificador inversor inicial. Se sustituye la entrada por una fuente VAC de amplitud $1\,\mathrm{V}$ y se simula desde¹ $1\,\mathrm{Hz}$ a $10\,\mathrm{MHz}$.

La ganancia y desfase de la etapa en función de la frecuencia puede verse en la figura 13. El ancho de banda (intervalo en que la ganancia está por encima de los $-3 \, dB$) es de $650 \, kHz$.

¹ En las figuras se empieza a mostrar el eje desde la frecuencia 1 kHz, para dar más visibilidad a la zona de transición.

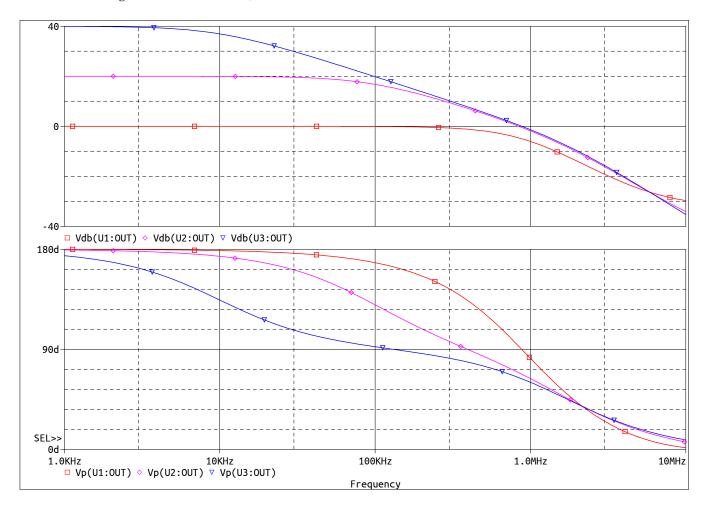


Para una señal de 1 kHz, la etapa introduce una ganancia de menos de una milésima de decibelio (por lo tanto puede considerarse nula) y un desfase de 180°.

El desfase cruza los 90° cuando la frecuencia es 880 kHz.

Figura 13: Respuesta frecuencial en inversor.

Ahora se pide repetir el análisis frecuencial de la etapa inversora, pero para distintos valores de R_2 de $1\,\mathrm{k}\Omega$, $10\,\mathrm{k}\Omega$ y $100\,\mathrm{k}\Omega$ (modificandose la ganancia en cada caso).



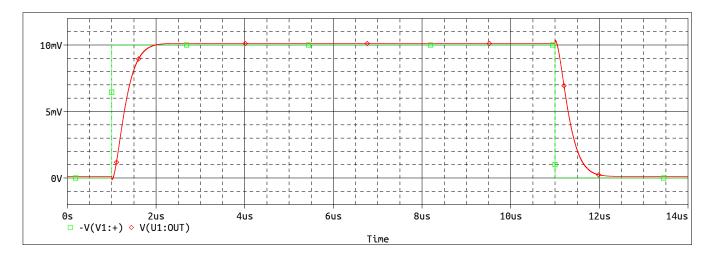
En la figura 14 pueden verse superpuestos los diagramas de Bode (ganancia y desfase) para cada valor pedido. Se comprueba que los productos ganancia — ancho de banda son comparables:

$$R_2 = 100 \,\mathrm{k}\Omega$$
 $|H| = 100; \; BW = 10 \,\mathrm{kHz} \Rightarrow |H| \cdot BW = 1000 \,\mathrm{kHz}$
 $R_2 = 10 \,\mathrm{k}\Omega$ $|H| = 10; \; BW = 98 \,\mathrm{kHz} \Rightarrow |H| \cdot BW = 980 \,\mathrm{kHz}$
 $R_2 = 1 \,\mathrm{k}\Omega$ $|H| = 1; \; BW = 650 \,\mathrm{kHz} \Rightarrow |H| \cdot BW = 650 \,\mathrm{kHz}$

Nótese que, si realmente fueramos a aplicar una entrada de 1 V a la entrada con una ganancia de 40 dB, el AO se saturaría de forma que la salida sería prácticamente una señal cuadrada de unos 15 V de amplitud. Pero estos errores no salen reflejados en el análisis frecuencial; aquí se asume que la etapa es lineal a todos efectos.

Figura 14: Respuesta frecuencial en amplificador inversor para distintos valores de realimentación.

En este ejercicio se aplicarán pulsos de duración 10 µs a la entrada del inversor, con el fin de medir el tiempo de subida y bajada del AO. En la figura 15 puede verse una simulación temporal del primer pulso de la entrada (negada, para apreciar mejor el efecto) con la correspondiente salida.

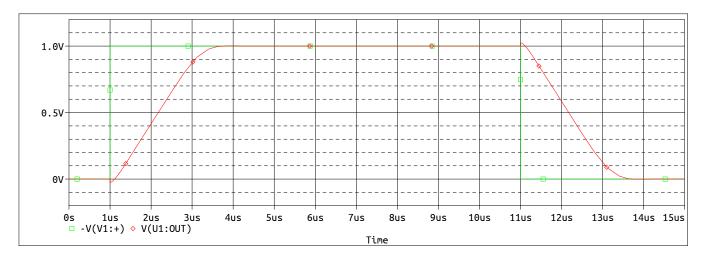


En ella podemos medir que el tiempo de subida del AO (definido como el intervalo desde que se alcanza el 10 % de la subida hasta que se alcanza el 90 %) es de $1.6448\,\mu\mathrm{s} - 1.1053\,\mu\mathrm{s} = 540\,\mathrm{ns}$. Análogamente, se mide que el tiempo de bajada es de 513 ns.

Figura 15: Comparación salida con un escalón a la entrada en inversor.

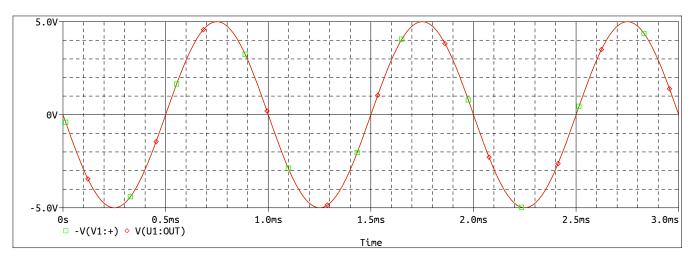
Por último, se pide ampliar la amplitud de los pulsos de $-10\,\mathrm{mV}$ a $-1 \, \text{V}.$

En la figura 16 puede verse la simulación temporal del primer pulso de la entrada (negada, para apreciar mejor el efecto) con la correspondiente salida. Podemos ver claramente como la subida se prolonga a causa de que la salida alcanza la máxima derivada permitida por el AO (slew-rate). Esta pendiente máxima se mide en $481 \, \text{mV} \, \mu \text{s}^{-1}$.



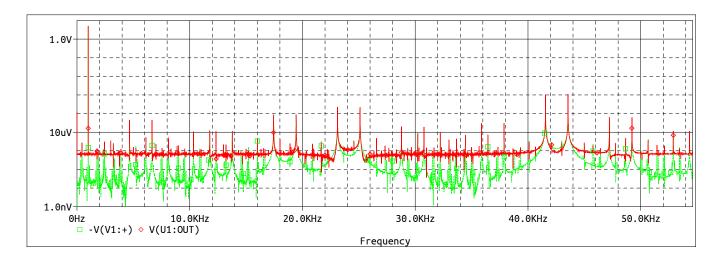
Ahora se cambian los pulsos por una entrada sinusoidal, tambien de gran amplitud (5 V) de 1 kHz de frecuencia. En la fig. 17 puede verse una simulación temporal de los primeros periodos de entrada y salida. No se aprecia ninguna diferencia. Se simulan más periodos y se visualiza mediante FFT (fig. 18), lo cual confirma que efectivamente no hay distorsión alguna.

Figura 16: Comparación salida con un escalón grande a la entrada en inversor.



A continuación se aumenta la frecuencia a 20 kHz. Ahora la simulación temporal (ver fig. 19) sí muestra claramente un efecto parecido al de la figura 16, donde la entrada varia muy rápidamente y la salida del AO no es capaz de seguirla en todo momento.

Figura 17: Comparación salida sin distorsión por slew-rate en inversor.



Se ha representado tambien las derivadas de salida y entrada para observar el efecto con más claridad. Puede observarse como la derivada de la salida es incapaz de sobrepasar los 481 mV µs⁻¹ que se determinaron al principio del ejercicio. Todo esto es consistente con el datasheet del AO, que especifica un slew-rate típico de $500 \,\mathrm{mV} \,\mathrm{\mu s}^{-1}$.

De nuevo se simulan más periodos y se visualiza mediante FFT (fig. 20), que confirma que efectivamente hay un nivel de distorsión harmónica más que respetable.

Figura 18: Comparación DFT salida sin distorsión por slewrate en inversor.

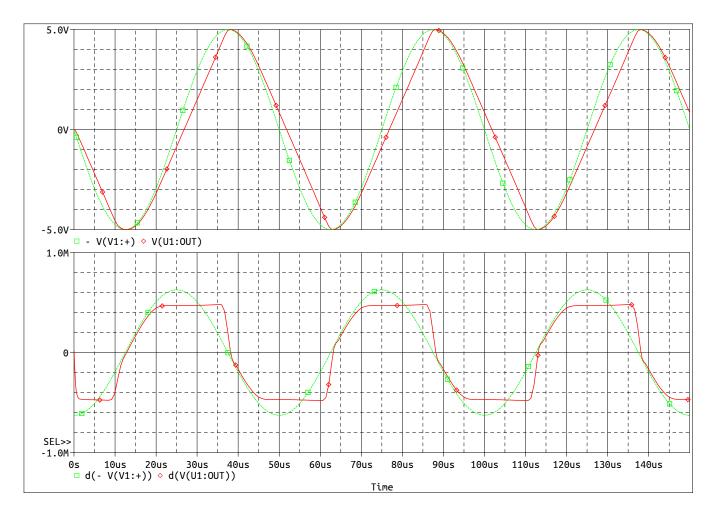


Figura 19: Comparación salida con distorsión por slew-rate en inversor.

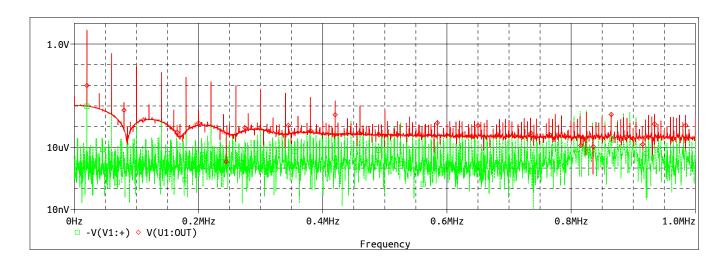


Figura 20: Comparación DFT salida con distorsión por slewrate en inversor.