

Trabalho prático N.º 2

Objetivos

- Utilizar o *core timer* do MIPS para gerar atrasos programáveis.

Introdução

O *core* MIPS disponível no microcontrolador PIC32 implementa, no coprocessador 0, um contador crescente de 32 bits (designado por *core timer*) atualizado a cada dois ciclos de relógio do CPU. Na placa DETPIC32 o relógio do CPU está configurado a 40 MHz, pelo que o contador é incrementado a uma frequência de relógio de 20 MHz. Isto significa que o tempo necessário para incrementar o contador desde o valor 0 até 20.000.000 é 1 segundo.

A placa DETPIC32 disponibiliza dois *system calls* para interagir com esse contador: ler o valor atual do contador (`readCoreTimer()`) e reiniciar a zero o seu valor (`resetCoreTimer()`).

¹ O *system call* `printInt` permite formatar o resultado da impressão, através da parametrização do número mínimo de dígitos com que o valor é impresso. Essa configuração é feita nos 16 bits mais significativos do registo usado para determinar a base da representação. Por exemplo, para a impressão em decimal com 4 dígitos, o valor a colocar no registo `$a1` é `0x0004000A`, ou, em C, `(10 | 4 << 16)`.