

Taller Práctico 2

Diseño y Simulación de Circuitos Digitales

Diseño de un restador de palabras de 3 bits

Sean a_2, a_1, a_0 los bits del primer operando y b_2, b_1, b_0 los bits del segundo operando. Sean r_2, r_1, r_0 los bits del resultado y c_0, c_1, c_2 los préstamos que se generan de una columna a la siguiente.

La resta en el sistema binario opera también de forma muy similar a la versión del sistema decimal. Así por ejemplo, la resta 101-010 se realiza así:

Préstamo p	1		
Operando a	1	0	1
Operando b	0	1	0
Resultado r	0	1	1

1. Completar la tabla de verdad correspondiente el circuito restador binario completo de palabras de 1 bit:

Entradas			Salidas	
p_i	a_i	b_i	c_i	r_i
0	0	0		
0	0	1	1	1
0	1	0	0	1
0	1	1		
1	0	0		
1	0	1		
1	1	0	0	0
1	1	1		

2. Obtener las expresiones lógicas correspondientes a cada una de las salidas en FNC o FND.

Documentar las expresiones obtenidas en un recuadro del texto en el simulador lógico.

3. Simplificar las expresiones lógicas para las salidas.

Documentar las expresiones simplificadas en un recuadro de texto en el mismo circuito.

4. Implementar el circuito restador de palabras de 3 bits en el simulador lógico utilizando las expresiones simplificadas del numeral 3.

5. Indicar el resultado de las siguientes restas. Comprobar que concuerda con su correspondiente equivalente decimal.

100-011

110-010

011-111

Indicar los resultados en un recuadro de texto en el mismo circuito.

Notas:

Nombrar el circuito Practica2-<NombreApellido>-<ID>.circ.

Remitir el archivo por correo electrónico al instructor del curso.