


Universidade Federal de Minas Gerais	
Escola de Engenharia – Departamento de Engenharia Eletrônica	
Disciplina: Laboratório de Sistemas Digitais	
Aula: 03	
Assuntos: <ul style="list-style-type: none">○ Linguagens de Descrição de Hardware (HDLs).○ VHDL.○ Modelo de Descrição de um Sistema em VHDL (<u>library/package/entity/architecture</u>).	
Espera-se que ao final do Estudo Dirigido o aluno saiba responder as seguintes questões: <ul style="list-style-type: none">○ Se você tivesse que explicar para alguém leigo o que é VHDL e para que serve, o que você diria?○ Qual o princípio fundamental de VHDL que o difere de uma linguagem de programação?○ O que é uma <i>library</i> em VHDL e quais são as <i>libraries</i> fundamentais?○ O que é um <i>package</i> em VHDL e quais <i>packages</i> estão padronizados?○ Para que serve uma <i>design unit: entity</i> e quais os recursos de VHDL usados na descrição de uma <i>entity</i>?○ Para que serve uma <i>design unit: architecture</i> em VHDL?	
Objetivos: <ul style="list-style-type: none">○ Conhecer os princípios de uma linguagem de descrição de hardware.○ Estudar os recursos de VHDL usados como modelos de descrições de sistemas em VHDL.○ Exercitar a montagem e compilação de um projeto com uma descrição de um sistema usando VHDL e o Quartus II (use o <i>template</i> do Quartus II).	
Documentos disponíveis no moodle: <ol style="list-style-type: none">1. Frank Vahid. Sistemas Digitais: Projeto, Otimizações e HDLs. Bookman. 2008.2. Tutorial Model_Sim.3. Tutorial Quartus II – Model Sim (VHDL)	

4. **Bryan Mealy and Fabrizio Tappero. Free Range VHDL. 2012.**
5. Pedroni, Volnei A. Eletrônica Digital Moderna e Vhdl. Editora Campus. 2010.
6. **vhdl-sim-syn-soc.pdf**