


Universidade Federal de Minas Gerais	
Escola de Engenharia – Departamento de Engenharia Eletrônica	
Disciplina: Laboratório de Sistemas Digitais	
Aula 04	
<b>Assuntos:</b> <ul style="list-style-type: none"><li>○ Síntese de Sistemas Digitais em DLPs.</li><li>○ Modelagem de SDs em VHDL para síntese e para simulação.</li><li>○ Construções sintetizáveis e não sintetizáveis em VHDL.</li></ul>	
Espera-se que ao final do Estudo Dirigido o aluno saiba responder as seguintes questões <ul style="list-style-type: none"><li>○ Como funciona o processo de simulação de um sistema digital?</li><li>○ O que é o Ciclo Delta (<i>Delta Cycle</i>) e como ele se relaciona com simulação de sistemas digitais?</li><li>○ O que são Testbenches?</li><li>○ O que é síntese de sistemas digitais?</li><li>○ O que são construções sintetizáveis e construções não sintetizáveis?</li><li>○ Como implementar um modelo de sistema digital em VHDL que pode ser sintetizado?</li><li>○ O que é mapeamento tecnológico?</li></ul>	
<b>Objetivos:</b> <ul style="list-style-type: none"><li>○ Entender como o conceito de síntese se relaciona com a modelagem dos sistemas digitais em VHDL</li><li>○ Introduzir as diferenças entre modelos para síntese e modelos para simulação em VHDL</li><li>○ Realizar uma introdução do conceito de Testbench</li><li>○ Conceituar Mapeamento tecnológico e como está relacionado ao fluxo de projeto em DLPs</li><li>○ Exercitar os conceitos por meio da descrição de um sistema usando VHDL e o Quartus II</li></ul>	
<b>Documentos disponíveis no moodle:</b> <ol style="list-style-type: none"><li>1. Sabih H. Gerez. VHDL for Simulation and Synthesis. University of Twente. 2016.</li></ol>	

2. Frank Vahid. Sistemas Digitais: Projeto, Otimizações e HDLs. Bookman. 2008.
3. B. Mealy, F. Tappero. Free Range VHDL. Free Range Factory. 2012.
4. Petter Källström. The Mystery Delta Cycle. Disponível em:  
[https://users.isy.liu.se/da/petka86/Delta\\_cycle.pdf](https://users.isy.liu.se/da/petka86/Delta_cycle.pdf). Acesso em: 02/08/2018.