Universidade Federal de Minas Gerais

Escola de Engenharia – Departamento de Engenharia Eletrônica

Disciplina: Laboratório de Sistemas Digitais

Aula: 02

Assuntos:

- o Dispositivos Lógicos Programáveis (DLPs): FPGAs.
- Microarquitetura do dispositivo EP2C35F672C6 da Cyclone II-Altera Intel.
- Microarquitetura do dispositivo MAX10 (10M50DAF484C7G) Altera Intel.
- Kit Altera DE2 Therasic.
- Kit Altera DE10-Lite.
- Fluxo de Projeto (Design Flow) com FPGAs.
- Ferramentas de EDA: Quartus II WebEdition e ModelSim.
- Conceito de síntese e simulação (funcional).

Espera-se que ao final do Estudo Dirigido o aluno saiba responder as seguintes questões:

- O que é um FPGA?
- Para que serve um FPGA?
- Quais partes compõem um FPGA?
- Qual o objetivo de cada parte de um FPGA?
- Como funciona cada parte de um FPGA?
- Como programar um FPGA?
- Quais partes compõem o kit Altera DE2 Therasic?
- Quais partes do kit Altera DE2 Therasic são usadas para gravação e depuração de sistemas digitais?

Objetivos:

- Saber explicar o que é, e para que serve um FPGA.
- Identificar os elementos que compõem um FPGA.
- Identificar os elementos de base do dispositivo EP2C35F672C6 da Cyclone II-Altera Intel.
- o Identificar os elementos de base do dispositivo MAX10 (10M50DAF484C7G) Altera



Intel.

0

- Identificar os componentes do Kit Altera DE2 Therasic.
- o Identificar e interpretar as etapas de um fluxo de projeto com FPGAs.
- Exercitar as etapas do fluxo de desenvolvimento de projetos com as ferramentas
 Quartus II WebEdition e ModelSim.
- o Saber reconhecer o conceito de síntese de sistemas digitais e exercitá-lo.
- o Saber reconhecer o conceito de simulação funcional e exercitá-lo.

Documentos disponíveis no moodle:

- 1. Scott Hauck and André Dehon. Reconfigurable Computing: The Theory and Practice of FPGA-Based Computation. Elsevier. 2008.
- Pong P. Chu . Embedded SoPC Design with Nios II Processor and VHDL Examples. John Wiley & Sons. 2011.
- 3. Tutorial Model_Sim.
- 4. Tutorial Quartus II Model Sim (VHDL)
- 5. Bryan Mealy and Fabrizio Tappero. Free Range VHDL. 2012.
- 6. cyc2_cii5v1.pdf
- 7. DE2_Pin_Table.pdfDE2_Pin_Table.pdf
- 8. DE2_UserManual_1.5.pdf
- 9. DE10-Lite_User_Manual.pdf
- 10. EP2C35F672C6 datasheet.pdf