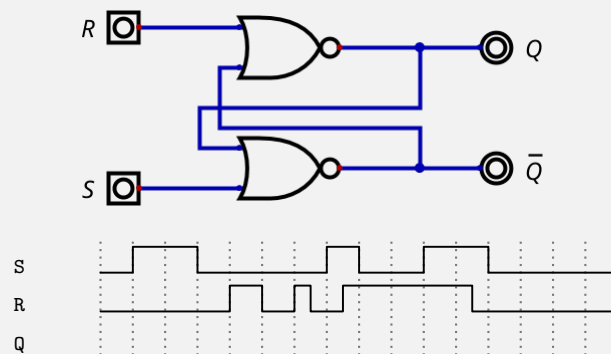


Professor: João Cláudio Elsen Barcellos, joao.barcellos@ifsc.edu.br

Estudante:

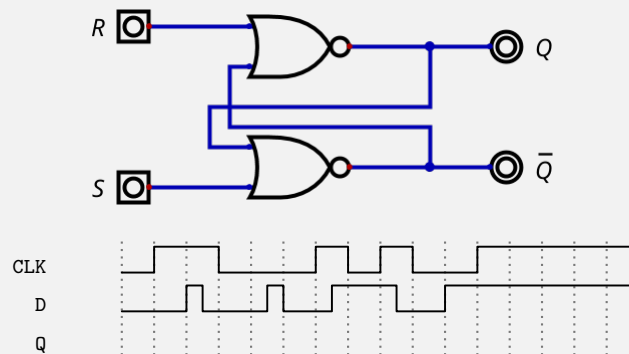
Exercício 1: Latch (SR)

Considere um latch-SR, apresentado abaixo. Considerando o funcionamento desse tipo de latch, bem como os sinais de set e reset, desenhe o sinal Q.



Exercício 2: Latch (D)

Considere um latch-D, apresentado abaixo. Considerando o funcionamento desse tipo de latch, bem como os sinais de clock e data, desenhe o sinal Q.



Exercício 3: Montagem

Depois de resolvido o circuito anterior, monte o circuito, usando os CIs adequados, no *Digital Electronics Trainer Kit (DTK-08)* do laboratório.