



**UNIVERSIDADE FEDERAL DA FRONTEIRA SUL
CAMPUS DE CHAPECÓ
CURSO DE CIÊNCIA DA COMPUTAÇÃO**

**THIAGO CHAFADO ALMEIDA, JOÃO EDUARDO FERRARI, JUDAH
MILHOMEM**

RELATÓRIO: TRABALHO FINAL - BATALHA NAVAL

**CHAPECÓ
2023**

INTRODUÇÃO

Nesse trabalho foram utilizados os conceitos lecionados nas aulas de Sistemas Digitais, para a aplicação do famoso jogo de tabuleiro “Batalha Naval”, dessa maneira apresentaremos o jogo solicitado pelos discente Geomar Schreiner. Ademais, a atividade possui como propósito demonstrar o desempenho do jogo aplicado em conjunto com o CCR.

Em torno disso, a construção do projeto foi elaborada por meio dos softwares “Digital”, responsável pela verificação de erros e testes, e do “Quartus”, utilizado para “implementar” o código para a FPGA. Além disso, o código foi desenvolvido na IDE VisualStudio Code, sendo utilizado como arquivo externo para sua compilação.

DESENVOLVIMENTO

Para a elaboração do jogo, foi escolhida a codificação de número 13 passada pelo professor conforme a figura abaixo.

0101	0000	1111	1110
1010	0111	0100	1000
1100	0110	0010	1011
0001	1101	1001	0011

Figura 1 – Codificação do grupo

Ademais, foi definido que para cada posicionamento de navio será estabelecido um estado, além do estado inicial, ou seja, navio 1 é o segundo estado, navio 2 terceiro estado e navio 3 o quarto estado. Além disso, o quinto estado são os tiros, isto é, o momento de o usuário informar a entrada para “atirar” nos navios. O usuário terá 6 tiros para derrubar os navios informados, os quais serão codificados seguindo a tabela citada anteriormente

Dessa maneira, o código foi primeiramente implementado em VHDL no VS Code, após isso testado e elaborado o “rascunho” do sistema com o software “Digital”. Logo, o código foi repassado e ajustado para a FPGA através do software “Quartus”. Nesse sentido, já na FPGA, o funcionamento do jogo consiste na sequência de instruções a seguir:

- 1 – Posicionamento dos 3 navios, cada um colocado pelas switches de 0 a 3 da FPGA;

- 2 – Após cada navio, clicar no botão de clock, para realizar a mudança de estado, que está na key 1 da FPGA;

- 3- Será disponibilizado 6 chances (tiros) para o usuário derrubar os navios, utilizando os mesmos switches para colocar os navios;

- 3.1- Caso o usuário acerte no sexto tiro, ganhará um tiro extra por acerto, e assim sequencialmente;

- 4-Através dos leds da FPGA, será indicado se os navios foram derrubados ou se o usuário errou o tiro.

- 5 – A contagem dos disparos será apresentada no display de 7 segmentos, assim como o resultado final (vitória ou derrota);

A FPGA também irá possuir o botão de reset, o qual é responsável por “limpar” o jogo e que estará ao lado do botão de clock.

CONCLUSÃO

Em suma, o trabalho foi entregue de modo funcional, tendo a implementação do famoso jogo “Batalha Naval” na linguagem VHDL e a execução na FPGA, sendo uma aplicação dos conceitos lecionados nas aulas de Sistemas Digitais na prática, com um jogo de tabuleiro pensado de um modo alternativo e inteligente. Nesse contexto, o objetivo da atividade foi cumprido, tendo a ideia proposta concretizada