



Universidade do Minho
Escola de Engenharia

SOLAR TRACKER SYSTEM - ANEXOS

Diego Soares Brandão	97769
Henrique Nogueira Magalhães	94939
João Pedro Machado da Silva	95610
José Pedro Azevedo Leite	95247
Rui Pedro Fernandes Pedroso	96868
Tiago Leal Pereira	96008

Projeto Integrador em Engenharia Eletrónica Industrial e Computadores 2

Projeto orientado por:

Professor Dr. Jaime Francisco Cruz Fonseca

GPIO

Pin Name	Signal on Pin	GPIO output level	GPIO mode	GPIO Pull-up/Pul...	Maximum output...	Fast Mode	User Label	Modified
PB9	n/a	Low	Output Push Pull	No pull-up and n...	Low	Disable	DIR_BAIXO	✓
PC9	n/a	Low	Output Push Pull	No pull-up and n...	Low	n/a	DIR_CIMA	✓
PD6	n/a	n/a	Input mode	No pull-up and n...	n/a	n/a	FDC1	✓
PD7	n/a	n/a	Input mode	No pull-up and n...	n/a	n/a	FDC2	✓
PF10	n/a	Low	Output Push Pull	No pull-up and n...	Low	n/a	DHT11	✓

Figura 2 – Pinos GPIO

ADC – Analog to digital converter

Pin Name	Signal on Pin	GPIO output l...	GPIO mode	GPIO Pull-up/...	Maximum out...	Fast Mode	User Label	Modified
PA3	ADC1_IN3	n/a	Analog mode	No pull-up and...	n/a	n/a	LDR_Esquerdo	✓
PA5	ADC1_IN5	n/a	Analog mode	No pull-up and...	n/a	n/a	Tensao_MPPT	✓
PA6	ADC1_IN6	n/a	Analog mode	No pull-up and...	n/a	n/a	Corrente_MPPT	✓
PC0	ADC1_IN10	n/a	Analog mode	No pull-up and...	n/a	n/a	LDR_Direito	✓
PC3	ADC1_IN13	n/a	Analog mode	No pull-up and...	n/a	n/a	LDR_Baixo	✓

Figura 3 - Pinos do ADC

Foram utilizados 5 canais do ADC1 para os componentes acima referidos na aba “User Label”.

▼	ADC_Regular_ConversionMode	
	Number Of Conversion	5
	External Trigger Conversion Source	Regular Conversion launched by software
	External Trigger Conversion Edge	None
▼	Rank	1
	Channel	Channel 3
	Sampling Time	3 Cycles
▼	Rank	2
	Channel	Channel 5
	Sampling Time	3 Cycles
▼	Rank	3
	Channel	Channel 6
	Sampling Time	3 Cycles
▼	Rank	4
	Channel	Channel 10
	Sampling Time	3 Cycles
▼	Rank	5
	Channel	Channel 13
	Sampling Time	3 Cycles

Figura 4 - Canais utilizados para conversão

✓ ADCs_Common_Settings	
Mode	Independent mode
✓ ADC_Settings	
Clock Prescaler	PCLK2 divided by 4
Resolution	12 bits (15 ADC Clock cycles)
Data Alignment	Right alignment
Scan Conversion Mode	Enabled
Continuous Conversion Mode	Enabled
Discontinuous Conversion Mode	Disabled
DMA Continuous Requests	Disabled
End Of Conversion Selection	EOC flag at the end of all conversions

Figura 5 - Configuração do ADC

Ativamos o *Scan Conversion Mode* e o *Continuous Conversion Mode* com o propósito de converter os diferentes canais em sequência. Os restantes parâmetros ficaram por defeito.

Pin Name	Signal on Pin	GPIO output I.	GPIO mode	GPIO Pull-up/	Maximum out.	Fast Mode	User Label	Modified
PF3	ADC3_IN9	n/a	Analog mode	No pull-up and...	n/a	n/a	Potentiometer	<input checked="" type="checkbox"/>

Figura 6 - Pino do potenciômetro

✓ ADC_Settings	
Clock Prescaler	PCLK2 divided by 4
Resolution	12 bits (15 ADC Clock cycles)
Data Alignment	Right alignment
Scan Conversion Mode	Disabled
Continuous Conversion Mode	Disabled
Discontinuous Conversion Mode	Disabled
DMA Continuous Requests	Disabled
End Of Conversion Selection	EOC flag at the end of single channel conversion

Figura 7 - Configuração do ADC do potenciômetro

Utilizamos o ADC3 para obter o valor do potenciômetro. Todos os parâmetros do mesmo foram deixados por defeito, com a exceção da ativação da *flag* de fim de conversão (EOC).

Timer

- Timer 1

Slave Mode	Disable
Trigger Source	Disable
Clock Source	Internal Clock
Channel1	PWM Generation CH1N

Figura 8 – Canal 1 do Timer 1 no modo PWM Generation e o clock source em Internal Clock

O PWM gerado pelo canal 1 do *Timer 1* é utilizado para controlar a gate do MOSFET presente no conversor BOOST.

▼ Counter Settings	
Prescaler (PSC - 16 bits value)	1080-1
Counter Mode	Up
Counter Period (AutoReload Register - 16 bits value)	1000-1
Internal Clock Division (CKD)	No Division
Repetition Counter (RCR - 16 bits value)	0
auto-reload preload	Disable
▶ Trigger Output (TRGO) Parameters	
▶ Break And Dead Time management - BRK Configuration	
▶ Break And Dead Time management - BRK2 Configuration	
▶ Break And Dead Time management - Output Configuration	
▼ PWM Generation Channel 1N	
Mode	PWM mode 1
Pulse (16 bits value)	0
Output compare preload	Enable
Fast Mode	Disable
CHN Polarity	High
CHN Idle State	Reset

Figura 9 – Configuração do Timer 1

O *Timer 1* foi configurado de modo a ser obtida uma frequência de 100Hz. Para isso, colocou-se o valor de *Prescaler* a 1080-1 e o valor de *AutoReload* a 1000-1. O pulso do PWM inicia a sua contagem em 0. Os restantes parâmetros ficaram por defeito.

- Timer 2

Slave Mode	Disable	▼
Trigger Source	Disable	▼
Clock Source	Internal Clock	▼

Figura 10 – Timer 2 em Internal Clock

▼ Counter Settings	
Prescaler (PSC - 16 bits value)	179
Counter Mode	Up
Counter Period (AutoReload Register - 32 bits value)	59999
Internal Clock Division (CKD)	No Division
auto-reload preload	Disable

Figura 11 – Configuração do Timer 2

O *Timer 2* é utilizado para a definir o e contar o período de amostragem. A frequência usada foi de 10Hz. Neste sentido foram alterados os valores de *Prescaler* e de *AutoReload* para 179 e 59999, respetivamente. Os restantes parâmetros ficaram por defeito.

	NVIC Interrupt Table	Enabled	Preemption Priority	Sub Priority
TIM2 global interrupt		<input checked="" type="checkbox"/>	0	0

Figura 12 – Ativar a Interrupt do Timer 2

A *Interrupt* do *Timer 2* ativa a *flag* do período de amostragem.

- Timer 3

Slave Mode	Disable
Trigger Source	Disable
Clock Source	Internal Clock
Channel1	Disable
Channel2	Disable
Channel3	PWM Generation CH3

Figura 13 - Canal 3 do Timer 3 no modo PWM Generation e o clock source em Internal Clock

O *Timer 3* é utilizado nos *PWM* do motor de passo inferior.

▼ Counter Settings	
Prescaler (PSC - 16 bits value)	540-1
Counter Mode	Up
Counter Period (AutoReload Register - 16 bits value)	1000-1
Internal Clock Division (CKD)	No Division
auto-reload preload	Disable
> Trigger Output (TRGO) Parameters	
▼ PWM Generation Channel 3	
Mode	PWM mode 1
Pulse (16 bits value)	500
Output compare preload	Enable
Fast Mode	Disable
CH Polarity	High

Figura 14 – Configuração o Timer 3

A frequência utilizada foi de 200Hz. Assim foram alterados os valores de *Prescaler* e de *AutoReload* para 540-1 e 1000-1, respetivamente. O *PWM* dará início à sua contagem num valor de pulso de 500. Os restantes valores ficaram por defeito.

- Timer 4

Slave Mode	Disable
Trigger Source	Disable
Clock Source	Internal Clock
Channel1	Disable
Channel2	Disable
Channel3	PWM Generation CH3

Figura 15 - Canal 3 do Timer 4 no modo PWM Generation e o clock source em Internal Clock

O Timer 4 é utilizado no PWM do motor de passo superior.

Counter Settings	
Prescaler (PSC - 16 bits value)	1500-1
Counter Mode	Up
Counter Period (AutoReload Register - 16 bits value)	1000-1
Internal Clock Division (CKD)	No Division
auto-reload preload	Disable
Trigger Output (TRGO) Parameters	
PWM Generation Channel 3	
Mode	PWM mode 1
Pulse (16 bits value)	500
Output compare preload	Enable
Fast Mode	Disable
CH Polarity	High

Figura 16 - Figura 14 – Configuração o Timer 4

O Timer 4 foi configurado de modo a ser obtida uma frequência de 72Hz. Para isso, colocou-se o valor de *Prescaler* a 1500-1 e o valor de *AutoReload* a 1000-1. O pulso do PWM inicia a sua contagem em 500. Os restantes parâmetros ficaram por defeito.

- Timer 6

☒ Activated
☐ One Pulse Mode

Configuration

Reset Configuration

✔ Parameter Settings
✔ User Constants
✔ NVIC Settings
✔ DMA Settings

Configure the below parameters :

⏪
⏩

Counter Settings

Prescaler (PSC - 16 bits value)	108-1
Counter Mode	Up
Counter Period (AutoReload Register - 16 bits value)	65536-1
auto-reload preload	Disable

Figura 17 – Configuração do Timer 6

O Timer 6 foi utilizado para executar uma contagem de tempo em microssegundos necessária na implementação do código do DHT11. Com este objetivo alteramos os valores de prescaler e AutoReload para 108-1 e 65536-1, respectivamente.

USART6



Figura 18 – Configuração da USART6

A USART6 é configurada em modo assíncrono e é utilizada na comunicação com a ESP32.