

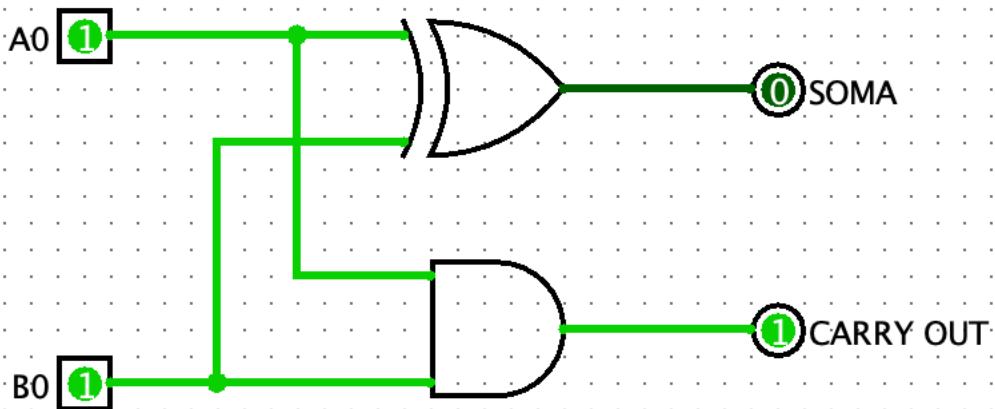
Exercício prático 1 – ACII

Aluno: João Madeira Carneiro Braga de Freitas

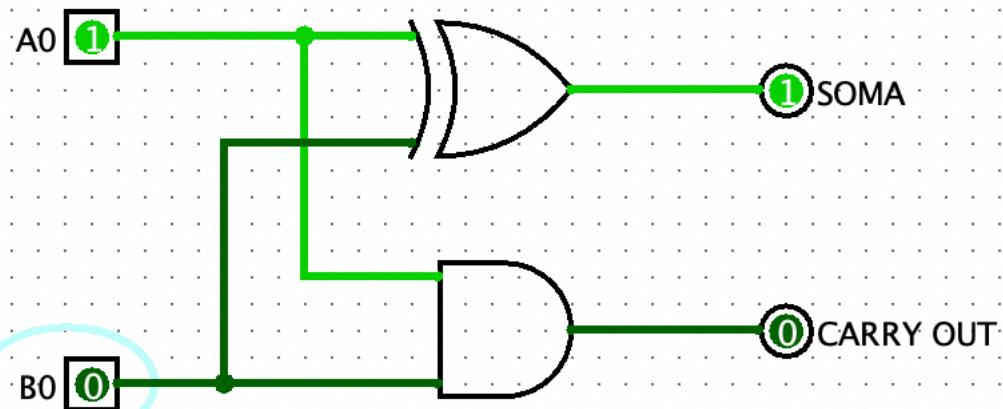
Matrícula: 800854

1: ½ SOMADOR LOGISIM

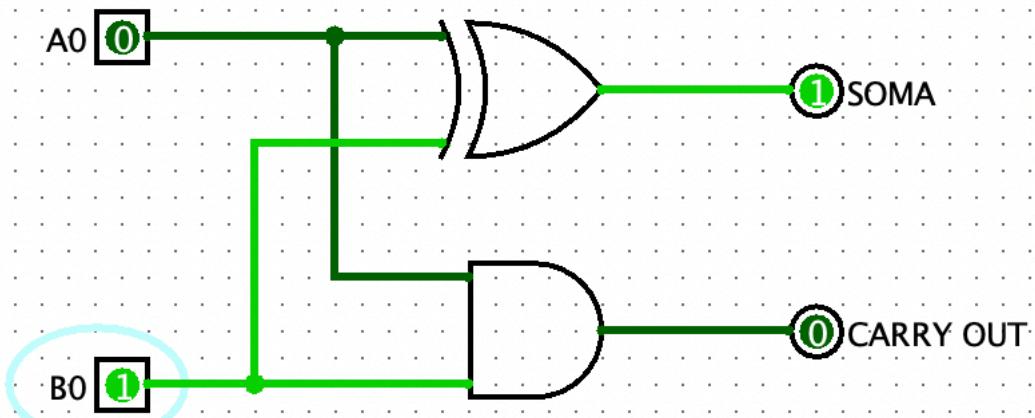
1/2 SOMADOR



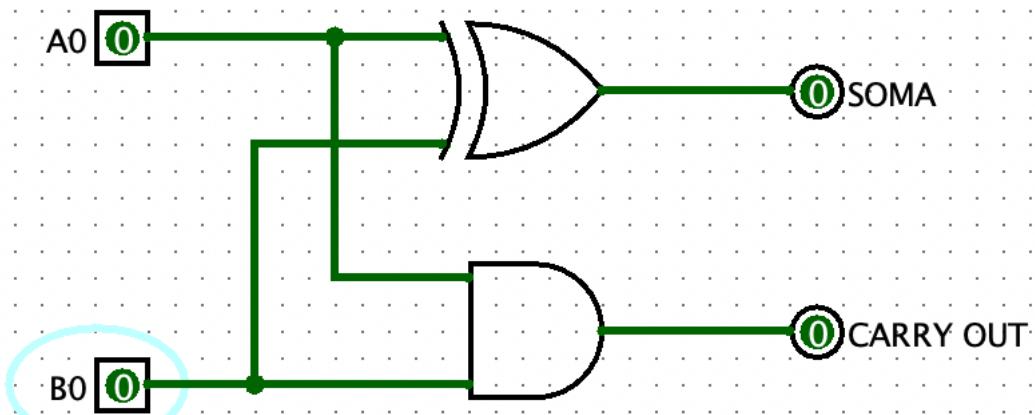
1/2 SOMADOR



1/2 SOMADOR



1/2 SOMADOR



2. TABELA VERDADE

A	B	SOMA	CARRYOUT
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

3:

Para o meio somador, é necessário uma porta XOR para a soma e uma porta AND para o carry out. Dessa forma, com os Cis abaixo é possível a criação de um meio somador.

CI 74HC86 Datasheet:

- Contém 4 portas XOR de duas entradas.

CI 74HC08 Datasheet:

- Contém 4 portas AND de duas entradas

CI 74HC32 Datasheet:

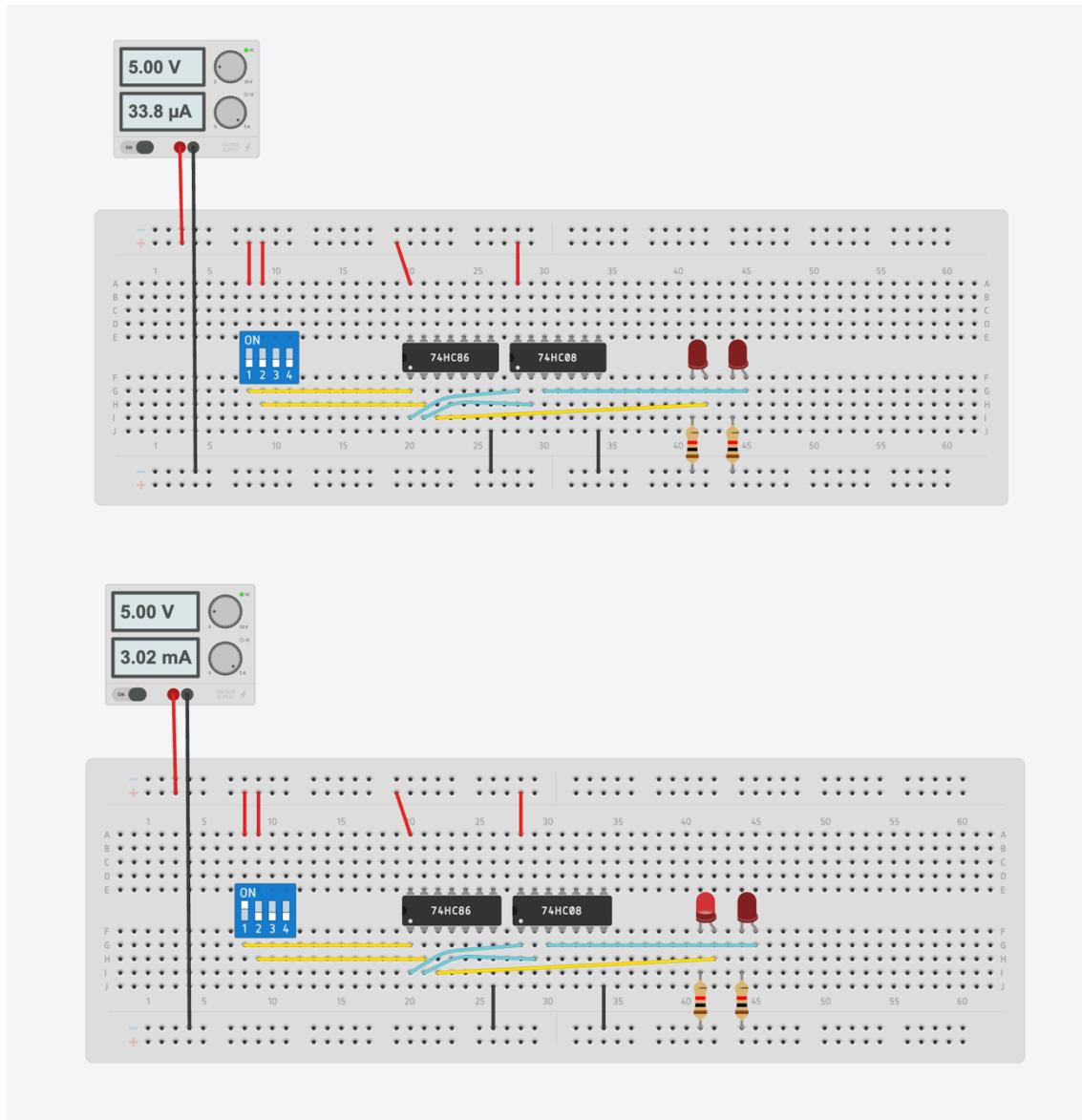
- Contém 4 portas OR de duas entradas

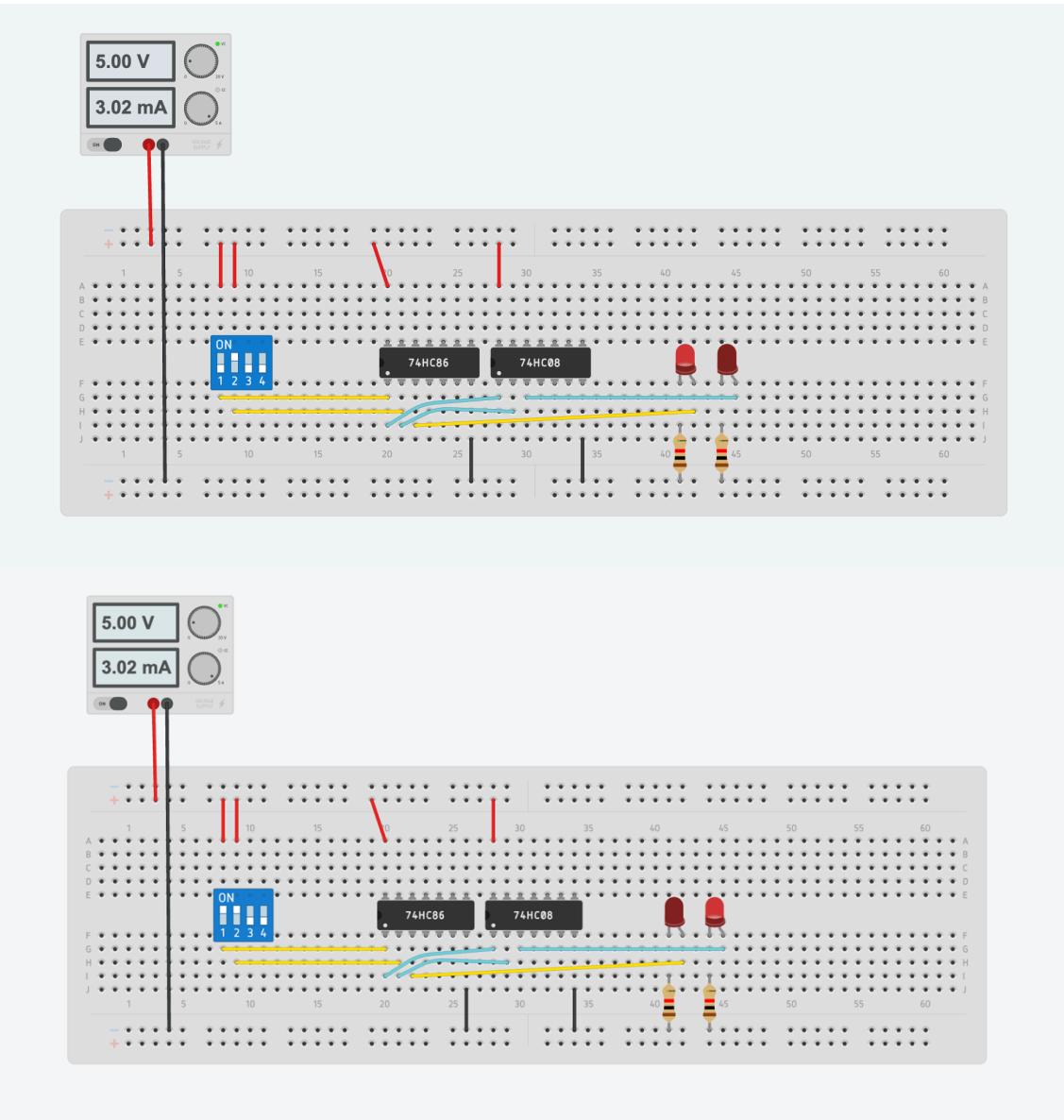
PERGUNTA 1:

Caso um dos terminais de entrada de uma porta lógica não estiver conectado em 0 ou 1, pode acontecer, pode levar a saídas indesejadas.

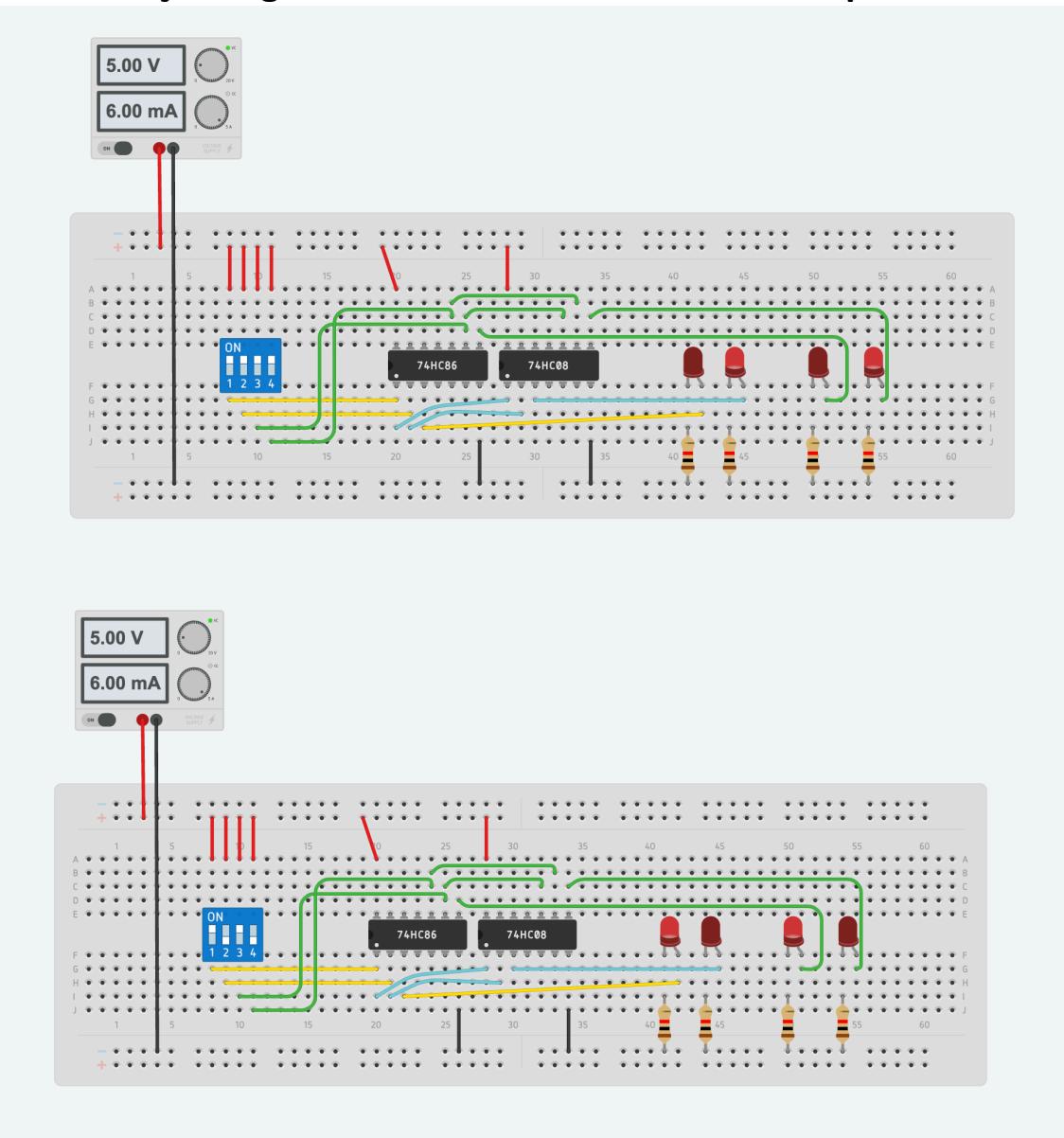
Pode ocorrer interferência, pode causar falhas nos processos lógicos e sequencias que dependem de uma sequência precisa de eventos e também pode levar em alguns circuitos a um consumo de corrente mais alto que o normal, potencialmente danificando o circuito por aquecimento.

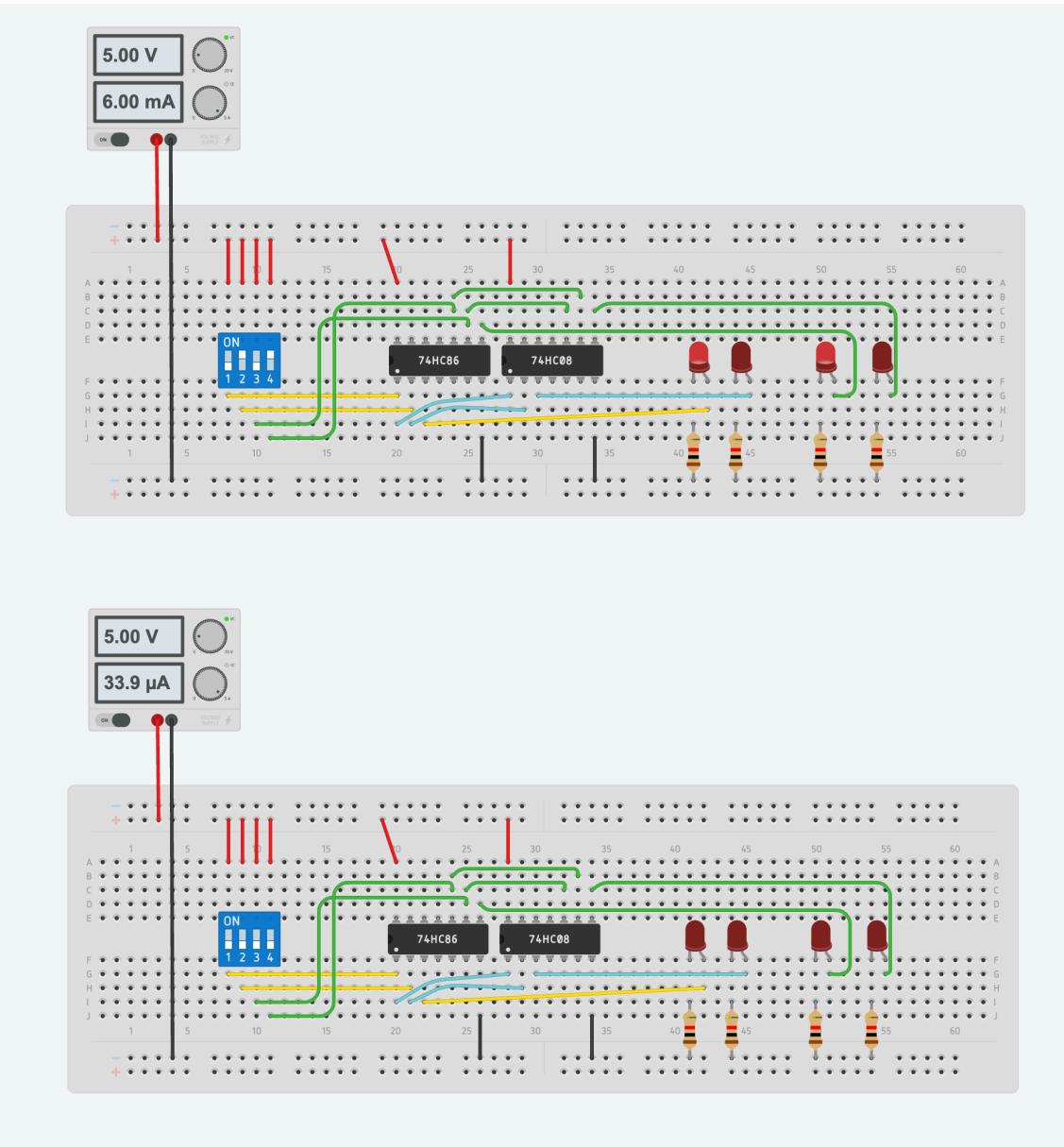
6 – ½ SOMADOR TINKERCAD





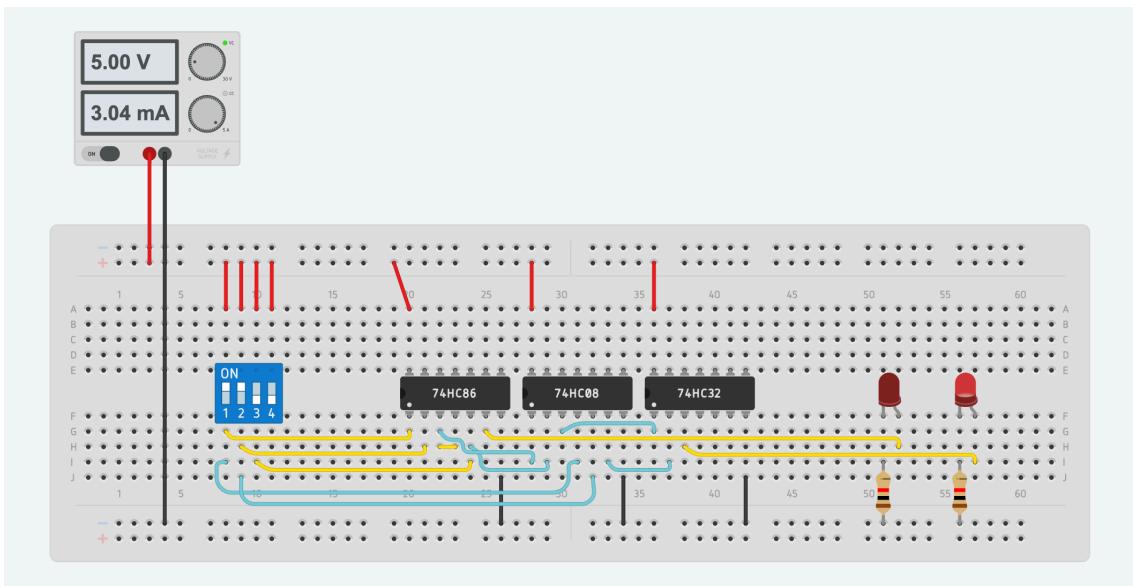
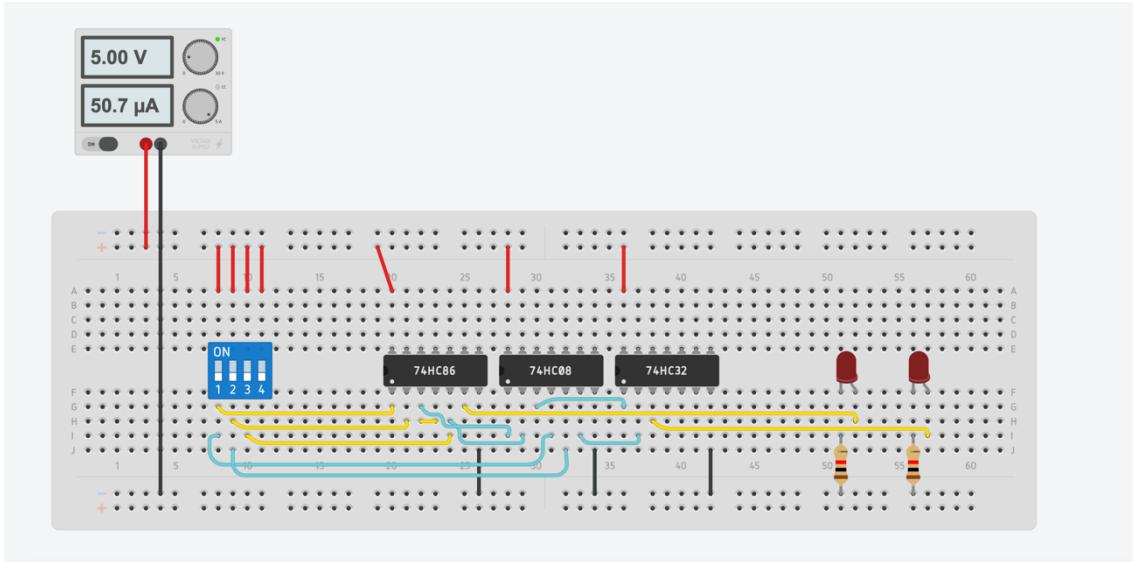
7. Construção segundo $\frac{1}{2}$ somador utilizando outra porta do

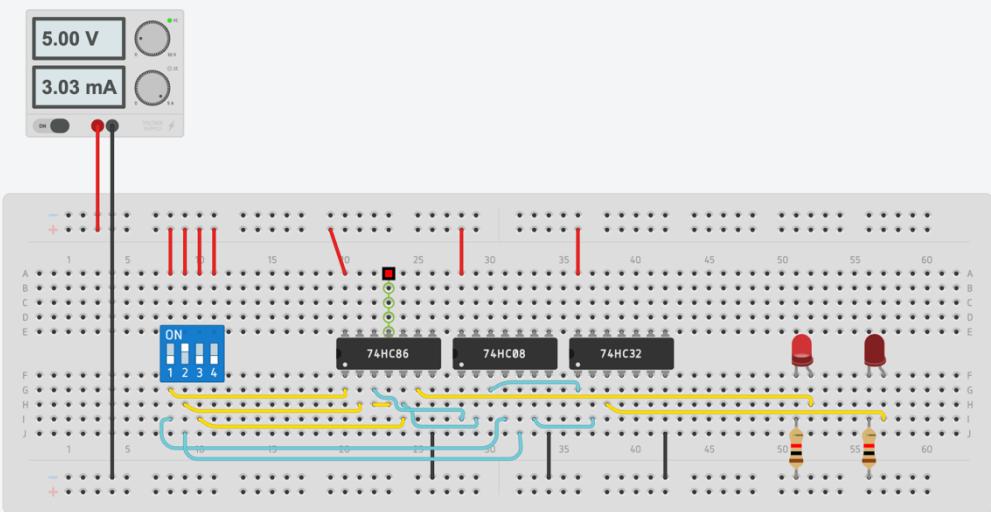
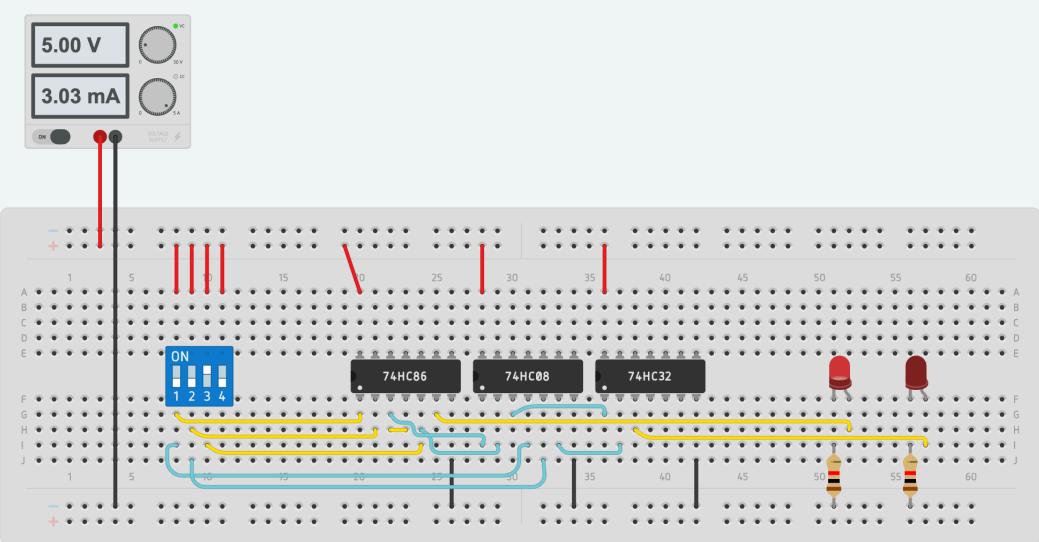


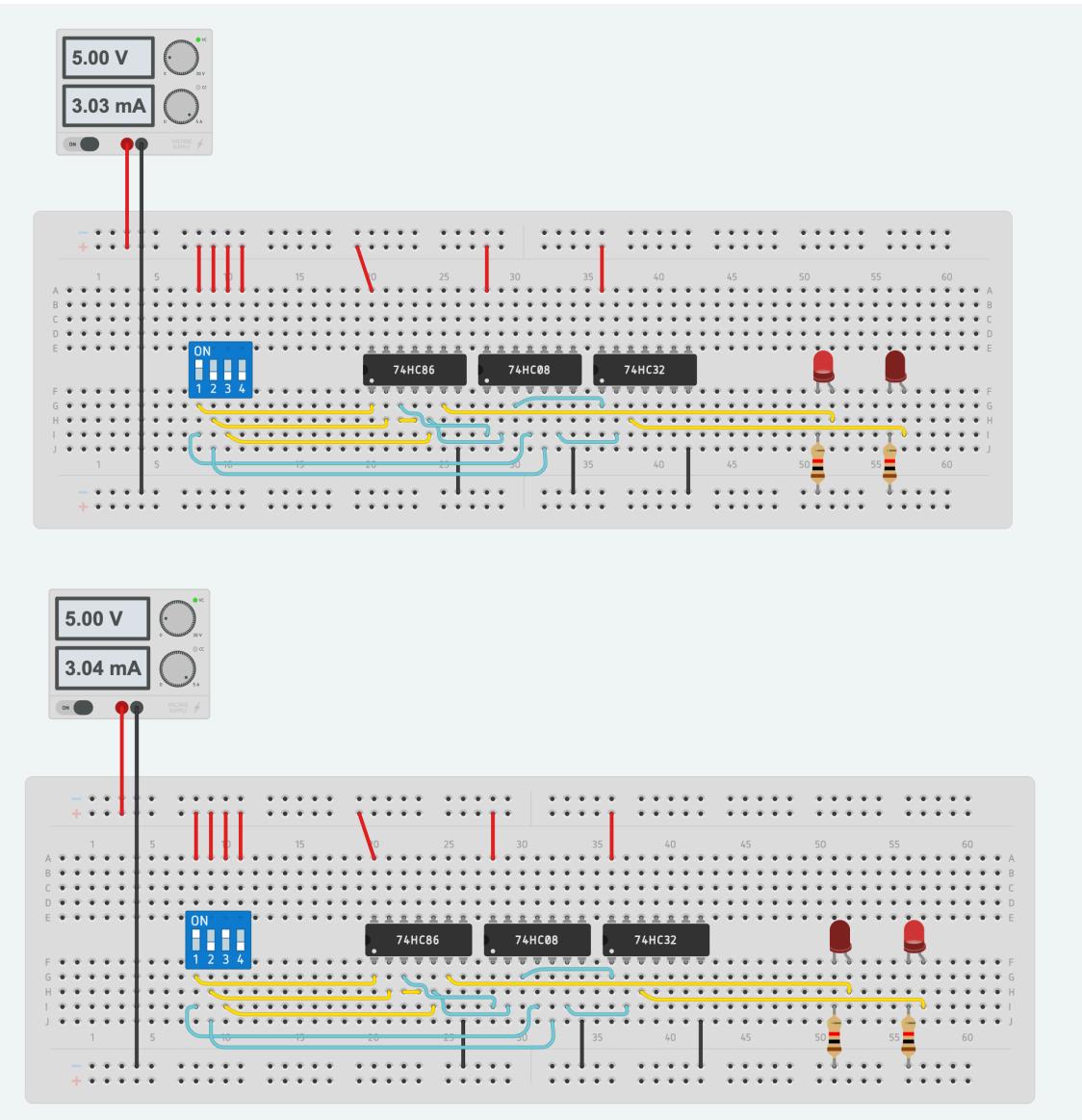


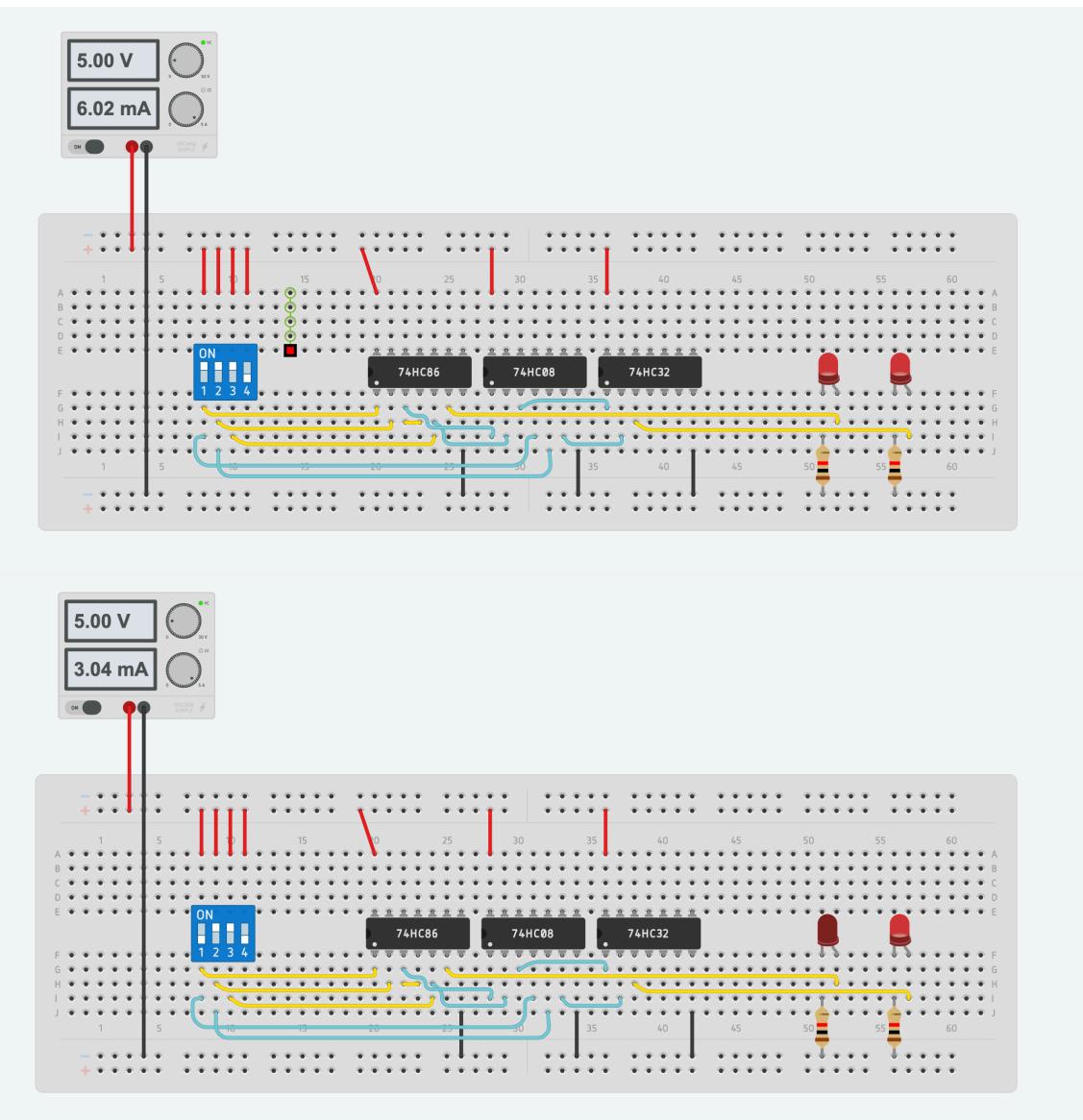
8- CIRCUITO SOMADOR COMPLETO DE 1 BIT

A) TINKERCAD

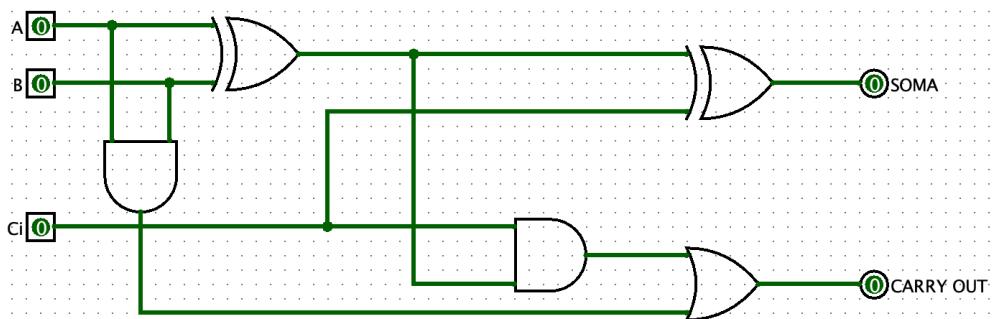


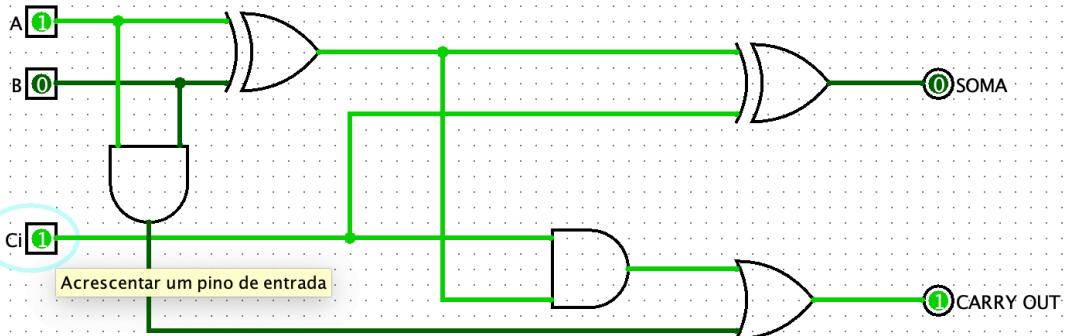
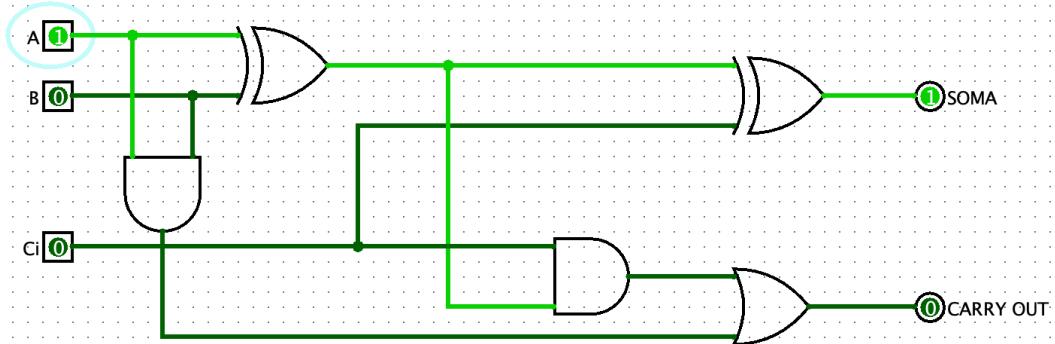
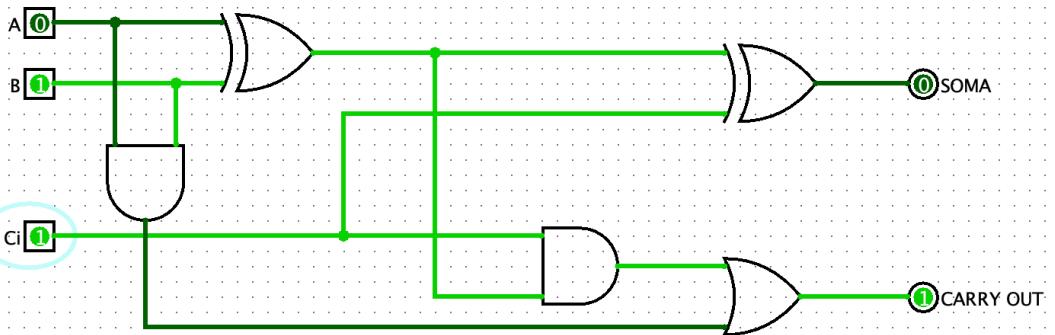
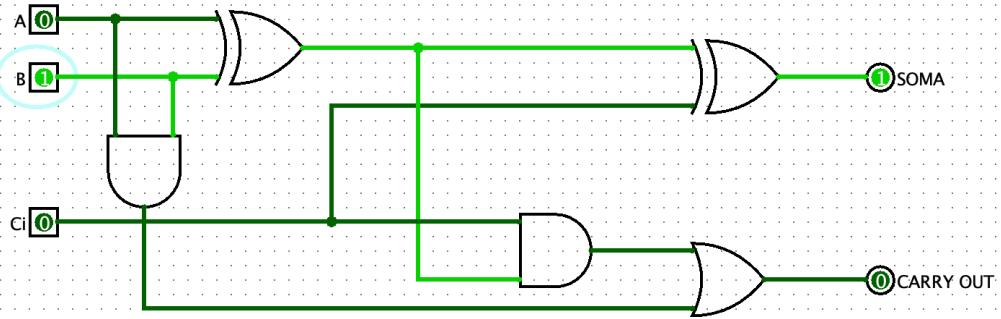


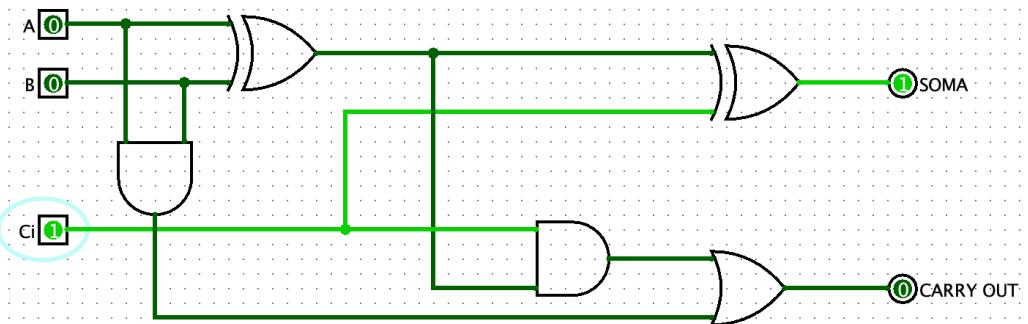
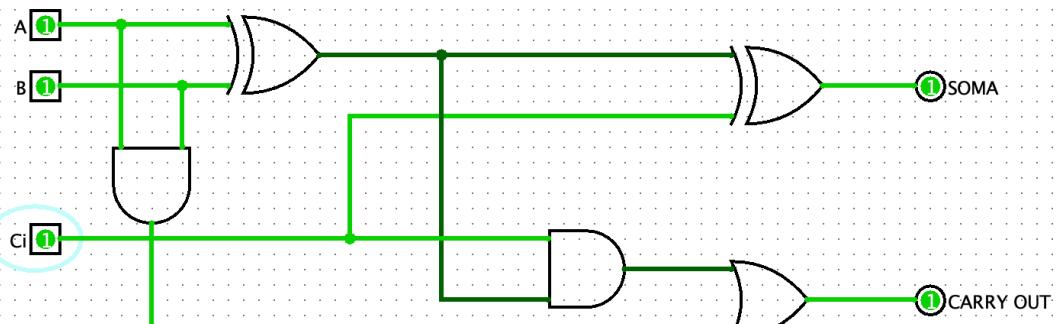
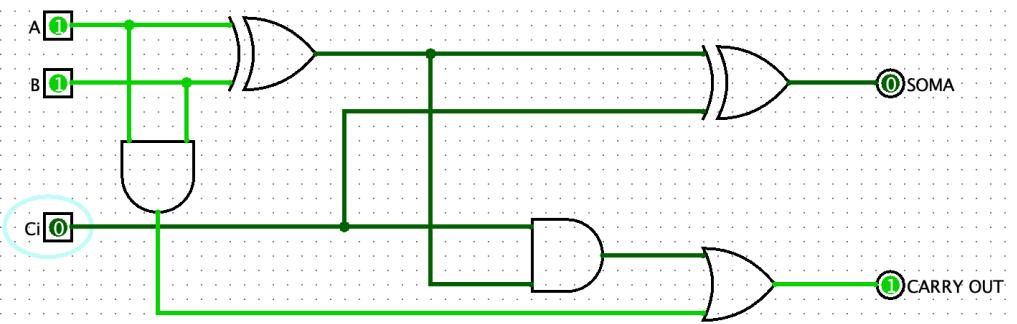




B) LOGISIM:





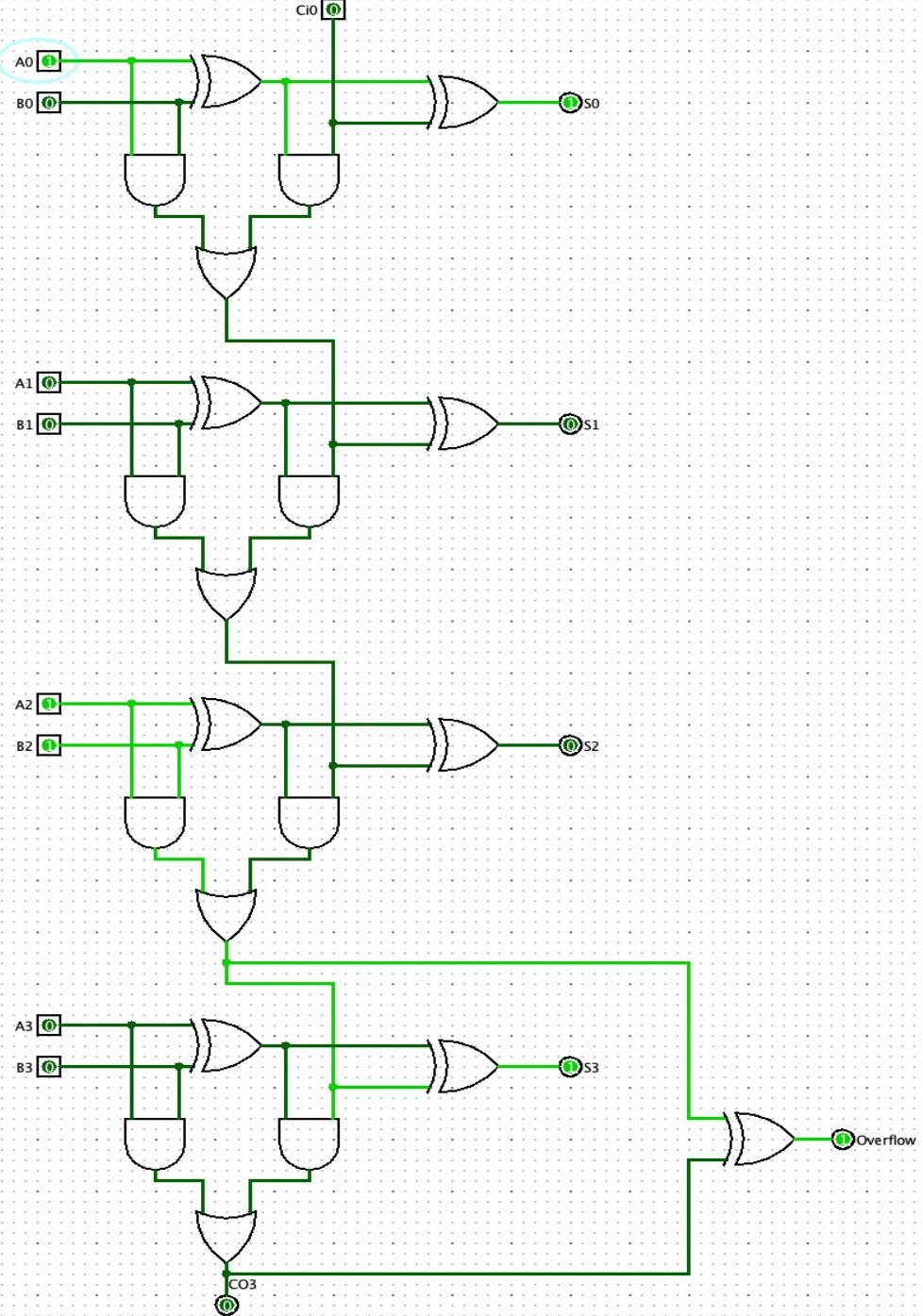


9 - TABELA VERDADE SOMADOR COMPLETO DE 1 BIT

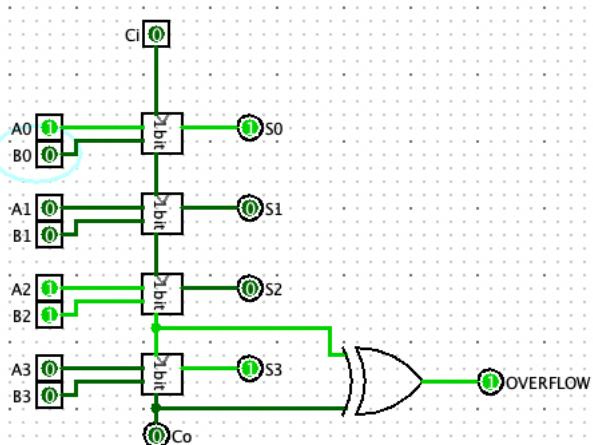
A	B	Ci	SOMA	CARRYOUT
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

10-SOMADOR DE 4 BITS

Explicação: O somador de 4 bits une 4 somadores completos de 1 bit. O primeiro soma A0 com B0, iniciando com C10 (Carry In) igual a 0, gerando S0 (Soma) e C00 (Carry Out), onde C00 torna-se C11 para o próximo somador. Assim, o segundo somador processa A1, B1, e C11, produzindo S1 e C12. O processo se repete até o quarto somador, garantindo a propagação do carry através dos somadores, permitindo a soma correta dos bits A e B.



SOMA 5 + 4. Dois últimos dígitos da minha matrícula.



SOMA 5 + 4. Dois últimos dígitos da minha matrícula.

PERGUNTA 2:

O problema de tempo associado a esse tipo de somador é o atraso na propagação do carry através das portas lógicas. No somador de 4 bits, o carry deve propagar-se de um bit para o próximo, começando do bit menos significativo até o bit mais significativo. Esse atraso na propagação do carry é cumulativo, cada bit tem que esperar pelo resultado do bit anterior antes que possa concluir a sua própria operação de soma.

PERGUNTA 3:

O tempo necessário para a computação de uma soma e do vai um em um somador de 4 bits é de 90ms, considerando um atraso médio de cada porta lógica de 10ms.

Bit 0 -> 30ns
 Bit 1 -> 20ns
 Bit 2 -> 20ns
 Bit 3 -> 20ns
 Tempo total -> 90ns

PERGUNTA 4:

Para um somador de 32 bits seria necessário dois somadores de 16 bits, ou seja, seria necessário 8 somadores de 4 bits, pois cada somador de 16 bits é formado por 4 somadores de 4 bit. Além disso, uma lógica de propagação de carry para conectar os carry out e carry in de cada somador.

PERGUNTA 5:

Bit 0 > 30ms

Bit 1 a 31 -> 20ms

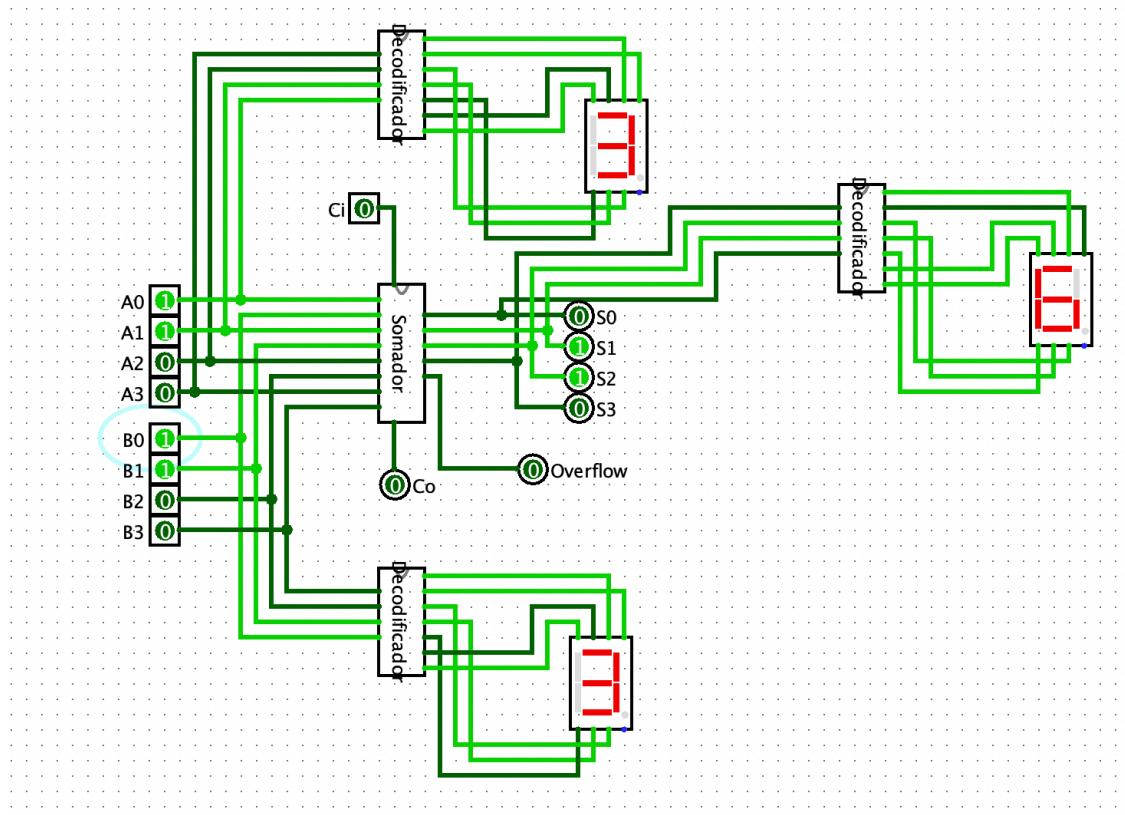
$$T = 30\text{ms} + (20\text{ms} \times 31) = 650\text{ns}.$$

$$\text{Frequência} = 1/T = 1/650\text{ns} = (10^8)/65 \text{ Hz}$$

PERGUNTA 6:

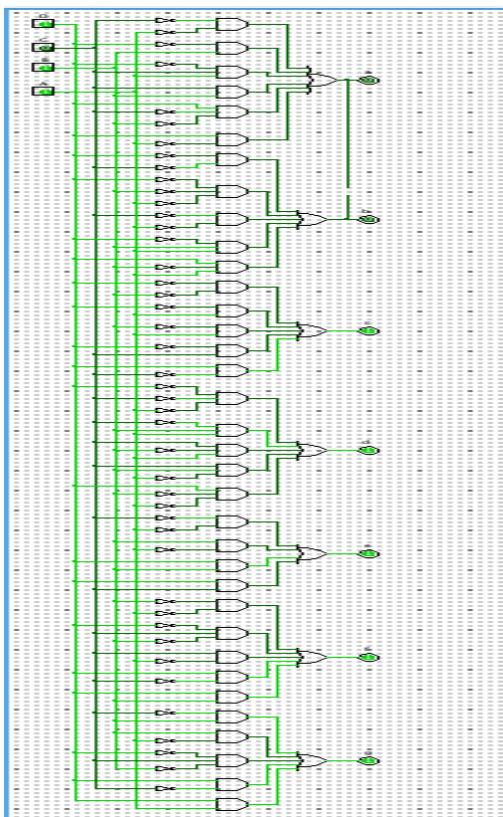
Uma maneira de acelerar a soma é o **CLA(Carry-Lookahead Adders)**, pois é uma tecnologia capaz de calcular os bits de transporte(carry) de forma rápida e paralela, antecipando os carries que cada bit vai gerar sem esperar pelo cálculo sequencial dos bits anteriores, portanto reduzindo o tempo total necessário para a soma.

CALCULADORA DE 4 BITS:



- Decodificador (subcircuito):

D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	1	1	1	1	1	1	0
0	0	0	1	0	1	1	0	0	0	0
0	0	1	0	1	1	0	1	1	0	1
0	0	1	1	1	1	1	1	0	0	1
0	1	0	0	0	1	1	0	0	1	1
0	1	0	1	1	0	1	1	0	1	1
0	1	1	0	1	0	1	1	1	1	1
0	1	1	1	1	1	1	0	0	0	0
1	0	0	0	1	1	1	1	1	1	1
1	0	0	1	1	1	1	0	0	1	1
1	0	1	0	1	1	1	0	1	1	1
1	0	1	1	0	0	1	1	1	1	1
1	1	0	0	1	0	0	1	1	1	0
1	1	0	1	0	1	1	1	1	0	1
1	1	1	0	1	0	0	1	1	1	1
1	1	1	1	1	0	0	0	1	1	1



- Somador 4 bit (subcircuito):

