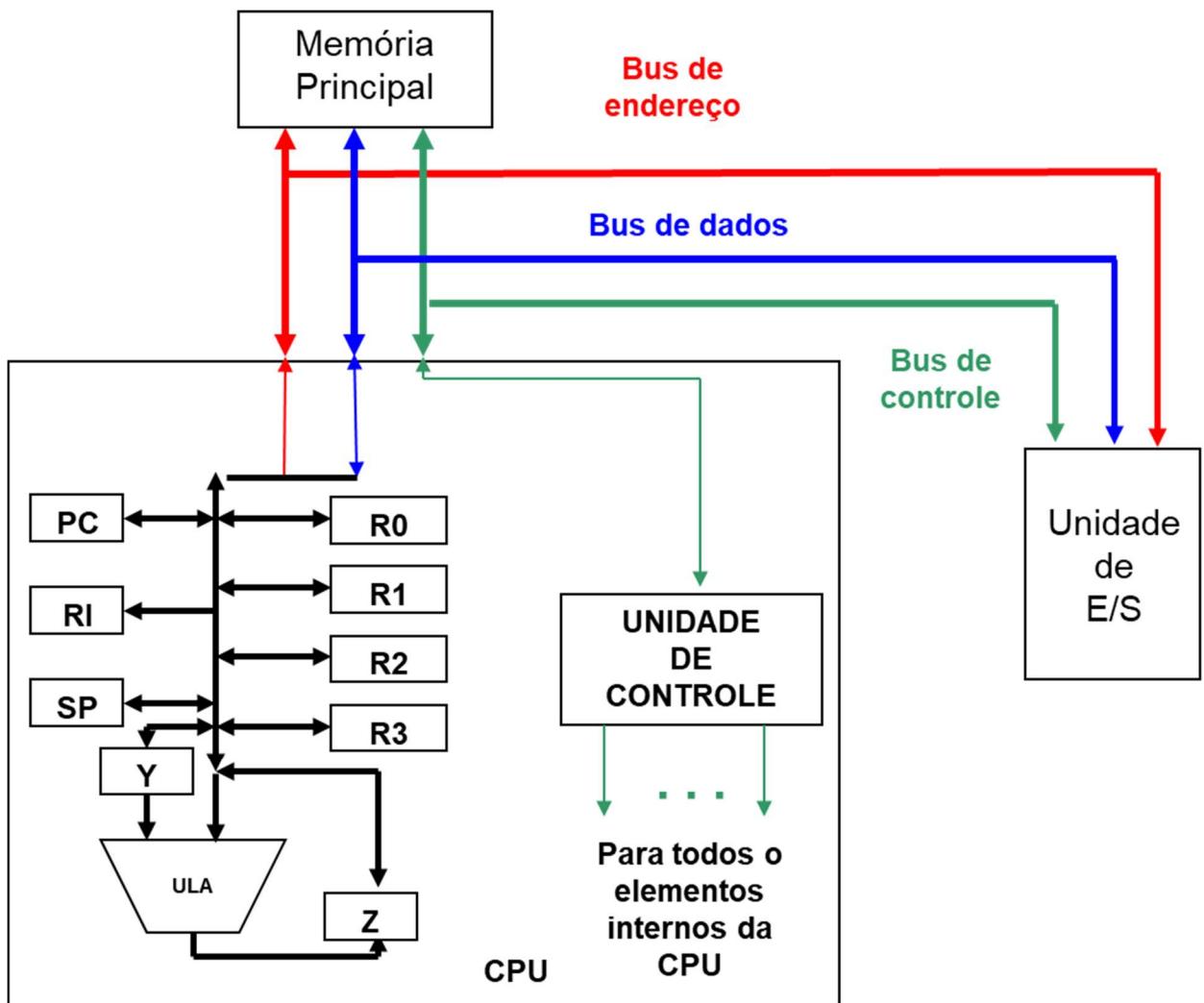


CPU HIPOTÉTICA 2



CONJUNTO DE INSTRUÇÕES

Mnemônico	Operandos	Opcode	Significado
Instruções de Movimentação de Dados			
MOV	Reg1,Reg2	0000	Reg1 \leftarrow Reg2
MOV	Reg,imed	1000	Reg \leftarrow imed
MOV	Reg,[end]	1001	Reg \leftarrow MEM[end]
MOV	[end],Reg	1010	MEM[end] \leftarrow Reg
Instruções Aritméticas e Lógicas			
ADD	Reg1,Reg2	0001	Reg1 \leftarrow Reg1 + Reg2
ADD	Reg,imed	1011	Reg \leftarrow Reg + imed
SUB	Reg1,Reg2	0010	Reg1 \leftarrow Reg1 - Reg2
SUB	Reg,imed	1100	Reg \leftarrow Reg - imed
AND	Reg1,Reg2	0011	Reg1 \leftarrow Reg1 \wedge Reg2
AND	Reg,imed	1101	Reg \leftarrow Reg \wedge imed
OR	Reg1,Reg2	0100	Reg1 \leftarrow Reg1 \vee Reg2
Instruções de Manipulação de Pilha			
PUSH	Reg	0101	SP-- , MEM[SP] \leftarrow Reg
POP	Reg	0110	Reg \leftarrow MEM[SP], SP++
Instruções de Controle de Fluxo de Execução			
JMP	end	1110	PC \leftarrow end
CALL	end	1111	SP-- , MEM[SP] \leftarrow PC , PC \leftarrow end
RET	---	0111	PC \leftarrow MEM[SP] , SP++

Mostrar o ciclo de execução de instruções para todas as instruções do ISA da CPU Hipotética 2 – ENTREGAR PELO CANVAS

- 1) MOV R1,R0
- 2) MOV R2,16
- 3) MOV R3,[4]
- 4) MOV [4],R2
- 5) ADD R1,R2
- 6) AND R0,10
- 7) JMP 6
- 8) PUSH R2
- 9) POP R3
- 10) CALL 3
- 11) RET