

# Projeto de circuito

MAC0329 – Álgebra booleana e aplicações (DCC / IME-USP — 2019)

- Todas as etapas do projeto deverão ser feitas com o *Logisim* (<http://www.cburch.com/logisim/>) –
- O projeto poderá ser feito em grupo de até três pessoas –

## Parte 2: ULA – entrega no PACA, até 18/05

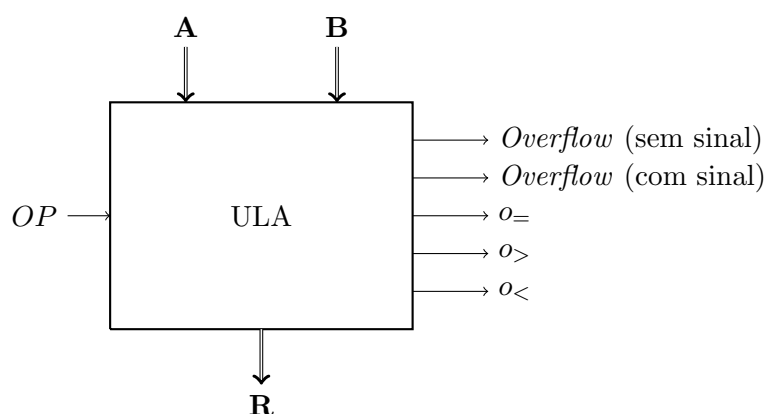
Nesta segunda etapa do projeto (Parte 2), o objetivo é a implementação de uma ULA simplificada, dando prosseguimento à etapa anterior. Na etapa anterior implementamos um circuito somador que realiza a adição de dois números de 8 *bits*. Além disso, o somador foi utilizado para realizar tanto a adição como a subtração, e os *carries* por ele devolvidos serviram para detectar *overflow* para as interpretações com sinal e sem sinal dos números operados.

Nesta etapa construiremos um comparador que, juntamente com o somador, formarão a nossa ULA. A nossa ULA é simplificada pois será capaz de realizar apenas duas operações aritméticas (adição e subtração) e comparações de magnitude.

## 1 Especificação da ULA a ser implementada

**ULA** é a contração de Unidade Lógico-aritmética. Ela é a parte da CPU que é responsável por executar as operações aritméticas e lógicas. Em nosso projeto, a ULA consistirá do circuito somador já implementado mais um circuito comparador de magnitudes.

O esquema da ULA deve seguir o seguinte leiaute:



Neste diagrama,

- **A** e **B** são os operandos, ambos de 8 *bits*;
- **OP** é um *bit* para indicar o tipo de operação: se 0, deve ser calculada a adição  $\mathbf{A} + \mathbf{B}$  e se 1 deve ser calculada a subtração  $\mathbf{A} - \mathbf{B}$ ; a comparação será sempre calculada;
- **R** é o resultado da operação (8 *bits*);
- “*overflow* sem sinal” é 1 *bit*: se 1, indica que a operação calculada, interpretando-se os números como sem sinal, resultou em *overflow*;

- “*overflow* com sinal” é 1 *bit*: se 1, indica que a operação calculada, interpretando-se os números como com sinal, resultou em *overflow*.
- $o_{=}$  é 1 *bit*: seu valor deve ser 1 se e somente se  $\mathbf{A} = \mathbf{B}$ , na interpretação sem sinal;
- $o_{>}$  é 1 *bit*: seu valor deve ser 1 se e somente se  $\mathbf{A} > \mathbf{B}$ , na interpretação sem sinal;
- $o_{<}$  é 1 *bit*: seu valor deve ser 1 se e somente se  $\mathbf{A} < \mathbf{B}$ , na interpretação sem sinal.

As saídas  $o_{=}$ ,  $o_{>}$  e  $o_{<}$  devem estar compatíveis com as entradas correntes ( $\mathbf{A}$  e  $\mathbf{B}$ ), não importando se a operação indicada na entrada  $OP$  é adição ou subtração. Além disso, faremos um comparador que funciona apenas para a interpretação sem sinal, para simplificar os circuitos.

## 2 Modularização

De forma similar ao EP1, organize o circuito em módulos, cada módulo correspondendo a um subcircuito. Neste sentido, além do circuito somador que fizemos na etapa 1, agora teremos o circuito comparador que também deve ser modularizado, e a ULA que será composta pelo circuito somador e pelo circuito comparador. Assim, seu EP deverá ter ao menos os seguintes subcircuitos:

- **somador** e **somabits**, como no EP1
- **comparador** e seus subcircuitos, se for o caso; as entradas do comparador devem ser dois números de 8 *bits*,  $\mathbf{A}$  e  $\mathbf{B}$ , e as saídas deverão ser como os *flags*  $o_{=}$ ,  $o_{>}$  e  $o_{<}$  da ULA, especificados acima
- **ULA**, como especificado acima
- **main**, para testar a ULA (deve ser possível alterar as entradas  $\mathbf{A}$  e  $\mathbf{B}$ , e a operação a ser realizada – adição ou subtração). A cada vez que ou  $\mathbf{A}$  ou  $\mathbf{B}$  são alterados, as saídas  $\mathbf{R}$ , “*overflow* (sem sinal)”, “*overflow* (com sinal)”,  $o_{=}$ ,  $o_{>}$  e  $o_{<}$ , devem ficar com valores consistentes com as entradas correntes.

## 3 Entrega e avaliação

Entregar via PACA um arquivo `ula.circ`, contendo os circuitos descritos acima.

Serão avaliados os seguintes aspectos:

- correteza dos circuitos
- aderência dos circuitos à organização proposta, incluindo a localização dos pinos de entrada e saída
- clareza na organização geral (identificação da tarefa e membros do grupo, rótulos nos pinos de entrada e saída). Se desejar, entregue um documento à parte, com as informações que ajudem a entender a lógica dos circuitos
- cumprimento do prazo