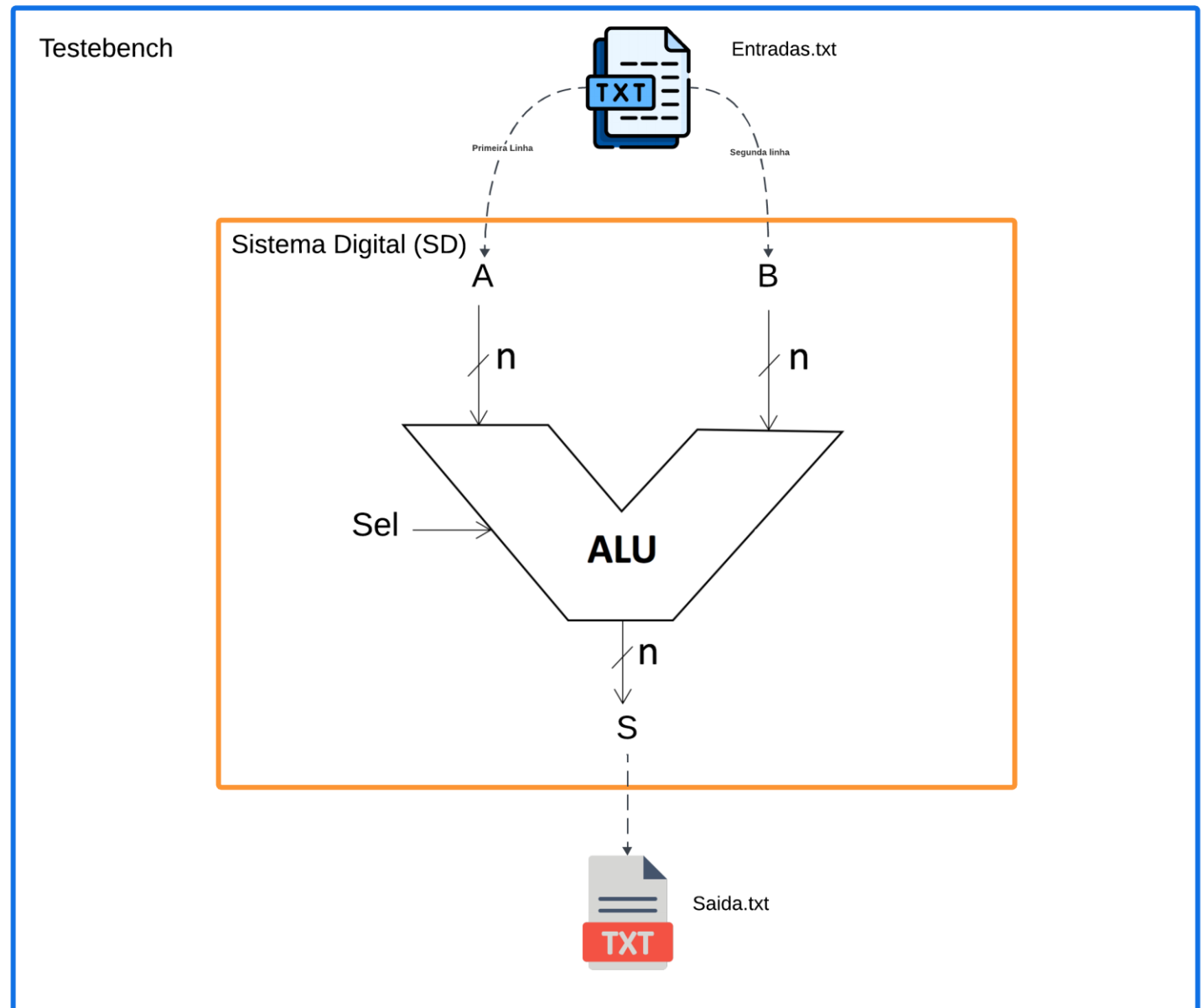
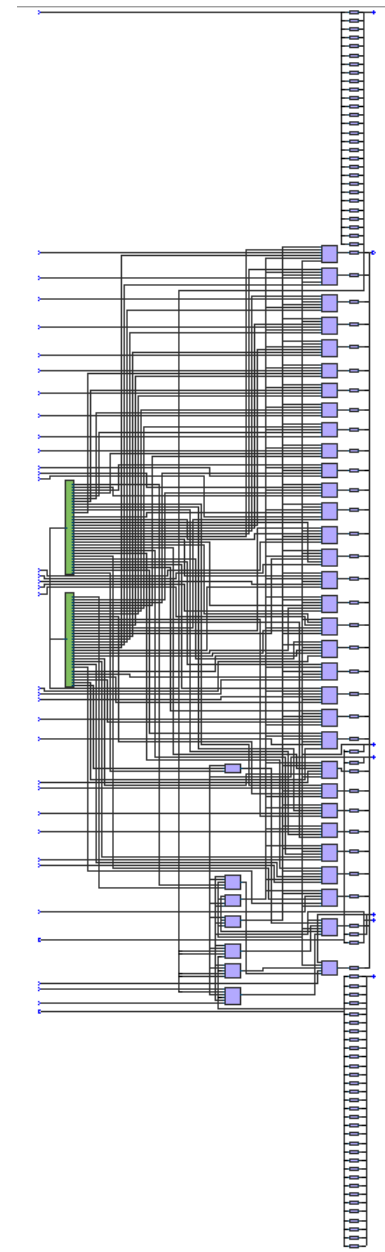


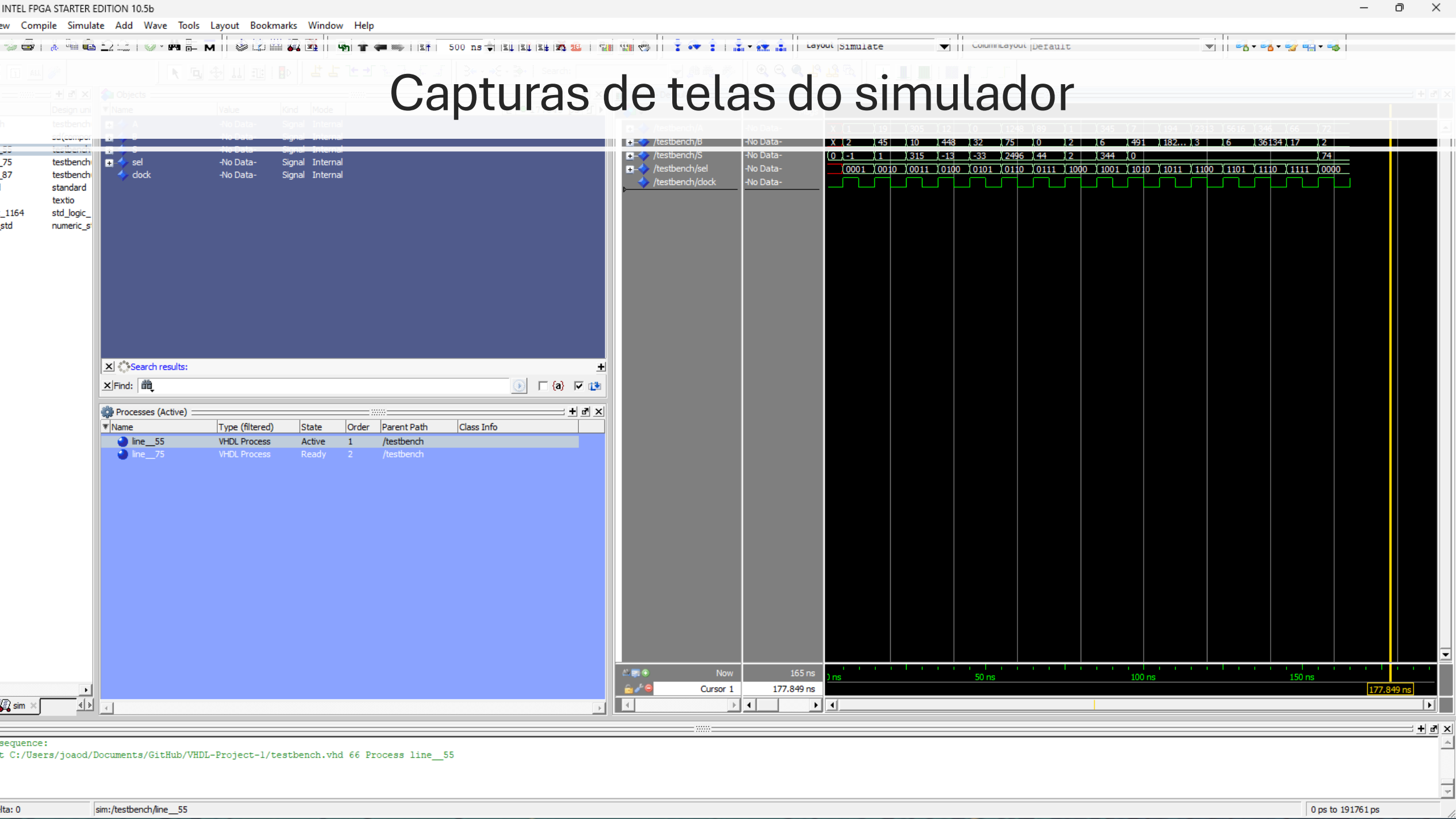
## Projeto 1 - Unidade Lógica Aritmética (ALU)

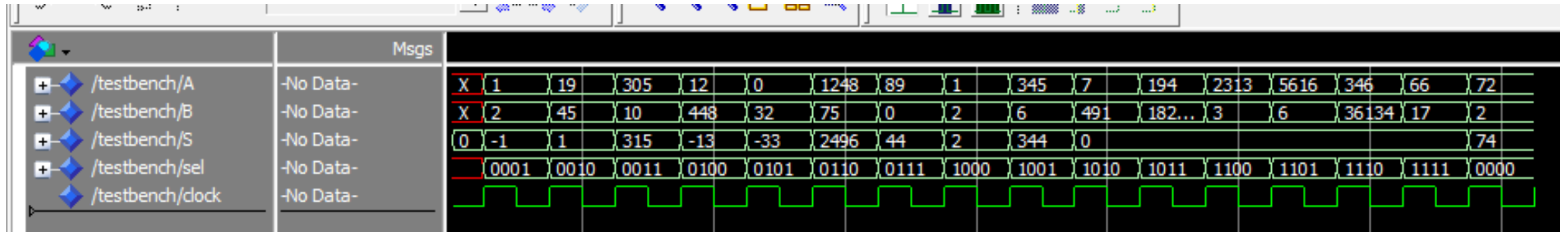
# Diagrama de blocos do sistema projetado




# Diagrama de blocos do sistema projetado







Capturas de telas  
do simulador



## Resultado gerado nos arquivos

- Todas as operações tiveram os resultados esperados obtidos com sucesso, porém as operações indefinidas ainda continuam a ocorrer por conta de a cada pulso do Clock temos um incremento na entrada do sel.

```
1
2
19
45
305
10
12
448
0
32
1248
75
89
0
1
2
345
6
7
491
194
1823841
2313
3
5616
6
346
36134
66
17
72
2
1234
```

```
0 0000
-1 0001
1 0010
315 0011
-13 0100
-33 0101
2496 0110
44 0111
2 1000
344 1001
0 1010
0 1011
0 1100
0 1101
0 1110|
0 1111
```

Dados de  
entrada e  
saída