

Aluno: João Victor Walcacer Giani

Professora: Aldriene Silva

Disciplina: Organização de Computadores

Data: 21/08/2024

1. Resposta: **Letra c)**

2. Resposta: **Letra d)**

3. Resposta: **Letra a)**

4. Resposta: Letra a)

5. Resposta:

Certo. O pipeline é uma técnica que divide o processamento de instruções em estágios, permitindo que várias instruções sejam executadas em paralelo.

Errado. O processamento superescalar refere-se à execução de múltiplas instruções em um único ciclo de clock, não necessariamente envolvendo vários processadores.

Errado. Os processadores x86 são CISC, mas não necessariamente “puros”. Eles têm características de CISC e RISC (Reduced Instruction Set Computer).

Certo. A arquitetura RISC simplifica o conjunto de instruções para melhorar o desempenho, e os processadores RISC geralmente têm menos registradores do que os CISC.

Certo. O RAID combina vários discos rígidos para melhorar a confiabilidade e o desempenho do armazenamento.

---

6) Resposta: **d) do processador RISC**

7) Resposta: Letra d)

8) Resposta: Letra a) I, apenas

9) Resposta: Letra a)

10) Resposta: Letra c)

11) Resposta: Letra e)

12) Resposta: Letra e)

13) Resposta: Letra c)

14) Resposta: Letra e)

15) Resposta: Letra d)

16) Resposta:

**[51]** Correto. RISC usa a arquitetura load/store, com operandos em registradores.

**[52]** Correto. RISC tem muitos registradores de propósito geral e poucos de propósito específico.

**[53]** Incorreto. CISC tem instruções de tamanhos variados e geralmente leva mais ciclos de clock, o que dificulta o pipelining.

**[54]** Correto. CISC busca reduzir o código Assembly para realizar tarefas com um conjunto mais rico de instruções.

**[55]** Correto. RISC é eficiente para operações em ponto flutuante, mas CISC também pode ser adequado para tarefas simples como planilhas eletrônicas.

17) História e evolução: Apresente uma linha do tempo com marcas importantes na evolução de ambas as arquiteturas.

Resposta:

#### **1970s**

- **1972:** Lançamento do **Intel 4004**, o primeiro microprocessador, baseado em arquitetura CISC.
- **1978:** Lançamento do **Intel 8086**, um processador CISC de 16 bits.

#### **1980s**

- **1981:** Introdução do **IBM PC**, que usava o processador CISC Intel 8088.
- **1984:** Lançamento do **Motorola 68000**, um processador CISC popular em computadores pessoais e estações de trabalho.
- **1985:** Introdução do **RISC I** pela Universidade da Califórnia, Berkeley, marcando o início da arquitetura RISC.
- **1986:** Lançamento do **Intel 80386**, um processador CISC de 32 bits.
- **1989:** Lançamento do **ARM1**, o primeiro processador da arquitetura RISC ARM.

## 1990s

- **1991:** Introdução do **PowerPC 601**, um processador RISC desenvolvido pela Apple, IBM e Motorola.
- **1993:** Lançamento do **Pentium**, um processador CISC da Intel com desempenho melhorado.
- **1994:** Lançamento do **DEC Alpha 21064**, um processador RISC de 64 bits.

## 2000s

- **2001:** Lançamento do **Intel Pentium 4**, um processador CISC com melhorias em desempenho e tecnologia Hyper-Threading.
- **2005:** Lançamento do **Apple MacBook Pro** com processador **Intel Core Duo**, substituindo a arquitetura PowerPC.

## 2010s

- **2011:** Introdução do **ARM Cortex-A15**, um processador RISC com avanços em desempenho e eficiência.
- **2017:** Lançamento do **Intel Core i7-8700K**, um processador CISC com 6 núcleos e 12 threads.

## 2020s

- **2020:** Apple anuncia a transição para processadores **Apple Silicon M1**, baseados em arquitetura RISC ARM, destacando a evolução dos processadores RISC em dispositivos modernos.

18) Qual a vantagem e a desvantagem das arquiteturas RISC e CISC:

Resposta:

### Arquitetura RISC:

- **Vantagem:**
  - **Simplicidade das Instruções:** Instruções simples e de tamanho fixo permitem execução rápida e eficiente, facilitando o uso de técnicas de otimização como o pipelining.
- **Desvantagem:**
  - **Código mais Extenso:** Requer mais instruções para realizar operações complexas, resultando em código potencialmente mais longo.

### Arquitetura CISC:

- **Vantagem:**
  - **Código Compacto:** Instruções complexas e variadas podem reduzir o número total de instruções necessárias, resultando em código mais compacto.
- **Desvantagem:**
  - **Complexidade das Instruções:** Instruções variadas e complexas podem dificultar a implementação e a otimização do pipeline, levando a um desempenho potencialmente mais baixo.

19) Apresente estudos de caso e exemplos reais de processadores baseados em RISC e CISC.

Resposta:

### Estudos de Caso e Exemplos Reais:

#### Arquitetura RISC:

- **ARM Cortex-A Series:** Amplamente utilizada em smartphones, tablets e dispositivos embarcados. Exemplos incluem o **ARM Cortex-A53** e **Cortex-A72**. Destaca-se por sua eficiência energética e desempenho robusto.
- **IBM PowerPC:** Usado em servidores e sistemas embarcados. O **PowerPC 601**, por exemplo, foi utilizado em computadores Apple Power Macintosh.

#### Arquitetura CISC:

- **Intel x86 Series:** Inclui processadores como o **Intel Core i7** e o **Intel Pentium**. Usado em PCs e laptops, conhecido por seu conjunto de instruções complexo e compatibilidade com software legado.
- **AMD Ryzen:** Baseado na arquitetura x86-64, oferece desempenho avançado em desktops e servidores, combinando múltiplos núcleos e tecnologias de otimização para alta eficiência.