

Universidad Nacional de Rosario

FACULTAD DE CIENCIAS EXACTAS, INGENIERÍA Y AGRIMENSURA

EJERCICIOS TLA

Ingeniería de Software I

Autores:
Arroyo, Joaquín
Bolzan, Francisco

7 de agosto de 2023

Índice

1. Teoría	3
1.1. Ejercicio 1	3
1.2. Ejercicio 2	3
1.3. Ejercicio 3	3
1.4. Ejercicio 4	3
1.5. Ejercicio 5	4
1.6. Ejercicio 6	4
1.7. Ejercicio 7	4
1.8. Ejercicio 8	5
1.9. Ejercicio 9	5
1.10. Ejercicio 10	5
1.11. Ejercicio 11	5
1.12. Ejercicio 12	6
1.13. Ejercicio 13	6
2. Práctica	7
2.1. Ejercicio 1	7
2.2. Ejercicio 2	10
2.3. Ejercicio 3	11
2.4. Ejercicio 4	13
2.5. Ejercicio 5	15
2.6. Ejercicio 6	19
2.7. Ejercicio 7	21
2.8. Ejercicio 8	21
2.9. Ejercicio 9	22
2.10. Ejercicio 10	24

NOTA: Este pdf puede contener errores, no fue revisado a fondo, tenerlo en cuenta si va a ser utilizado. Las soluciones se realizaron desde un conocimiento prematuro sobre TLA y temas implicados, hasta con un conocimiento mas maduro, por esto se pueden encontrar errores y contradicciones entre ejercicios (Más que nada ejercicios de práctica).

1. Teoría

1.1. Ejercicio 1

Explique y ejemplifique las condiciones bajo las cuales equidad débil no es equivalente a equidad fuerte.

$WF(A)$ y $SF(A)$ no son equivalentes cuando existe algún evento externo tal que puede deshabilitar a A .

Dada una secuencia $VARIABLE\ q \in Seq\ VALOR$ y un evento $Add(p, v)$ (El proceso p agrega el valor v a q), donde:

$$Add(p, v) \hat{=} len(q) < N \wedge \dots$$

$WF(Add)$ y $SF(Add)$ no son equivalentes dado que para cualquier proceso p y valor v tal que se habilite $Add(p, v)$ en un momento dado este puede o bien deshabilitarse a si mismo, o bien ser deshabilitado por otro proceso $p' \neq p$ el cuál causa que q se quede sin espacio.

1.2. Ejercicio 2

Explique brevemente las ventajas de tener un lenguaje de especificación no tipado.

- Permite una mayor flexibilidad en la definición de variables y expresiones, lo que facilita la representación de modelos complejos sin la rigidez de los sistemas tipados.
- Al no preocuparse por la declaración de tipos, se puede centrarse en describir la lógica y el comportamiento del sistema de manera más concisa y clara, reduciendo la complejidad y facilitando la comprensión.
- Al evitar restricciones de tipos, se pueden expresar propiedades complejas y relaciones entre variables con mayor facilidad, lo que ayuda a describir sistemas de manera más completa.
- La ausencia de tipos puede simplificar el proceso de formalización y verificación de propiedades críticas del sistema.

1.3. Ejercicio 3

Explique y justifique el significado de la fórmula final de una especificación TLA.

En TLA las especificaciones tiene una forma final sintáctica restringida: $Init \wedge \Box[Next]_{vars} \wedge Fairness_{vars}$

En la especificación vale el inicio $Init$, vale siempre $Next$ admitiendo pasos intrascendentes sobre $vars$ y por último las leyes de equidad.

En nuestra especificación se parte desde un estado conocido el cuál vale, y de ahí en adelante los eventos posteriores tienen a su vez resultados esperados. Esto junto con las propiedades de equidad donde sean necesarias, garantizan las propiedades de *safety* en nuestra especificación.

Se espera que $Init$ restrinja el estado inicial, $Next$ restrinja los pasos que pueden ocurrir y $Fairness$ describa solo lo que eventualmente debe suceder.

1.4. Ejercicio 4

Explique y ejemplifique la forma de tener una cantidad ilimitada de instancias de un módulo en TLA+. Luego explique el significado formal de una expresión de la forma $\dots H(i)!Action\dots$ donde $H(i)$ es una instancia del módulo H y $Action$ es una de las acciones definidas en H .

La forma de tener una cantidad ilimitada de instancias de un módulo es a partir de la parametrización de instancias. Por ejemplo:

$$H(i) \hat{=} INSTANCE\ H$$

El significado formal de una expresión de la forma $\dots H(i)!Action\dots$ donde $H(i)$ es una instancia del módulo H y $Action$ es una de las acciones definidas en H es la siguiente:

Para cualquier símbolo $Action$ definido en el módulo H y cualquier expresión i , esto define $H(i)!Action$ a la fórmula igual a $Action$ con los reemplazos de variables correspondientes.

1.5. Ejercicio 5

Explique la contribución del concepto de máquina cerrada a la teoría de especificaciones de sistemas concurrentes.

Explicar que es una máquina cerrada, el porqué queremos obtener una máquina cerrada al especificar.

1.6. Ejercicio 6

Explique los conceptos de vitalidad, seguridad y equidad según se estudiaron en clase.

Las propiedades de **seguridad** (safety) postulan que nada malo puede pasar durante una ejecución del sistema. Toda propiedad de seguridad proscribire o prohíbe algo ‘malo’. Algunos ejemplos de propiedades de seguridad son: ausencia de abrazo mortal, corrección parcial, exclusión mutua y primero en llegar primero en ser atendido.

Generalmente esto se hace a partir de indicar las transiciones permitidas en el sistema, a partir de esto se indican los comportamientos permitidos y se prohíben implícitamente todos los demás.

La definición formal de seguridad es la siguiente: S es una propiedad de seguridad respecto de E si se verifica lo siguiente: $e \notin S$ sii $\exists n \in \mathbb{N} : \forall t \in E^\infty : e_n \circ t \notin S$ para toda $e \in E^\infty$.

Las propiedades de **vitalidad** (liveness) estipulan que algo ‘bueno’ ocurrirá durante la ejecución del sistema. Toda propiedad de vitalidad asegura que algo eventualmente ocurrirá en el sistema. Algunos ejemplos de propiedades de vitalidad son: ausencia de inanición, terminación y garantía de servicio.

Una propiedad de vitalidad indica los estados que obligatoriamente deberán alcanzarse durante una ejecución.

La definición formal de vitalidad es la siguiente: L es una propiedad de vitalidad respecto de E si se verifica lo siguiente: $\forall e \in E^* : \exists t \in E^\infty e \circ t \in L$

Las propiedades de **equidad** (fairness) son una clase de propiedades de vitalidad que tienen una forma muy particular. Existen dos versiones de equidad: débil (weak fairness) y fuerte (strong fairness).

La transición de estados A verifica weak fairness sii: $WF(A) \hat{=} \Diamond \Box enabled(A) \Rightarrow \Box \Diamond A$.

La transición de estados A verifica strong fairness sii: $SF(A) \hat{=} \Box \Diamond enabled(A) \Rightarrow \Box \Diamond A$.

Observar que la diferencia entre las dos fórmulas se da en el antecedente: en WF se pide que a partir de cierto punto A esté siempre habilitada mientras que en SF es suficiente con que A esté habilitada en infinitos estados aunque puede no estarlo de forma continua. En cualquiera de los dos casos se exige que A sea ejecutada infinitas veces.

1.7. Ejercicio 7

Describa formalmente con cierto detalle la semántica de una especificación TLA de la forma:

$$Init \wedge \Box [Op_1 \vee Op_2]_v \wedge WF_v(Op_1)$$

En TLA las especificaciones tienen una forma sintáctica restringida: $Init \wedge \Box [Next]_{vars} \wedge Fairness_{vars}$. En este caso, $Next = Op_1 \vee Op_2$, $vars = v$ y $Fairness_{vars} = WF_v(Op_1)$.

- $Init$ es el estado inicial del sistema.
- $Op_1 \vee Op_2$ es la disyunción de las acciones permitidas en el sistema.

- $\Box[Op_1 \vee Op_2]_v$ representa que la disyunción entre Op_1 y Op_2 siempre está permitida en el sistema, y se admiten pasos intrascendentes sobre las variables v .
- $WF_v(Op_1) = \Diamond \Box enabled(Op_1) \Rightarrow \Box \Diamond Op_1$ donde $enabled(Op_1)$ significa que valen las condiciones previas de Op_1 .

Se espera que *Init* restrinja el estado inicial, *Next* restrinja los pasos que pueden ocurrir y *Fairness* describa solo lo que eventualmente debe suceder.

1.8. Ejercicio 8

1. Respecto del lenguaje TLA escriba el significado formal de $\Box[A]_v$ con respecto a una ejecución, donde A es una acción y v es una variable.
2. Explique la razón por la cual Lamport sugiere escribir la vitalidad de un sistema con fórmulas de equidad.

1. $\Box[A]_v$ significa que la acción A esta siempre permitida en el sistema, y se admiten pasos intrascendentes sobre las variables v . Esto quiere decir, que puede haber un paso- A sin que se modifiquen todas las variables involucradas en el estado.

$$\Box[A]_v = \forall i \in Nat : A(e(i), e(i+1)) \vee e(i)(v) = e(i+1)(v)$$

2. Una propiedad de vitalidad no debería agregar restricciones a un sistema, para ellos están las propiedades de seguridad. Sin embargo, si se admiten propiedades de vitalidad arbitrarias, estas pueden agregar restricciones al sistema. Es por esto, que Lamport sugiere escribir la vitalidad de un sistema con fórmulas de equidad, para así evitar el conflicto explicado anteriormente.

1.9. Ejercicio 9

Explique la incidencia del teorema Alpern-Schneider en el lenguaje de especificación TLA.

El teorema dice que: Toda propiedad P es el resultado de la intersección de una propiedad de seguridad (safety) con una propiedad de vitalidad (liveness).

Como los sistemas también están caracterizados como conjuntos de ejecuciones, el teorema implica que todo sistema puede expresarse como la intersección de una propiedad de seguridad (safety) con una propiedad de vitalidad (liveness).

(Explicar el porque en realidad se usa fairness en lugar de liveness)

1.10. Ejercicio 10

Indique, justificando su respuesta, todos los conceptos teóricos importantes que utiliza Lamport en TLA+ para definir el lenguaje. Por ejemplo, el teorema de Alpern-Schneider.

Lógica temporal, Estado, Vitalidad, Seguridad, Máquina cerrada, Equidad, Teorema de Alpern-Schneider, Teorema de Abadi-Lamport.

1.11. Ejercicio 11

Explique y ejemplifique la diferencia entre *EXTENDS* e *INSTANCE* en TLA+.

EXTENDS permite utilizar todas las definiciones efectuadas en los módulos que se extienden. Excepto *BOOLEAN*, todos los demás "tipos" deben ser incluidos usando esta cláusula. Por ejemplo, *EXTENDS Naturals* extiende el módulo de los números naturales.

En cambio *INSTANCE* se utiliza para instanciar un determinado módulo, y renombrar algunas (o todas) sus variables. Por ejemplo, *INSTANCE Timer WITH time \leftarrow t1*. Esto instancia el módulo *Timer* y renombra la variable *time* por *t1*. Además permite la instanciación de módulos infinitos con la instanciación parametrizada.

1.12. Ejercicio 12

Defina formalmente el concepto de estado y explique por qué en TLA los estados son estados del universo y cuál es su utilidad en las especificaciones.

Sea Var el conjunto de todos los nombres posibles de variables y sea Val la colección de todos los valores que las variables pueden tomar (notar que algunos elementos de Val son $1, (2, 3), 4, a, 6, N$, etc.). Entonces el estado s se define como una función de Var en Val : $s : Var \rightarrow Val$.

Definir el concepto de estado de esta forma surge de la necesidad de poder especificar un sistema como la composición de las especificaciones de sub-sistemas o componentes. De esta forma, cualquier estado depende potencialmente de todas las variables posibles solo que cada componente especifica ciertas condiciones para algunas de las variables. Podemos decir que al definir el concepto de estado de esta forma estamos definiendo el estado de un universo discreto.

1.13. Ejercicio 13

Explique y ejemplifique el concepto de pasos intrascendentes.

El concepto de pasos de ejecución repetitivos (stuttering steps) está relacionado con la idea de dar la especificación de un sistema como la composición de las especificaciones de sub-sistemas o componentes.

Supongamos que tenemos dos máquinas M_1 y M_2 , se muestran algunas de sus ejecuciones:

(.! significa que . se repite hacia el infinito)

M_1 :

1. $\langle A! \rangle$
2. $\langle A, B! \rangle$
3. $\langle A, B, C! \rangle$
4. $\langle A, B, C, A! \rangle$

M_2 :

1. $\langle D! \rangle$
2. $\langle D, E! \rangle$
3. $\langle D, E, F! \rangle$
4. $\langle D, E, F, D! \rangle$

Consideremos el sistema M que resulta de componer M_1 y M_2 , algunas de sus ejecuciones son:

1. $\langle (A, D)! \rangle$
2. $\langle (A, D), (B, D)! \rangle$
3. $\langle (A, D), (B, D), (B, E)! \rangle$
4. $\langle (A, D), (B, D), (B, E), (C, E)! \rangle$

y hagamos la proyección de la última ejecución sobre M_1 :

$$P_{M_1}(\langle (A, D), (B, D), (B, E), (C, E)! \rangle) = \langle A, B, B, C! \rangle$$

El problema con esto es que esta no es una ejecución permitida por M_1 puesto que B se repite un número finito de veces en el medio de la ejecución (mientras que en todas las ejecuciones de M_1 , si B se repite, lo hace infinitas veces y al final de la ejecución). Por lo tanto, si tratamos de descubrir los componentes que componen M mirando sus ejecuciones, no llegaremos a las especificaciones de M_1 y M_2 .

Los pasos repetitivos (stuttering steps) permiten evitar esta inconsistencia. Entonces, definimos una ejecución de un cierto sistema M como el conjunto de sucesiones infinitas de estados que surgen de ejecutar las transiciones pero donde se admiten repeticiones finitas de estados llamadas pasos repetitivos. O sea que para la máquina M_1 las ejecuciones son (donde \cdot^* significa que \cdot puede repetirse un número finito de veces):

1. $\langle A! \rangle$
2. $\langle A^*, B! \rangle$
3. $\langle A^*, B^*, C! \rangle$
4. $\langle A^*, B^*, C^*, A! \rangle$

2. Práctica

2.1. Ejercicio 1

Tomado en: 2007.03.09.

Un brazo mecánico controlado digitalmente demora T_{ir} unidades de tiempo en ir de un extremo a otro pero el sistema debe detenerlo porque de lo contrario se dañaría el motor. Si durante su movimiento un operario pulsa un botón el sistema debe interrumpir el movimiento; si se vuelve a pulsar se lo debe reanudar, pero si no se pulsa el botón por segunda vez pasadas T_{det} unidades de tiempo desde la detención se lo debe mover en sentido contrario por el mismo tiempo que se lo movió hasta la detención. Cuando el brazo llega a cualquiera de los extremos debe permanecer allí a lo sumo T_{ext} unidades de tiempo luego de lo cual debe regresar (esto mismo vale para el estado inicial del sistema).

Especifique en TLA⁺ el conocimiento de dominio y la especificación de los requerimientos anteriores. Escriba las designaciones correspondientes.

- T_i es el tiempo que demora el brazo en ir de un extremo al otro.
- T_d es el máximo que puede estar el brazo detenido.
- T_e es el máximo que puede estar el brazo en un extremo.
- Se oprime el botón \approx Push. EC, S
- El brazo se empieza a mover \approx StartMoving. EC, S
- El brazo llegó a un extremo \approx Ext. MC, S
- Se frena el brazo con el botón \approx Stop. EC, S
- El brazo estuvo T_d unidades de tiempo detenido, por lo que empieza a volver. *Combeack*. MC, S
- Se presiona el botón y se reanuda el movimiento del brazo \approx Resume. EC, S

MODULE – *DK_Boton*

EXTENDS *Naturals*

VARIABLES *pressed*

BotonTypeInv $\hat{=}$ *pressed* $\in \{0, 1\}$

BotonInit $\hat{=}$ *pressed* = 0

Push $\hat{=}$ \vee *pressed* = 0 \wedge *pressed'* = 1

\vee *pressed* = 1 \wedge *pressed'* = 0

BotonSpec $\hat{=}$ *BotonInit* \wedge $\Box[Push]_{pressed}$

EXTENDS *Naturals*VARIABLES *position, goingto, lastgoingto, pressed, running, time, limit, now, state*CONSTANTS T_d, T_e, T_i ASSUME $T_d, T_e, T_i \in \text{Nat} \wedge T_d > 0 \wedge T_e > 0 \wedge T_i > 0$ $\text{Positions} \triangleq \{\overline{\text{left}}, \overline{\text{right}}\}$ $\text{Directions} \triangleq \{\overline{\text{none}}, \overline{\text{left}}, \overline{\text{right}}\}$ $\text{States} \triangleq \{\overline{\text{ir}}, \overline{\text{ext}}, \overline{\text{det}}, \overline{\text{resume}}, \overline{\text{comeback}}\}$ $\text{Boton} \triangleq \text{INSTANCE } \text{DK_Boton}$ $\text{Timer} \triangleq \text{INSTANCE } \text{SuperTimer}$ $\text{TypeInv} \triangleq \text{position} \in \text{Positions} \wedge \text{goingto}, \text{lastgoingto} \in \text{Directions} \wedge \text{state} \in \text{States}$
 $\wedge \text{Boton!TypeInv} \wedge \text{Timer!TypeInv}$ $\text{vars1} \triangleq \langle \text{position}, \text{goingto}, \text{lastgoingto}, \text{pressed}, \text{running}, \text{time}, \text{limit}, \text{state} \rangle$ $\text{vars2} \triangleq \langle \text{position}, \text{goingto}, \text{lastgoingto}, \text{pressed}, \text{running}, \text{time}, \text{limit}, \text{state}, \text{now} \rangle$ $\text{Init} \triangleq \wedge \text{position} = \text{CHOOSE } p : p \in \{\overline{\text{left}}, \overline{\text{right}}\}$ $\wedge \text{goingto} = \text{lastgoingto} = \overline{\text{none}}$ $\wedge \text{state} = \overline{\text{ext}}$ $\wedge \text{Boton!Init} \wedge \text{Timer!Init}$ $\text{SetTimeExt} \triangleq \text{state} = \overline{\text{ext}} \wedge \text{running} = \overline{\text{no}} \wedge \text{Timer!SetStart}(T_e)$ $\text{StartMoving} \triangleq \text{Timer!Timeout} \wedge \text{state} = \overline{\text{ext}}$ $\wedge (\text{StartMoving1} \vee \text{StartMoving2})$ $\wedge \text{state}' = \overline{\text{ir}}$ $\wedge \text{UNCHANGED}(\text{position}, \text{goingto}, \text{lastgoingto}, \text{pressed})$ $\text{StartMoving1} \triangleq \wedge \text{position} = \overline{\text{left}}$ $\wedge \text{goingto}' = \text{lastgoingto}' = \overline{\text{right}}$ $\wedge \text{UNCHANGED}(\text{position}, \text{pressed}, \text{running}, \text{time}, \text{limit}, \text{state})$ $\text{StartMoving2} \triangleq \wedge \text{position} = \overline{\text{right}}$ $\wedge \text{goingto}' = \text{lastgoingto}' = \overline{\text{left}}$ $\wedge \text{UNCHANGED}(\text{position}, \text{pressed}, \text{running}, \text{time}, \text{limit}, \text{state})$ $\text{SetTimerIr} \triangleq \text{state} = \overline{\text{ir}} \wedge \text{running} = \overline{\text{no}} \wedge \text{Timer!SetStart}(T_i)$ $\text{Stop} \triangleq \wedge \text{Boton!Push} \wedge \text{state} = \overline{\text{ir}}$ $\wedge \text{Timer!Stop}$ $\wedge \text{goingto}' = \overline{\text{none}}$ $\wedge \text{state}' = \overline{\text{det}}$ $\wedge \text{UNCHANGED}(\text{position}, \text{lastgoingto})$ $\text{SetTimerDet} \triangleq \text{state} = \overline{\text{det}} \wedge \text{running} = \overline{\text{no}} \wedge \text{Timer!SetStart}(T_d)$ $\text{Resume} \triangleq \wedge \text{state} = \overline{\text{det}}$ $\wedge \text{Boton!Push}$ $\wedge \text{Timer!Stop}$ $\wedge \text{state}' = \overline{\text{resume}}$ $\wedge \text{UNCHANGED}(\text{position}, \text{goingto}, \text{lastgoingto})$ $\text{Comeback} \triangleq \wedge \text{state} = \overline{\text{det}}$ $\wedge \text{Timer!Timeout}$ $\wedge \text{state}' = \overline{\text{comeback}}$ $\wedge \text{UNCHANGED}(\text{position}, \text{goingto}, \text{lastgoingto}, \text{pressed})$ $\text{DoResume} \triangleq \wedge \text{state} = \overline{\text{resume}}$ $\wedge \text{Timer!SetStart}(T_i - (\text{now} - \text{time}))$ $\wedge \text{goingto}' = \text{lastgoingto}$ $\wedge \text{state}' = \overline{\text{ir}}$ $\wedge \text{UNCHANGED}(\text{position}, \text{lastgoingto}, \text{pressed})$ $\text{DoComeback} \triangleq \wedge \text{state} = \overline{\text{comeback}}$ $\wedge \text{Timer!SetStart}(\text{now} - \text{time})$ $\wedge \text{goingto}' = \text{IF } \text{lastgoingto} = \overline{\text{left}} \text{ THEN } \overline{\text{right}} \text{ ELSE } \overline{\text{left}}$ $\wedge \text{UNCHANGED}(\text{position}, \text{lastgoingto}, \text{pressed}, \text{state})$

$$\begin{aligned}
Ext &\hat{=} \wedge (state = \overline{ir} \vee state = \overline{comeback}) \\
&\quad \wedge Timer!Timeout \\
&\quad \wedge position' = goingto \\
&\quad \wedge goingto' = \overline{none} \\
&\quad \wedge state' = \overline{ext} \\
&\quad \wedge UNCHANGED \langle lastgoingto, pressed \rangle \\
Next &\hat{=} SetTimerExt \vee StartMoving \vee SetTimerIr \vee Stop \vee SetTimerDet \\
&\quad \vee Resume \vee Comeback \vee DoResume \vee DoComeback \vee Ext \\
Spec &\hat{=} Init \wedge \Box [Next]_{vars1} \wedge \\
&\quad WF (SetTimerExt \vee SetTimerIr \vee SetTimerDet \vee DoResume \vee DoComeback \vee Ext)_{vars2} \\
\hline
THEOREM \quad Spec &\Rightarrow \Box TypeInv
\end{aligned}$$

2.2. Ejercicio 2

Tomado en: 2008.08.08, 2010.07.30.

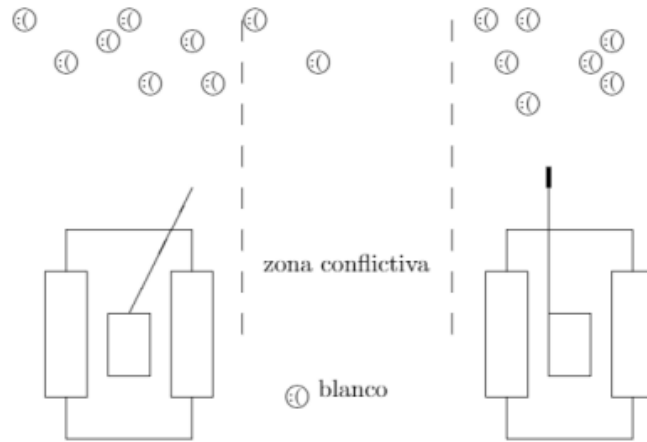
Se trata básicamente de que dos tanques en la misma zona de combate actúen coordinadamente en la selección y destrucción de blancos fijos. Cada tanque cuenta con un cañón, un sensor para detección de blancos por temperatura y una computadora de a bordo. El programa de a bordo, que consta de dos módulos funcionales A y B, se encarga de seleccionar blancos en base a los datos proporcionados por el sensor y a la cooperación con la computadora del otro tanque.

El módulo A comunica al módulo B la posición del blanco a partir de los datos crudos provistos por el sensor; la posición es el identificador universal para un blanco en la zona de combate. El módulo B se encarga de seleccionar los blancos en base a la posición y de mostrar a la tripulación los próximos blancos a destruir en el orden adecuado. La tripulación, leyendo estos datos, manejará el tanque y el cañón (es decir el sistema *no* conduce el tanque *ni* realiza los disparos).

Los dos tanques son jerárquicamente iguales; ninguno tiene prioridad sobre el otro para determinar la selección de blancos; ambos poseen una copia del módulo B en su sistema. En cada comunicación podrán determinar quién seleccionará un blanco en la zona conflictiva (ver la figura para mayores detalles).

La comunicación consta de dos mensajes. El iniciador de la comunicación le avisa al receptor que *no* puede encargarse del blanco en cuestión; el receptor puede aceptar el blanco o rechazarlo por tener más de *MAXTARGET* blancos seleccionados. Si el receptor acepta envía la respuesta correspondiente y luego lo ubica en su lista; si el receptor no acepta el blanco ambos lo reportan a la tripulación.

La funcionalidad se debe dividir en las siguientes acciones: recepción del blanco, clasificación del blanco (conflictivo o no), incorporación del blanco a la lista, actualización de la lista de blancos en pantalla, reporte de blanco no aceptado. La comunicación con el otro tanque es asíncrona.



Especifique en TLA⁺ el módulo funcional B del sistema que se describe arriba.

2.3. Ejercicio 3

Tomado en: 2010.02.12, 2015.07.10.

Cuando un cliente web solicita un archivo HTML a un servidor web la comunicación es asíncrona, es decir: un navegador solicita un archivo HTML, se corta la conexión y finalmente el servidor se comunica con el cliente, cuando puede satisfacer el pedido, para enviarle el archivo solicitado o el error apropiado.

También es asíncrona la comunicación cuando el cliente se autentica ante servidor: se envían los datos, se corta la conexión, el servidor verifica los datos, si son correctos registra al cliente y retorna el error apropiado.

Los archivos HTML que almacena el servidor pueden estar restringidos a ciertos clientes. Si este es el caso, el cliente que solicita uno de estos archivos debe estar autenticado y debe ser uno de los clientes autorizados a ver el archivo.

Por el contrario, cuando un cliente web desea enviarle un archivo al servidor la comunicación es asíncrona, aunque el servidor puede atender varios pedidos a la vez.

Un servidor web puede atender hasta M clientes simultáneamente.

Especifique en TLA^+ el servidor mencionado en el problema anterior.

- Un usuario u pide hacer login \approx Login(u). EC, S
- Un usuario u pide descargar el archivo $f \approx$ Download(u, f). EC, S
- Se procesan los pedidos de login \approx LoginReqs. MC, S
- Se procesan los pedidos de descargas \approx DownloadReqs. MC, S
- Un usuario uid pide subir un archivo fid con contenido f y permitido para los usuarios $u \approx$ Upload(uid, fid, u, f). EC, S
- Un usuario u deja de subir archivos \approx StopUpload(u). EC, S
- M es la cantidad máxima de usuarios que pueden subir archivos al mismo tiempo.
- Notify es la función subespecificada que notifica al usuario un error, o un mensaje con el archivo.
- Se inician la variable $users$ vacía, y se supone que existe una acción que registra a los usuarios. Esto debido a que si se inicia la variable como $files$, las condiciones del estilo de $u : UID, u \in DOMAIN\ users$ no tienen sentido.

MODULE – Servidor

EXTENDS *Naturals, Sequences*

CONSTANTS *M, UID, FID, FILE, MSG, Notify(–, –)*

ASSUME $M \in \text{Nat} \wedge M > 0 \wedge$

$\exists u : \text{UID}, m : \text{MSG} \cup \text{FILE} \bullet \text{Notify}(u, m) \in \text{Boolean}$

VARIABLES *users, files, loginReqs, downloadReqs, uploads*

TypeInv $\hat{=}$ $\wedge \text{users} \in [\text{UID} \rightarrow \{\overline{\text{login}}, \overline{\text{logout}}\}]$

$\wedge \text{files} \in [\text{FID} \rightarrow [u : \text{Seq UID}, f : \text{FILE}]]$

$\wedge \text{loginReqs} \in \text{Seq UID}$

$\wedge \text{downloadReqs} \in \text{Seq}[u : \text{UID}, f : \text{FID}]$

$\wedge \text{uploads} \in \text{Nat}$

NoFile $\hat{=}$ *CHOOSE* $f : f \notin \text{FILE}$

LoginErr $\hat{=}$ *CHOOSE* $m : m \in \text{MSG}$

DownloadErr $\hat{=}$ *CHOOSE* $m : m \in \text{MSG}$

UploadErr $\hat{=}$ *CHOOSE* $m : m \in \text{MSG}$

vars $\hat{=}$ $\langle \text{users}, \text{files}, \text{loginReqs}, \text{downloadReqs}, \text{uploads} \rangle$

Init $\hat{=}$ $\wedge \text{users} = \emptyset$

$\wedge \text{files} = [f \in \text{FID} \mapsto [u \mapsto \langle \rangle, f \mapsto \text{NoFile}]]$

$\wedge \text{loginReqs} = \langle \rangle \wedge \text{downloadReqs} = \langle \rangle$

$\wedge \text{uploads} = 0$

Login(u) $\hat{=}$ $\text{loginReqs}' = \text{loginReqs} \frown \langle u \rangle \wedge \text{UNCHANGED}(\text{users}, \text{files}, \text{downloadReqs}, \text{uploads})$

Download(u', f') $\hat{=}$ $\wedge \text{downloadReqs}' = \text{downloadReqs} \frown \langle [u \mapsto u', f \mapsto f'] \rangle$

$\wedge \text{UNCHANGED}(\text{users}, \text{files}, \text{loginReqs})$

LoginOk $\hat{=}$ $\wedge \text{head}(\text{loginReqs}) \in \text{DOMAIN users}$

$\wedge \text{users}' = [\text{users EXCEPT } ![\text{head}(\text{loginReqs})] = \overline{\text{login}}]$

$\wedge \text{UNCHANGED}(\text{files}, \text{loginReqs}, \text{downloadReqs}, \text{uploads})$

LoginErr $\hat{=}$ $\wedge \text{head}(\text{loginReqs}) \notin \text{DOMAIN users}$

$\wedge \text{Notify}(\text{head}(\text{loginReqs}), \text{LoginErr})$

LoginReqs $\hat{=}$ $\wedge \text{loginReqs} \neq \langle \rangle$

$\wedge \text{loginReqs}' = \text{tail}(\text{loginReqs})$

$\wedge (\text{LoginOk} \vee \text{LoginErr})$

$\wedge \text{UNCHANGED}(\text{users}, \text{files}, \text{downloadReqs}, \text{uploads})$

DownloadOk $\hat{=}$ $\wedge \text{head}(\text{downloadReqs}).u \in \text{DOMAIN users}$

$\wedge \text{users}[\text{head}(\text{downloadReqs}).u] = \overline{\text{login}}$

$\wedge \text{head}(\text{downloadReqs}).f \in \text{DOMAIN files}$

$\wedge \text{head}(\text{downloadReqs}).u \text{ in } \text{files}[\text{head}(\text{downloadReqs}).f].u$

$\wedge \text{Notify}(\text{head}(\text{downloadReqs}).u, \text{files}[\text{head}(\text{downloadReqs}).f].u)$

DownloadErr $\hat{=}$ $(\vee \text{head}(\text{downloadReqs}).u \notin \text{DOMAIN users})$

$\vee \text{users}[\text{head}(\text{downloadReqs}).u] \neq \overline{\text{login}}$

$\vee \text{head}(\text{downloadReqs}).f \notin \text{DOMAIN files}$

$\vee \neg \text{head}(\text{downloadReqs}).u \text{ in } \text{files}[\text{head}(\text{downloadReqs}).f].u$

$\wedge \text{Notify}(\text{head}(\text{downloadReqs}).u, \text{DownloadErr})$

DownloadReqs $\hat{=}$ $\wedge \text{downloadReqs} \neq \langle \rangle$

$\wedge \text{downloadReqs}' = \text{tail}(\text{downloadReqs})$

$\wedge (\text{DownloadOk} \vee \text{DownloadErr})$

$\wedge \text{UNCHANGED}(\text{users}, \text{files}, \text{loginReqs}, \text{uploads})$

UploadOk(uid, fid, u', f') $\hat{=}$ $\wedge uid \in \text{DOMAIN users}$

$\wedge \text{users}[uid] = \overline{\text{login}}$

$\wedge \text{uploads} < M$

$\wedge \text{uploads}' = \text{uploads} + 1$

$\wedge \text{files}' = [\text{files EXCEPT files}[fid] = [u \mapsto u', f \mapsto f']]$

$\wedge \text{UNCHANGED}(\text{users}, \text{loginReqs}, \text{downloadReqs})$

UploadErr(uid) $\hat{=}$ $(\vee uid \notin \text{DOMAIN users})$

$\vee \text{users}[uid] \neq \overline{\text{login}}$

$\vee \text{uploads} = M$

$\wedge \text{Notify}(uid, \text{UploadErr})$

$ \begin{aligned} &Upload(uid, fid, u', f') \hat{=} UploadOk(uid, fid, u', f') \vee UploadErr(uid) \\ &StopUpload(u) \hat{=} uploads' = uploads - 1 \\ &Next \hat{=} \exists uid : UID, fid : FID, u : Seq UID, f : FILE \bullet Loggin(uid) \vee \\ &\quad Download(uid, fid) \vee Upload(uid, fid, u, f) \vee StopUpload(uid) \vee LogginReqs \vee DownloadReqs \\ &Spec \hat{=} Init \wedge \Box [Next]_{vars} \wedge SF(DownloadReqs \vee LogginReqs)_{vars}(?) \\ &THEOREM Spec \Rightarrow \Box TypeInv \end{aligned} $

2.4. Ejercicio 4

Tomado en: 2010.05.28.

Protocolo CSMA/CD. Para transmitir datos entre terminales de trabajo conectadas en red se debe hacer uso de algún protocolo. En algunas redes *broadcast* con un único bus la clave está en cómo asignar el uso de este cuando varias terminales compiten por él.

Uno de los protocolos que resuelven esta cuestión es el *Carrier Sense, Multiple Access with Collision Detection*, o simplemente CSMA/CD. Una breve descripción del funcionamiento de este protocolo es la siguiente.

Una terminal transmite al sistema (es decir a la implementación del protocolo) un mensaje que debe ser enviado por la red. El sistema, si el bus está disponible (esto es, no hay otra terminal transmitiendo), comienza a enviar su mensaje. Sin embargo, si detecta que el bus está ocupado, espera un tiempo aleatorio y vuelve a intentar transmitir el mensaje. Esto lo hará tantas veces como sea necesario hasta que pueda empezar a transmitir.

Aun tomando estas precauciones puede ocurrir que dos terminales usen el bus al mismo tiempo, lo que da lugar a una *colisión*. Cuando una colisión ocurre el bus comunica esta situación a todas las terminales. Esto implica que todas las terminales abortan inmediatamente las transmisiones y, nuevamente, esperan un tiempo aleatorio para empezar a transmitir de nuevo.

Los mensajes que colisionan se pierden. Una vez que el mensaje ha sido transmitido, la terminal que inició la transmisión es notificada.

Se supone que todos los mensajes (sin importar tamaño) demoran exactamente λ unidades de tiempo en ser transmitidos.

En resumen, en cada terminal corre una implementación del protocolo y todas las terminales comparten el bus. La interfaz que provee el bus consta de: determinar si el bus está libre o no, enviar un mensaje, comunicar que un mensaje se transmitió, comunicar a todas las terminales que hay colisión.

Describa en TLA la especificación del protocolo CSMA/CD que se describe arriba.

- El Bus esta libre \approx Free. EC, S
- El bus recibe un mensaje m de la terminal t y lo transmite \approx Send(t , m). EC, S.
- El bus envió el mensaje correctamente \approx Sent. EC, S
- El bus detectó una colisión \approx Colission. EC, S
- Se broadcastea el mensaje de colisión \approx BroadcastColission() (función subespecificada)
- Se avisa a la terminal t que su mensaje fue enviado con éxito \approx Ack(t) (función subespecificada)
- Una terminal envía el mensaje m por el bus \approx Send(m). EC, S
- Se aborta la transmisión de la terminal \approx Abort. EC, S

MODULE – DK_Bus

EXTENDS *Naturals*

CONSTANTS *DATA*, λ , *BroadcastColission()*, *Ack()*

ASSUME $\lambda \in \text{Nat} \wedge \lambda > 0$

$\wedge \forall i \in \text{Nat} : \text{Ack}(i) \in \text{Boolean}$

$\wedge \text{BroadcastColission()} \in \text{Boolean}$

VARIABLES *msg*, *trm*, *blimit*, *now*, *btime*, *brunning*

NoMsg $\hat{=}$ *CHOOSE* $m : m \notin \text{DATA}$

NoTrm $\hat{=}$ *CHOOSE* $t : t \notin \text{Nat}$

Timer $\hat{=}$ *INSTANCE* *Timer*

TypeInv $\hat{=}$ $\text{msg} \in \text{DATA} \cup \{\text{NoMsg}\} \wedge \text{trm} \in \text{Nat} \cup \{\text{NoTrm}\} \wedge \text{Timer!TypeInv}$

vars1 $\hat{=}$ $\langle \text{msg}, \text{trm}, \text{blimit}, \text{btime}, \text{brunning} \rangle$

vars2 $\hat{=}$ $\langle \text{msg}, \text{trm}, \text{blimit}, \text{btime}, \text{brunning}, \text{now} \rangle$

Init $\hat{=}$ $\text{msg} = \text{NoMsg} \wedge \text{trm} = \text{NoTrm} \wedge \text{Timer!Init} \wedge \text{Timer!Set}(\lambda)$

Free $\hat{=}$ $\text{msg} = \text{NoMsg}$

Send(t, m) $\hat{=}$ $\text{msg} = \text{NoMsg} \wedge \text{msg}' = m \wedge \text{trm}' = t \wedge \text{Timer!Start}$

Sent $\hat{=}$ $\text{Timer!Timeout} \wedge \text{msg}' = \text{NoMsg} \wedge \text{trm}' = \text{NoTrm} \wedge \text{Ack}(\text{trm})$

Collision $\hat{=}$ $\text{msg}' = \text{NoMsg} \wedge \text{trm}' = \text{NoTrm} \wedge \text{Timer!Stop} \wedge \text{BroadcastCollision}()$

Next $\hat{=}$ $\text{Free} \vee (\exists t : \text{Nat}, m : \text{DATA} \bullet \text{Send}(t, m)) \vee \text{Sent} \vee \text{Collision}$

Spec $\hat{=}$ $\text{Init} \wedge \Box[\text{Next}]_{\text{vars1}} \wedge \text{WF}(\text{Sent})_{\text{vars2}}$

THEOREM $\text{Spec} \Rightarrow \Box \text{TypeInv}$

MODULE – Terminal

EXTENDS *Naturals*

CONSTANTS N_{random} , *DATA*

ASSUME $N_{\text{random}} \in \text{Nat} \wedge N_{\text{random}} > 0$

VARIABLES *num*, *msg*, *trm*, *time*, *limit*, *running*, *now*

btime, *blimit*, *brunning*

Bus $\hat{=}$ *INSTANCE* *DK_Bus*

Timer $\hat{=}$ *INSTANCE* *Timer*

TypeInv $\hat{=}$ $\text{num} \in \text{Nat} \wedge \text{Bus!TypeInv} \wedge \text{Timer!TypeInv}$

vars $\hat{=}$ $\langle \text{num}, \text{time}, \text{limit}, \text{running} \rangle \frown \text{Bus!vars1}$

Init(n) $\hat{=}$ $\text{num} = n \wedge \text{Bus!Init} \wedge \text{Timer!Init} \wedge \text{Timer!Set}(N_{\text{random}})$

Send1(m) $\hat{=}$ $\text{Bus!Free} \wedge \neg \text{running} \wedge \text{Bus!Send}(\text{num}, m)$

Send2 $\hat{=}$ $\neg \text{Bus!Free} \wedge \text{Timer!Start}$

Send(m) $\hat{=}$ $\text{Send1}(m) \vee \text{Send2}$

Abort $\hat{=}$ $\neg \text{running} \wedge \text{Timer!Start}$

Next $\hat{=}$ $(\exists m : \text{DATA} \bullet \text{Send}(m)) \vee \text{Abort}$

Spec $\hat{=}$ $\text{Init} \wedge \Box[\text{Next}]_{\text{vars}}$

THEOREM $\text{Spec} \Rightarrow \Box \text{TypeInv}$

2.5. Ejercicio 5

Tomado en: 2010.08.06.

Varios procesos compiten por la utilización de un cierto recurso. Cada proceso, en el momento en que desea utilizar el recurso, pregunta al sistema si el recurso está libre o no. Si lo está el sistema lo reserva para ese proceso, le comunica esta decisión y luego el proceso puede ejecutar una de tres operaciones diferentes sobre el recurso.

Si no lo está, el sistema le comunica al proceso esta situación; el proceso espera una unidad de tiempo y vuelve a preguntar, si la respuesta es la misma, espera dos unidades de tiempo y reitera la pregunta; esto se repite hasta que el recurso esté libre.

Si un proceso recibe el OK para utilizar el recurso pero pasan más de T unidades de tiempo sin que lo use, el sistema lo libera para que lo utilice otro proceso. Luego de que un proceso

21

utiliza el recurso, no podrá volver a utilizarlo hasta que lo utilice otro proceso diferente, a menos que el primer proceso sea el único en el sistema.

Describa un modelo TLA para los requerimientos enunciados.

- El proceso pasa a requerir el recurso \approx Req. EC, S
- Se le concede el recurso r al proceso \approx Granted(r). EC, S
- Se le deniega el acceso al recurso al proceso \approx Denied. EC, S
- Se le remueve el recurso al proceso \approx Removed. EC, S
- El proceso aplica 1 de 3 operaciones disponibles al recurso \approx Ops. EC, S
- El proceso p le pide al sistema el recurso \approx PreReq(p). EC, S
- El sistema remueve el acceso del recurso al proceso actual \approx Remove. MC, S
- El sistema chequea que el proceso que tiene el recurso esta activo \approx Active. EC, S
- T es la unidad de tiempo que espera un proceso para volver a pedir el acceso al recurso (Cada vez que se denega el acceso, se suma T al limite actual).
- REC es la constante que representa al tipo de dato de los recursos.
- OP1, OP2, OP3 son las operaciones subespecificadas que se le pueden aplicar al recurso.
- PID es el tipo de dato que representa a los identificadores de los procesos.
- T_{idle} es el tiempo limite en el cual un proceso puede estar inactivo.
- La variable n del sistema representa a la cantidad de procesos vivos, esta se inicia en 0 pero se supone que aumenta y decrementa por una accion la cual no corresponde al problema.

MODULE – *DK_Process*

EXTENDS *Naturals*

CONSTANTS $T, REC, OP1(-), OP2(-), OP3(-)$

ASSUME $T \in Nat \wedge T > 0 \wedge$

$\forall r \in REC \bullet OP1(r), OP2(r), OP3(r) \in REC$

VARIABLES $state, resource$

$NoRec \triangleq CHOOSE\ r : r \notin REC$

$TypeInv \triangleq state \in \{\overline{dead}, \overline{none}, \overline{req}, \overline{wait}, \overline{acq}\} \wedge resource \in REC \cup \{NoRec\}$

$Timer \triangleq INSTANCE\ Timer$

$vars = \langle state, resource \rangle$

$Init \triangleq state = \overline{dead} \wedge resource = NoRec \wedge Timer!Init \wedge Timer!Set(T)$
 $\wedge UNCHANGED\ resource$

$Req \triangleq \wedge state = \overline{none}$
 $\wedge state' = \overline{req}$
 $\wedge UNCHANGED\ resource$

$Granted(r) \triangleq \wedge state = \overline{req}$
 $\wedge state' = \overline{acq}$
 $\wedge Timer!Set(T)$
 $\wedge UNCHANGED\ resource$

$Denied \triangleq \wedge state = \overline{req}$
 $\wedge state' = \overline{wait}$
 $\wedge Timer!Start$
 $\wedge UNCHANGED\ resource$

$Ready \triangleq \wedge Timer!Timeout$
 $\wedge state' = \overline{none}$
 $\wedge Timer!Set(Timer!limit + T)$
 $\wedge UNCHANGED\ resource$

$Removed \triangleq \wedge state = \overline{acq}$
 $\wedge state' = \overline{none}$
 $\wedge resource' = NoRec$

$O1 \triangleq \wedge state = \overline{acq}$
 $\wedge resource' = OP1(resource)$
 $\wedge UNCHANGED\ state$

$O2 \triangleq \wedge state = \overline{acq}$
 $\wedge resource' = OP2(resource)$
 $\wedge UNCHANGED\ state$

$O2 \triangleq \wedge state = \overline{acq}$
 $\wedge resource' = OP2(resource)$
 $\wedge UNCHANGED\ state$

$Ops \triangleq O1 \vee O2 \vee O3$

$Next \triangleq Live \vee Kill \vee Req \vee Denied \vee Ready \vee Removed \vee Ops \vee (\exists r : REC \bullet Granted(r))$

$Spec \triangleq Init \wedge \Box[Next]_{vars}$

THEOREM $Spec \Rightarrow \Box TypeInv$

MODULE – System

EXTENDS *Naturals*

CONSTANTS *PID, REC, T_{idle}*

ASSUME $T_{idle} \in \text{Nat} \wedge T_{idle} > 0$

VARIABLES *current, last, resource, req, n*

$\text{NoPID} \triangleq \text{CHOOSE } p : p \notin \text{PID}$

$\text{TypeInv} \triangleq \text{current}, \text{last} \in \text{PID} \cup \{\text{NoPID}\} \wedge \text{resource} \in \text{REC}$

$\text{req} \in \text{Seq PID} \wedge n \in \text{Nat}$

$\text{Timer} \triangleq \text{INSTANCE SuperTimer}$

$\text{Procs}(p) \triangleq \text{INSTANCE DK_Process}$

$\text{vars} = \langle \text{current}, \text{last}, \text{resource}, \text{req}, n \rangle$

$\text{Init} \triangleq \wedge \text{current} = \text{last} = \text{NoPID}$

$\wedge \text{req} = \langle \rangle \wedge n = 0$

$\wedge \text{resource} = \text{CHOOSE } r : r \in \text{REC}$

$\wedge \text{Timer!Init} \wedge \text{Timer!Set}(T_{idle})$

$\wedge \forall p \in \text{PID} \bullet \text{Procs}(p)\text{!Init}$

$\text{PreReq}(p) \triangleq \wedge \text{Procs}(p)\text{!Req}$

$\wedge \text{req}' = \text{req} \frown \langle p \rangle$

$\wedge \text{UNCHANGED} \langle \text{current}, \text{last}, \text{resource}, n \rangle$

$\text{ReqOk1}(p) \triangleq \wedge \text{last} \neq p$

$\wedge \text{last}' = \text{current}' = p$

$\wedge \text{Procs}(p)\text{!Granted}(r)$

$\wedge \text{Timer!Start}$

$\wedge \text{UNCHANGED} \langle \text{resource}, n \rangle$

$\text{ReqOk2}(p) \triangleq \wedge \text{last} = p$

$\wedge n = 1$

$\wedge \text{Procs}(p)\text{!Granted}(r)$

$\wedge \text{Timer!Start}$

$\wedge \text{UNCHANGED} \langle \text{last}, \text{resource}, n \rangle$

$\text{ReqOk}(p) \triangleq \text{ReqOk1}(p) \vee \text{ReqOk2}(p)$

$\text{ReqDen}(p) \triangleq \wedge p \neq \text{NoPID}$

$\wedge \text{Procs}(p)\text{!Denied}$

$\text{Req} \triangleq \wedge \text{req} \neq \langle \rangle$

$\wedge (\text{ReqOk}(\text{head}(\text{req})) \vee \text{ReqDen}(\text{head}(\text{req})))$

$\wedge \text{req}' = \text{tail}(\text{req})$

$\text{Remove} \triangleq \wedge \text{Timer!Timeout}$

$\wedge \text{resource}' = \text{Procs}(\text{current}).\text{resource}$

$\wedge \text{Procs}(\text{current})\text{!Removed}$

$\wedge \text{current}' = \text{NoPID}$

$\wedge \text{UNCHANGED} \langle \text{last}, n \rangle$

$\text{Active} \triangleq \wedge \text{Procs}(\text{current})\text{!Ops}$

$\wedge \text{Timer!Restart}$

$\text{Next} \triangleq \text{Remove} \vee \text{Active} \vee \text{Req} \vee (\exists p : \text{PID} \bullet \text{PreReq}(p))$

$\text{Spec} \triangleq \text{Init} \wedge \square[\text{Next}]_{\text{vars}} \wedge \text{WF}(\text{Req})_{\text{vars}}$

THEOREM $\text{Spec} \Rightarrow \square \text{TypeInv}$

MODULE – System

EXTENDS *Naturals, Sequences*

CONSTANTS *PID, REC, T_{idle}, T_{wait}, OP1(–), OP2(–), OP3(–)*

ASSUME $T_{idle}, T_{wait} \in \text{Nat} \wedge T_{idle} > 0 \wedge T_{wait} > 0 \wedge$

$\forall r : \text{REC} \bullet \text{OP1}(r), \text{OP2}(r), \text{OP3}(r) \in \text{REC}$

VARIABLES *current, last, resource, processes, reqs, pset, running, time,*
limit, timers, start, now

$\text{NoPID} \triangleq \text{CHOOSE } p : p \notin \text{PID}$

$\text{States} \triangleq \{\overline{\text{dead}}, \overline{\text{active}}, \overline{\text{acq}}, \overline{\text{wait}}\}$

$\text{Running} \triangleq \{\overline{\text{no}}, \overline{\text{yes}}\}$

$\text{Timer} \triangleq \text{INSTANCE } \text{SuperTimer}$

$\text{Timers} \triangleq \text{INSTANCE } \text{Timers}$

$\text{TypeInv} \triangleq \text{current}, \text{last}, \text{pset} \in \text{PID} \cup \{\text{NoPID}\} \wedge \text{resource} \in \text{REC}$

$\wedge \text{processes} \in [\text{PID} \rightarrow \text{States}]$

$\wedge \text{reqs} \in \text{Seq PID}$

$\wedge \text{Timer!TypeInv}$

$\wedge \text{Timers!TypeInv}$

$\text{vars1} \triangleq \langle \text{current}, \text{last}, \text{resource}, \text{processes}, \text{pset},$
 $\text{reqs}, \text{running}, \text{time}, \text{limit}, \text{timers}, \text{start} \rangle$

$\text{vars2} \triangleq \text{vars1} \frown \langle \text{now} \rangle$

$\text{Init} \triangleq \wedge \text{current} = \text{last} = \text{pset} = \text{NoPID}$

$\wedge \text{resource} = \text{CHOOSE } r : r \in \text{REC}$

$\wedge \text{processes} = [p \in \text{PID} \mapsto \overline{\text{dead}}]$

$\wedge \text{reqs} = \langle \rangle$

$\wedge \text{Timer!Init} \wedge \text{Timer!Set}(T_{idle})$

$\wedge \text{Timers!Init} \wedge \forall p \in \text{PID} \bullet \text{Timers!Set}(p, T_{wait})$

$\text{Active}(p) \triangleq \wedge \text{processes}' = [\text{processes EXCEPT } ![p] = \overline{\text{active}}]$

$\wedge \text{UNCHANGED} \langle \text{current}, \text{last}, \text{resource}, \text{pset},$
 $\text{reqs}, \text{running}, \text{time}, \text{limit}, \text{timers}, \text{start}, \text{now} \rangle$

$\text{Kill}(p) \triangleq \wedge \text{processes}[p] \neq \overline{\text{acq}}$

$\wedge \text{processes}' = [\text{processes EXCEPT } ![p] = \overline{\text{dead}}]$

$\wedge (p \text{ in } \text{reqs}, p)$

$\wedge \text{UNCHANGED} \langle \text{current}, \text{last}, \text{resource}, \text{pset}, \text{running}, \text{time}, \text{limit}, \text{timers}, \text{start}, \text{now} \rangle$

$\text{Req}(p) \triangleq \wedge \text{processes}[p] = \overline{\text{active}}$

$\wedge \text{reqs}' = \text{Append}(\text{reqs}, p)$

$\wedge \text{UNCHANGED} \langle \text{current}, \text{last}, \text{resource}, \text{processes}, \text{pset}, \text{running}, \text{time}, \text{limit}, \text{timers}, \text{start}, \text{now} \rangle$

$\text{Acq1}(p) \triangleq \wedge \text{current} = \text{NoPID}$

$\wedge p \neq \text{last}$

$\wedge \text{processes}' = [\text{processes EXCEPT } ![p] = \overline{\text{acq}}]$

$\wedge \text{current}' = \text{last}' = p$

$\wedge \text{UNCHANGED} \langle \text{resource}, \text{reqs}, \text{pset}, \text{running}, \text{time}, \text{limit}, \text{timers}, \text{start}, \text{now} \rangle$

$\text{Acq2}(p) \triangleq \wedge \text{current} = \text{NoPID}$

$\wedge p = \text{last}$

$\wedge \#\{p : \text{PID} \mid \text{processes}[p] \neq \overline{\text{dead}}\} = 1$

$\wedge \text{processes}' = [\text{processes EXCEPT } ![p] = \overline{\text{acq}}]$

$\wedge \text{current}' = p$

$\wedge \text{UNCHANGED} \langle \text{last}, \text{resource}, \text{reqs}, \text{pset}, \text{running}, \text{time}, \text{limit}, \text{timers}, \text{start}, \text{now} \rangle$

$\text{AcqOk}(p) \triangleq (\text{Acq1}(p) \vee \text{Acq2}(p)) \wedge \text{Timer!Start} \wedge \text{Timers!Set}(p, T_{wait})$

$\text{AcqErr}(p) \triangleq \wedge \text{current} \neq \text{NoPID}$

$\wedge \text{processes}' = [\text{processes EXCEPT } ![p] = \overline{\text{wait}}]$

$\wedge \text{Timers!Start}(p)$

$\wedge \text{UNCHANGED} \langle \text{current}, \text{last}, \text{resource}, \text{pset}$
 $\text{reqs}, \text{timers} \rangle$

$$\begin{aligned}
Acq &\hat{=} reqs \neq \langle \rangle \wedge \\
&\quad LET\ p \hat{=} head(reqs) \\
&\quad IN \\
&\quad \wedge (AcqOk(p) \vee AcqErr(p)) \\
&\quad \wedge reqs' = tail(reqs) \\
&\quad \wedge UNCHANGED \langle current, last, resource, pset, \\
&\quad \quad \quad running, time, limit, timers, start, now \rangle \\
StopWait &\hat{=} \exists p : PID \bullet \\
&\quad \wedge Timers!Timeout(p) \\
&\quad \wedge processes' = [processes\ EXCEPT\ ![p] = \overline{active}] \\
&\quad \wedge pset' = p \\
&\quad \wedge UNCHANGED \langle current, last, resource, \\
&\quad \quad \quad running, time, limit, timers, start, now \rangle \\
SetTimer &\hat{=} \wedge pset \neq NoPID \\
&\quad \wedge Timers!Set(pset, Timers[pset].l + T_{wait}) \\
&\quad \wedge pset' = NoPID \\
&\quad \wedge UNCHANGED \langle current, last, resource, processes, reqs, running, time, limit, start, now \rangle \\
Op1 &\hat{=} resource' = OP1(resource) \wedge UNCHANGED\ Remove(vars1, resource) \\
Op2 &\hat{=} resource' = OP2(resource) \wedge UNCHANGED\ Remove(vars1, resource) \\
Op3 &\hat{=} resource' = OP3(resource) \wedge UNCHANGED\ Remove(vars1, resource) \\
Ops &\hat{=} Op1 \vee Op2 \vee Op3 \\
CheckIdle &\hat{=} Ops \wedge Timer!Restart \\
Remove &\hat{=} \wedge Timer!Timeout \\
&\quad \wedge processes' = [processes\ EXCEPT\ ![current] = \overline{active}] \\
&\quad \wedge current' = NoPID \\
&\quad \wedge UNCHANGED \langle last, resource, reqs, pset, running, time, limit, timers, start, now \rangle \\
Next &\hat{=} (\exists p : PID \bullet Active(p) \vee Kill(p) \vee Req(p)) \vee Acq \\
&\quad \vee StopWait \vee SetTimer \vee Ops \vee CheckIdle \vee Remove \\
Spec &\hat{=} Init \wedge \Box [Next]_{vars} \wedge WF(Acq, SetTimer)_{vars2} \\
\hline
THEOREM\ Spec &\Rightarrow \Box TypeInv
\end{aligned}$$

2.6. Ejercicio 6

Tomado en: 2010.12.10.

Un sistema debe controlar un aparato para efectuar electroencefalogramas simples. El análisis consiste en estudiar el voltaje que tiene un conjunto de 10 electrodos que permiten conocer la actividad bioeléctrica cerebral (cada uno comunica un valor al sistema). Es necesario tomar 5 muestras por segundo, espaciadas uniformemente. En cada una de las 5 muestras se lee el valor de los 10 electrodos. Notar que si el cerebro del paciente no presenta actividad en las cercanías de un electrodo, este no emitirá señal alguna. Por lo tanto, el sistema no puede esperar indefinidamente por la señal del electrodo. Finalmente, el sistema debe enviar secuencialmente a una impresora el valor obtenido en cada electrodo (que haya retornado uno o nada en caso de que no se haya registrado ninguno).

Escriba las designaciones y modele en TLA el conocimiento de dominio y la especificación de los requerimientos que se enuncian arriba. Se premiará el uso correcto del carácter no tipado de TLA. Para las cuestiones temporales puede asumir la existencia de un temporizador como el que se mostró en clase.

- Se leen los valores de los 10 electrodos \approx Read. EC, S
- El sistema comienza a leer los valores de los 10 electrodos \approx Read. MC, S
- El sistema esta leyendo los valores de los 10 electrodos \approx Reading. MC, S
- El sistema deja de leer los valores de los 10 electrodos \approx StopReading. MC, S

- El sistema manda a imprimir los valores que recolecto de los 10 electrodos \approx Printing. MC, S

<p><i>MODULE – DK_Electrodos</i></p> <hr/> <p><i>EXTENDS</i> <i>Naturals</i> <i>CONSTANTS</i> <i>VOLT</i> <i>VARIABLES</i> <i>electrodes</i> $NoVolt \hat{=} CHOOSE\ x : x \notin VOLT$ $TypeInv \hat{=} electrodes \in [\{0..9\} \rightarrow VOLT \cup \{NoVolt\}]$</p> <hr/> <p>$Init \hat{=} electrodes = [n \in \{0..9\} \mapsto NoVolt]$ $Read \hat{=} electrodes' = [n \in \{0..9\} \mapsto CHOOSE\ x : x \in VOLT \cup \{NoVolt\}]$ $Spec \hat{=} Init \wedge \Box [Read]_{electrodes}$</p> <hr/> <p><i>THEOREM</i> $Spec \Rightarrow \Box TypeInv$</p> <hr/>
<p><i>MODULE – System</i></p> <hr/> <p><i>EXTENDS</i> <i>Naturals</i> <i>CONSTANTS</i> <i>VOLT, Print(-)</i> <i>ASSUME</i> $\forall x \bullet Print(x) \in Boolean$ <i>VARIABLES</i> <i>samples, printing, electrodes, running, limit, time, now</i> $NoVolt \hat{=} CHOOSE\ x : x \notin VOLT$ $TypeInv \hat{=} samples \in Seq\ VOLT \cup \{NoVolt\} \wedge printing \in Boolean$ $\wedge electrodes \in [\{0..9\} \rightarrow VOLT \cup \{NoVolt\}]$ $\wedge running \in yes, no \wedge limit, time, now \in Nat$ $Electrodes \hat{=} INSTANCE\ DK_Electrodos$ $Timer \hat{=} INSTANCE\ Timer$ $vars = \langle samples, printing, electrodes, running, limit, time \rangle$</p> <hr/> <p>$Init \hat{=} samples = \langle \rangle \wedge printing = FALSE \wedge Electrodes!Init \wedge Timer!Init.Timer!Set(1)$ $Read \hat{=} \neg printing \wedge Timer!Start$ $Reading \hat{=} Timer!running = \overline{yes} \wedge Electrodes!Read \wedge$ $samples' = samples \frown \langle \forall x : \{0..9\} \bullet Electrodes!electrodes[x] \rangle$ $StopReading \hat{=} Timer!Timeout \wedge printing' = TRUE$ $Printing1 \hat{=} samples = \langle \rangle \wedge printing' = FALSE$ $Printing2 \hat{=} samples \neq \langle \rangle \wedge Print(head(samples)) \wedge samples' = tail(samples)$ $Printing \hat{=} printing \wedge (Printing1 \vee Printing2)$ $Next \hat{=} Read \vee Reading \vee StopReading \vee Printing$ $Spec \hat{=} Init \wedge \Box [Next]_{vars} \wedge WF(Reading \vee StopReading \vee Printing)$</p> <hr/> <p><i>THEOREM</i> $Spec \Rightarrow \Box TypeInv$</p> <hr/>

CONSULTAS

- Caso CHOOSE en record, genera distintos valores o uno solo?
- Caso samples' en Reading
- En Printing1 (done printing) deberíamos llamar nuevamente a Read?

2.7. Ejercicio 7

Tomado en: 2011.02.25.

Un sistema de memoria consiste en cierta cantidad de procesadores que se comunican con la memoria física a través de cierta interfaz. Esta interfaz posee una operación por medio de la cual un procesador puede requerir a la memoria una lectura o escritura, y otra operación por medio de la cual la memoria envía cierto valor a un procesador. La interfaz está dada, no debe ser programada; se debe programar el funcionamiento de la memoria física.

Los procesadores pueden escribir un valor en una celda de memoria o solicitar el valor almacenado en una celda. Cada procesador efectúa un pedido a la vez y espera la respuesta de la memoria antes de hacer el siguiente pedido. La respuesta a un pedido de lectura es el valor almacenado en la celda solicitada y la respuesta a un pedido de escritura es un código especial que indica que la operación ha concluido.

Claramente, ni la interfaz ni la memoria física pueden controlar cuándo un procesador hará una solicitud. Por lo tanto, se espera que el sistema esté preparado para recibir pedidos en cualquier momento y que utilice los períodos ociosos para completar las operaciones.

Se espera que todo pedido efectuado por algún procesador eventualmente reciba una respuesta proveniente de la memoria.

Escriba las designaciones y modele en TLA el conocimiento de dominio y la especificación de los requerimientos que se enuncian arriba.

2.8. Ejercicio 8

Tomado en: 2011.09.09.

Un proceso, B , debe almacenar elementos en dos *buffers* de la misma capacidad finita y conocida, N . Por otro lado, existen procesos (llamados productores) que envían datos a B para que este los almacene en los *buffers*, y existen procesos (llamados consumidores) que le piden a B los datos que tiene almacenados (lo que hace que los *buffers* se vayan vaciando).

Cuando un consumidor quiere un dato que B tiene, el proceso le debe indicar el *buffer* del cual lo quiere; en cambio los productores no pueden seleccionar el *buffer*.

Obviamente B no puede poner elementos en un *buffer* lleno y no puede sacar elementos de un *buffer* vacío. Lo que sí debe hacer B es balancear el uso de los *buffers*: cuando almacena datos lo debe hacer en el *buffer* más vacío y si un *buffer* se está vaciando más rápido que el otro, debe pasar elementos del último al primero.

Describa en TLA⁺ la especificación y el conocimiento de dominio de los requerimientos anteriores. Designe los términos básicos de su modelo. Debe poner especial cuidado en determinar cuáles de las operaciones que implícitamente se describen son internas y cuáles son externas.

- N es el tamaño máximo de los buffers.
- El dato v se agrega a uno de los dos buffers, de manera balanceada $\approx \text{Add}(v)$. EC, S
- Se consume un dato del buffer $n \approx \text{Consume}(n)$. EC, S
- Se balancean los buffers $\approx \text{Balance}$. MC, S
- Se dejan de balancear los buffers $\approx \text{StopBalance}$. MC, S

MODULE – DK_Process

EXTENDS *Naturals, Sequences*

CONSTANT *DATA, N, NULLDATA*

ASSUME $N \in \text{Nat} \wedge N > 0 \wedge \text{NULLDATA} \in \text{DATA}$

VARIABLES *b1, b2, dataOut, balancing*

TypeInv $\hat{=} b1, b2 \in \text{Seq DATA} \wedge \text{dataOut} \in \text{DATA} \wedge \text{balancing} \in \text{Boolean}$

vars $\hat{=} \langle b1, b2, \text{dataOut}, \text{balancing} \rangle$

Init $\hat{=} b1 = \langle \rangle \wedge b2 = \langle \rangle \wedge \text{dataOut} = \text{NULLDATA} \wedge \text{balancing} = \text{FALSE}$

Add1(v) $\hat{=} \text{Len } b1 = \text{Len } b2 \wedge \text{Len } b1 < N \wedge b1' = \langle v \rangle \wedge \text{UNCHANGED } \langle b2, \text{dataOut}, \text{balancing} \rangle$

Add2(v) $\hat{=} \text{Len } b1 = 0 \wedge \text{Len } b2 > 0 \wedge b1' = \langle v \rangle \wedge \text{UNCHANGED } \langle b2, \text{dataOut}, \text{balancing} \rangle$

Add3(v) $\hat{=} \text{Len } b1 > 0 \wedge \text{Len } b2 = 0 \wedge b2' = \langle v \rangle \wedge \text{UNCHANGED } \langle b1, \text{dataOut}, \text{balancing} \rangle$

Add4(v) $\hat{=} \text{Len } b1 > 0 \wedge \text{Len } b2 > 0 \wedge$

$\text{Len } b1 > \text{Len } b2 \wedge b2' = b2 \frown \langle v \rangle \wedge \text{UNCHANGED } \langle b1, \text{dataOut}, \text{balancing} \rangle$

Add5(v) $\hat{=} \text{Len } b1 > 0 \wedge \text{Len } b2 > 0 \wedge$

$\text{Len } b2 > \text{Len } b1 \wedge b1' = b1 \frown \langle v \rangle \wedge \text{UNCHANGED } \langle b2, \text{dataOut}, \text{balancing} \rangle$

Add(v) $\hat{=} \neg \text{balancing} \wedge (\text{Add1}(v) \vee \text{Add2}(v) \vee \text{Add3}(v) \vee \text{Add4}(v) \vee \text{Add5}(v))$

Consume(1) $\hat{=} \neg \text{balancing} \wedge b1' = \text{tail}(b1) \wedge \text{dataOut}' = \text{head}(b1) \wedge \text{UNCHANGED } \langle b2, \text{balancing} \rangle$

Consume(2) $\hat{=} \neg \text{balancing} \wedge b2' = \text{tail}(b2) \wedge \text{dataOut}' = \text{head}(b2) \wedge \text{UNCHANGED } \langle b1, \text{balancing} \rangle$

Balance1 $\hat{=} \text{Len } b1 - \text{Len } b2 > 1 \wedge b1' = \text{tail}(b1) \wedge \text{balancing}' = \text{TRUE} \wedge b2' = b2 \frown \text{head}(b1) \wedge$
 $\text{UNCHANGED } \text{dataOut}$

Balance2 $\hat{=} \text{Len } b2 - \text{Len } b1 > 1 \wedge b2' = \text{tail}(b2) \wedge \text{balancing}' = \text{TRUE} \wedge b1' = b1 \frown \text{head}(b2) \wedge$
 $\text{UNCHANGED } \text{dataOut}$

Balance $\hat{=} \text{Balance1} \vee \text{Balance2}$

StopBalance $\hat{=} \text{balancing} \wedge \|\text{Len } b1 - \text{Len } b2\| \leq 1 \wedge \text{balancing}' = \text{FALSE} \wedge \text{UNCHANGED } \langle b1, b2, \text{dataOut} \rangle$

Next $\hat{=} \exists v \in \text{DATA} \bullet \text{Add}(v) \wedge \exists n \in (1..2) \bullet \text{Consume}(n) \wedge \text{Balance} \wedge \text{StopBalance}$

Spec $\hat{=} \text{TypeInv} \wedge \Box[\text{Next}]_{\text{vars}} \wedge \text{WF}(\text{Balance} \vee \text{StopBalance})_{\text{vars}}$

THEOREM $\text{Spec} \Rightarrow \Box \text{TypeInv}$

2.9. Ejercicio 9

Una caldera consiste en un tanque de agua y un quemador. El quemador calienta el agua y el agua caliente viaja por tuberías para calefaccionar un edificio. El tanque se llena con agua de la red pero fundamentalmente se retroalimenta con el agua que circula por las tuberías del edificio (es decir, el agua sale muy caliente del tanque, viaja por las tuberías, pierde calor en el trayecto y vuelve a ingresar al tanque). Un termómetro mide la temperatura del agua en el tanque y un barómetro la presión.

El quemador, las válvulas de entrada de agua de la red y las de entrada o salida de las cañerías pueden ser controladas digitalmente. El termómetro y el barómetro son sensores electrónicos activos.

El sistema debe controlar que la presión y la temperatura del agua en el tanque se mantengan dentro de ciertos parámetros. Cuando la temperatura sube (baja) se debe bajar (subir) el quemador; cuando la presión aumenta se debe liberar el agua a las cañerías, pero si disminuye se debe suministrar agua de la red.

Liste las designaciones y confeccione la tabla de control y visibilidad para los fenómenos de interés del problema anterior. Luego modele en TLA el conocimiento de dominio y la especificación del software de control que se mencionan.

- El sensor sensa el valor $v \approx \text{Sens}(v)$. EC, S
- Se setea el estado s al quemador $\approx \text{Set}(s)$. EC, S
- Se abre la valvula $\approx \text{Open}$. EC, S
- Se cierra la valvula $\approx \text{Close}$. EC, S

- El sistema chequea la temperatura del agua \approx CheckTemp. MC, S
- El sistema chequea la presion del agua \approx CheckPre. MC, S
- TermLim es el valor a partir del cual la temperatura es 'alta'.
- TermMax es la temperatura maxima que sensa el termometro.
- BarLim es el valor a partir del cual la presion es 'alta'.
- BarMax es la presion maxima que sensa el barometro.

MODULE – DK_Sens

EXTENDS *Naturals*

Variables *val*

TypeInv $\hat{=}$ *val* \in *Nat*

Init $\hat{=}$ *val* = 0

Sens(*v*) $\hat{=}$ *val'* = *v*

Next $\hat{=}$ $\exists v : \text{Nat} \bullet \text{Sens}(v)$

Spec $\hat{=}$ *Init* $\wedge \square[\text{Next}]_{\text{val}}$

THEOREM *Spec* $\Rightarrow \square \text{TypeInv}$

MODULE – DK_Quemador

Variables *state*

QStates $\hat{=}$ $\{\overline{\text{low}}, \overline{\text{high}}\}$

TypeInv $\hat{=}$ *state* \in *QStates*

Init $\hat{=}$ *state* = $\overline{\text{low}}$

Set(*s*) $\hat{=}$ *state* \neq *s* \wedge *state'* = *s*

Next $\hat{=}$ $\exists s : \text{QStates} \bullet \text{Set}(s)$

Spec $\hat{=}$ *Init* $\wedge \square[\text{Next}]_{\text{state}}$

THEOREM *Spec* $\Rightarrow \text{TypeInv}$

MODULE – DK_Valvula

Variables *state*

TypeInv $\hat{=}$ *state* $\in \{\overline{\text{closed}}, \overline{\text{open}}\}$

Init $\hat{=}$ *state* = $\overline{\text{closed}}$

Open $\hat{=}$ *state* = $\overline{\text{closed}}$ \wedge *state'* = $\overline{\text{open}}$

Close $\hat{=}$ *state* = $\overline{\text{open}}$ \wedge *state'* = $\overline{\text{closed}}$

Next $\hat{=}$ *Open* \vee *Close*

Spec $\hat{=}$ *Init* $\wedge \square[\text{Next}]_{\text{state}}$

THEOREM *Spec* $\Rightarrow \text{TypeInv}$

<p> <i>MODULE</i> – <i>Caldera</i> <i>EXTENDS</i> <i>Naturals</i> <i>CONSTANTS</i> <i>TermLim</i>, <i>TermMax</i>, <i>BarLim</i>, <i>BarMax</i> <i>ASSUME</i> <i>TermLim</i>, <i>TermMax</i>, <i>BarLim</i>, <i>BarMax</i> $\in \text{Nat}$ $0 < \text{TermLim} < \text{TermMax} \wedge 0 < \text{BarLim} < \text{BarMax}$ $V\text{States} \hat{=} \{\overline{\text{closed}}, \overline{\text{open}}\}$ $Q\text{States} \hat{=} \{\overline{\text{low}}, \overline{\text{high}}\}$ <i>VARIABLES</i> <i>term</i>, <i>bar</i>, <i>quem</i>, <i>valv</i> </p> <hr/> <p> <i>Quem</i> $\hat{=} \text{INSTANCE } DK_Quemador \text{ WITH } \text{state} \leftarrow \text{quem}$ <i>Valv</i> $\hat{=} \text{INSTANCE } DK_Valvula \text{ WITH } \text{state} \leftarrow \text{valv}$ <i>TypeInv</i> $\hat{=} \text{term} \in (0 \dots \text{TermMax}) \wedge \text{bar} \in (0 \dots \text{BarMax}) \wedge (\mathbf{DUDA } 1)$ $\text{Quem!TypeInv} \wedge \text{Valv!TypeInv}$ <i>Term</i> $\hat{=} \text{INSTANCE } DK_Sens \text{ WITH } \text{val} \leftarrow \text{term}$ <i>Bar</i> $\hat{=} \text{INSTANCE } DK_Sens \text{ WITH } \text{val} \leftarrow \text{bar} \text{ vars} \hat{=} \langle \text{term}, \text{bar}, \text{quem}, \text{valv} \rangle$ </p> <hr/> <p> <i>Init</i> $\hat{=} \text{Term!Init} \wedge \text{Bar!Init} \wedge \text{Quem!Init} \wedge \text{Valv!Init}$ <i>CheckTemp1</i> $\hat{=} \wedge \text{term} < \text{TermLim}$ $\wedge \text{Quem!Set}(\overline{\text{high}})$ <i>CheckTemp2</i> $\hat{=} \wedge \text{term} \geq \text{TermLim}$ $\wedge \text{Quem!Set}(\overline{\text{low}})$ <i>CheckTemp</i> $\hat{=} \text{CheckTemp1} \vee \text{CheckTemp2}$ <i>CheckPre1</i> $\hat{=} \wedge \text{bar} < \text{BarLim}$ $\wedge \text{Valv!Open}$ <i>CheckPre2</i> $\hat{=} \wedge \text{bar} \geq \text{BarLim}$ $\wedge \text{Valv!Close}$ <i>CheckPre</i> $\hat{=} \text{CheckPre1} \vee \text{CheckPre2}$ <i>Next</i> $\hat{=} \text{CheckTemp} \vee \text{CheckPre}$ <i>Spec</i> $\hat{=} \text{Init} \wedge \Box[\text{Next}]_{\text{vars}} \wedge \text{SF}(\text{CheckTemp} \vee \text{CheckPre})_{\text{vars}}$ </p> <hr/> <p> <i>THEOREM</i> <i>Spec</i> $\Rightarrow \Box \text{TypeInv}$ </p>
--

1. Es correcto restringir el dominio de los sensores al instanciarlos? Por ejemplo, que me impide que el sensor sense algo mayor a TermMax, dado que en el DK el valor que sensa es Nat.

2.10. Ejercicio 10

Tomado en: 2017.08.4.

(Segun lo recuerdo)

Un celular consiste de una bocina que puede ser prendida o apagada, un display y un teclado numerico con dos botones de "cortar" y "enviar".

El celular se enciende luego de presionar el boton de "cortar" dos segundos. Mientras no se este realizando ninguna llamada se puede presionar numeros del teclado y estos aparecieran en el display. Si se presiona el boton de "enviar" se llama al numero marcado, si se presiona "cortar" se borra el display.

Dada una llamada entrante sonara la bocina intermitentemente de la siguiente forma: 1 segundo de sonido seguido de 1 sonido de silencio. Si se presiona el boton de "cortar" se podra volver a marcar numeros, si se presiona "enviar" se entra en la llamada. No se modelaran las llamadas.

Por ultimo, si el numero de una llamada entrante se encuentra en la agenda se mostrara el nombre del mismo.

- Se enciende la bocina \approx Bon.
- Se apaga la bocina \approx Boff.
- Se escribe secuencia s en el display \approx DReplace(s).

- Se borra en display \approx Ddelete.
- Se presiona boton i \approx Press(i).
- Se deja de presionar el boton i \approx Release(i). (Duda, quizas hay que hacerlo con un timer interno)
- Se pulsa el boton i \approx Pulse(i).
- Comienza el encendido del celular \approx Startup.
- Se aborta el encendido del celular \approx Abort.
- Se enciende el celular \approx On.
- Se borra el contenido de la pantalla \approx Delete.
- Se corta una llamada iniciada \approx Hangup.
- Se corta una llamada entrante \approx HangupIncoming.
- Se recibe una llamada del numero n \approx IncomingCall(n).
- Se alterna la bocina del celular al recibir una llamada \approx Alternate.
- Se acepta una llamada entrante \approx Accept.
- Se escribe el caracter i en la pantalla \approx Write(i).

Module – DK_Bocina

VARIABLES state

TypeInv $\hat{=}$ $state \in \{\overline{off}, \overline{on}\}$

Init $\hat{=}$ $state = \overline{off}$

BOn $\hat{=}$ $state' = \overline{on}$

BOff $\hat{=}$ $state' = \overline{off}$

Next $\hat{=}$ $On \vee Off$

Spec $\hat{=}$ $Init \wedge \Box[Next]_{state}$

THEOREM $Spec \Rightarrow \Box TypeInv$

Module – DKDisplay

EXTENDS *Naturals, Sequences*

CONSTANTS CHARACTER

VARIABLES content

ASSUME $(0 \dots 9) \subseteq CHARACTER$

TypeInv $\hat{=}$ $content \in Seq\ CHARACTER$

Init $\hat{=}$ $content = \langle \rangle$

DReplace(s) $\hat{=}$ $content' = s$

DDelete $\hat{=}$ $content' = \langle \rangle$

Next $\hat{=}$ $\exists s : Seq\ CHARACTER \bullet$

$DReplace(s) \vee DDelete$

Spec $\hat{=}$ $Init \wedge \Box[Next]_{content}$

THEOREM $Spec \Rightarrow \Box TypeInv$

Module – DK_Teclado

EXTENDS *Naturals*

VARIABLES *register*

TypeInv $\hat{=}$ *register* $\in [(0 \dots 11) \rightarrow \{0, 1\}]$

Init $\hat{=}$ *register* = $[n \in (0 \dots 11) \mapsto 0]$

Press(*i*) $\hat{=}$ *register*[*i*] = 0 \wedge *register'* = [*register EXCEPT* ![*i*] = 1]

Release(*i*) $\hat{=}$ *register*[*i*] = 1 \wedge *register'* = [*register EXCEPT* ![*i*] = 0]

Pulse(*i*) $\hat{=}$ *Press*(*i*).*Release*(*i*)

Next $\hat{=}$ $\exists i : (0 \dots 12) \bullet \text{Press}(i) \vee \text{Release}(i) \vee \text{Pulse}(i)$

Spec $\hat{=}$ *Init* $\wedge \Box[\text{Next}]_{\text{register}}$

THEOREM *Spec* $\Rightarrow \Box \text{TypeInv}$

EXTENDS *Naturals, Sequences*CONSTANTS *CHARACTER*ASSUME $(0 \dots 9) \subseteq \text{CHARACTER}$ VARIABLES *state, incall, incomingcall, contacts, buffer*

$$\text{TypeInv} \hat{=} \wedge \text{state}, \text{incall}, \text{incomingcall} \in \{\overline{\text{off}}, \overline{\text{on}}\}$$

$$\wedge \text{contacts} \in [\text{Seq Nat} \rightarrow \text{Seq CHARACTER}]$$

$$\wedge \text{buffer} \in \text{Seq Nat}$$
bocina $\hat{=}$ INSTANCE *DKBocina**display* $\hat{=}$ INSTANCE *DKDisplay**teclado* $\hat{=}$ INSTANCE *DKTeclado**timer* $\hat{=}$ INSTANCE *Timer**vars* = $\langle \text{state}, \text{incall}, \text{incomingcall}, \text{contacts}, \text{buffer} \rangle$

$$\text{Init} \hat{=} \text{state} = \overline{\text{off}} \wedge \text{incall} = \overline{\text{off}} \wedge \text{incomingcall} = \overline{\text{off}} \wedge \text{buffer} = \langle \rangle$$

$$\wedge \text{bocina!Init} \wedge \text{display!Init} \wedge \text{teclado!Init}$$

$$\wedge \text{timer!Init} \wedge \text{timer!Set}(2)$$
Startup $\hat{=} \text{state} = \overline{\text{off}} \wedge \text{teclado!Press}(10) \wedge \text{timer!Start}$ *Abort* $\hat{=} \text{state} = \overline{\text{off}} \wedge \text{teclado!Release}(10) \wedge \text{timer!Stop} \wedge \text{timer!Set}(2)$ *On* $\hat{=} \text{state} = \overline{\text{off}} \wedge \text{timer!Timeout}$ $\wedge \text{state}' = \overline{\text{on}}$ $\wedge \text{UNCHANGED} \langle \text{incall}, \text{incomingcall}, \text{contacts}, \text{buffer} \rangle$ *Delete* $\hat{=} \text{state} = \overline{\text{on}} \wedge \text{incall} = \overline{\text{off}} \wedge \text{incomingcall} = \overline{\text{off}} \wedge \text{teclado!Pulse}(11)$ $\wedge \text{buffer}' = \langle \rangle \wedge \text{display!DDelete}$ $\wedge \text{UNCHANGED} \langle \text{state}, \text{incall}, \text{incomingcall}, \text{contacts} \rangle$ *Hangup* $\hat{=} \text{state} = \overline{\text{on}} \wedge \text{incall} = \overline{\text{on}} \wedge \text{teclado!Pulse}(11)$ $\wedge \text{incall}' = \overline{\text{off}}$ $\wedge \text{UNCHANGED} \langle \text{state}, \text{incomingcall}, \text{contacts}, \text{buffer} \rangle$ *HangupIncoming* $\hat{=} \text{state} = \overline{\text{on}} \wedge \text{incomingcall} = \overline{\text{on}} \wedge \text{teclado!Pulse}(11)$ $\wedge \text{incomingcall}' = \overline{\text{off}}$ $\wedge \text{bocina!Off} \wedge \text{timer!Stop}$ $\wedge \text{UNCHANGED} \langle \text{state}, \text{incall}, \text{contacts}, \text{buffer} \rangle$ *IncomingCall*(*n*) $\hat{=} \text{state} = \overline{\text{on}} \wedge \text{incomingcall} = \overline{\text{off}} \wedge \text{incall} = \overline{\text{off}}$

$$\wedge \text{incomingcall}' = \overline{\text{on}} \wedge \text{display!Replace}(\text{IF } n \in \text{DOM}(\text{contacts})$$

$$\text{THEN } \text{contacts}(n)$$

$$\text{ELSE } n)$$
 $\wedge \text{timer!Set}(1) \wedge \text{timer!Start} \wedge \text{bocina!On}$ $\wedge \text{UNCHANGED} \langle \text{state}, \text{incall}, \text{contacts}, \text{buffer} \rangle$ *Alternate* $\hat{=} \text{state} = \overline{\text{on}} \wedge \text{incomingcall} = \overline{\text{on}} \wedge \text{timer!Timeout} \wedge$ $((\text{bocina!state} = \overline{\text{on}} \wedge \text{bocina!Off}) \vee$ $(\text{bocina!state} = \overline{\text{off}} \wedge \text{bocina!On}))$ $\wedge \text{timer!Set}(1) \wedge \text{timer!Start}$ *Accept* $\hat{=} \text{state} = \overline{\text{on}} \wedge \text{incomingcall} = \overline{\text{on}} \wedge$ $\text{incomingcall}' = \overline{\text{off}} \wedge \text{incall}' = \overline{\text{on}}$ $\wedge \text{teclado!Pulse}(10) \wedge \text{bocina!Off} \wedge \text{timer!Stop}$ *Write*(*i*) $\hat{=} \text{state} = \overline{\text{on}} \wedge \text{incall} = \overline{\text{off}} \wedge \text{incomingcall} = \overline{\text{off}}$ $\wedge \text{teclado!Pulse}(i) \wedge \text{buffer}' = \text{buffer} \frown \langle i \rangle$ $\wedge \text{display!DReplace}(\text{buffer}') \wedge \text{UNCHANGED} \langle \text{state}, \text{incall}, \text{incomingcall}, \text{contacts} \rangle$ *Call* $\hat{=} \text{state} = \overline{\text{on}} \wedge \text{incall} = \overline{\text{off}} \wedge \text{incomingcall} = \overline{\text{off}} \wedge \text{teclado!Pulse}(10) \wedge$ $\text{incall}' = \overline{\text{on}} \wedge \text{buffer}' = \langle \rangle \wedge \text{display!DDelete}$ $\wedge \text{UNCHANGED} \langle \text{state}, \text{incomingcall}, \text{contacts} \rangle$ *Next* $\hat{=} \forall n : \text{Seq Nat}, i \in \{0 \dots 9\} \bullet$ $\text{Startup} \vee \text{Abort} \vee \text{On} \vee \text{Delete} \vee \text{Hangup} \vee$ $\text{HangupIncoming} \vee \text{IncomingCall}(n) \vee$ $\text{Alternate} \vee \text{Accept} \vee \text{Write}(i) \vee \text{Call}$ *Spec* $\hat{=} \text{Init} \wedge \square[\text{Next}]_{\text{vars}} \wedge \text{WF}_{\text{vars}}(\text{On} \vee \text{Alternate})$ THEOREM *Spec* \Rightarrow *TypeInv*