

UNIVERSIDAD AUTÓNOMA DE BAJA CALIFORNIA
FACULTAD DE CIENCIAS QUÍMICAS E INGENIERÍA

Nombre del Curso: Organización y Arquitectura de Computadoras

Clave: 36285

Requisitos: Circuitos Digitales

Tipo: Teórico/Práctico

Propósito general del curso:

Proporcionar los fundamentos de la Organización y Arquitectura de Computadoras e identificar los factores que determinan su desempeño, comprendiendo sus atributos al hacer uso de ellos en la programación de computadoras personales así otros sistemas basados en microprocesadores con lenguaje de alto y bajo nivel. Se ubica dentro de la etapa disciplinaria, con carácter obligatorio y pertenece al área de conocimiento de Ciencias de la Ingeniería. Se debe acreditar la asignatura Circuitos Digitales antes de cursar esta unidad de aprendizaje.

Evidencia de Desempeño:

Repositorio de ejercicios talleres y programas de laboratorios junto con reporte que sustente análisis, diseño, implementación y pruebas de los programas.

Metodología de Trabajo:

- **Estrategia de enseñanza (docente):** Desarrollar sesiones para la presentación de la información teórica, mediante el método expositivo con el apoyo de equipo audiovisual, facilitar material bibliográfico introductorio para la comprensión de conceptos y el cuerpo de conocimiento actual de un tema, coordinar discusión dirigida en temas específicos para promover el trabajo colaborativo, pensamiento crítico y reflexivo, asesorar de forma personalizada para el análisis, diseño, construcción y prueba de software para sistemas basados en microprocesador, coordinar y supervisar las prácticas tanto de taller como de laboratorio, elaborar y aplicar las evaluaciones parciales.
- **Estrategia de aprendizaje (alumno):** Participar activamente en clase en actividades individuales y grupales, participar activamente en prácticas de taller de forma individual y grupal, seleccionar, organizar y comprender la información, generar un análisis, diseño, construcción y prueba de software para sistemas basados en microprocesador, emplear el aprendizaje autodirigido.

Evaluación:

- Exámenes parciales (3): 45% -- promedio ponderado [$EP1 \cdot 0.20 + EP2 \cdot 0.40 + EP3 \cdot 0.40$]
- Prácticas de Laboratorio (14-16): 40%
- Evidencia de desempeño: 15% -- [**Evidencia talleres 15%**]

Notas importantes:

- Asistencia tanto a clase como a las prácticas de laboratorio.
- Se exenta examen ordinario si el promedio (ponderado) de exámenes parciales es ≥ 80 .
- Es necesario aprobar el laboratorio para acreditar la materia.
- ~~Es necesario aprobar un examen práctico.~~
- Entrega de cada una de las prácticas terminadas con sus respectivos reportes (1 Reporte por equipo con conclusiones individuales, en caso de que la práctica sea en equipo; de lo contrario es un reporte individual.)
- El retardo se da después de 10 minutos de iniciada la clase, taller o laboratorio.
- Tres retardos equivalen a una falta.
- Para poder entregar un trabajo, reporte, práctica o actividad se debe haber asistido a dicha clase, taller o lab donde se dejó.
- Por entregar tarde una práctica se aplica una penalización, esta se obtiene de la siguiente fórmula: $Cal - (Cal \cdot ((Días/7)/10))$.
- Para evaluar el reporte se debe entregar un código funcional, si el código no ensambla o compila desde ahí está mal la práctica, ya que todo el reporte solo es la documentación de los ejercicios realizados.
- Algunas prácticas están divididas en dos: una parte entregable el mismo día en el horario del laboratorio con valor del 50% y una evidencia con valor del 50%, la cual tendrá más tiempo de entrega. Algunas prácticas solo serán entregables ese día.
- El retardo de cada práctica va por la fórmula anteriormente mencionada, lo cual significa un 25% de penalización por retardo, esto solo se considera en la evidencia de esa práctica en caso de tenerla.
- La parte entregable el mismo día de la práctica tiene valor únicamente en el laboratorio y si el alumno asistió a él.
- Las prácticas están creadas con una dificultad progresiva, por lo que no se puede revisar ni realizar una práctica si no se han realizado las anteriores, se acepta la subida al sistema, pero no se revisará, ya que no tiene sentido que se pueda realizar una práctica más difícil que la no entregada.

Contenido

Presentación (semana 1 12-Ago / 27-Ene)

Presentación al grupo de la rúbrica y reglas de clase, presentación del plan para el semestre por semanas, explicación de como se trabaja en clase, taller y laboratorio, explicación del reporte técnico de prácticas, explicación de la importancia de ensamblador para su carrera como ingenieros en computación.

UNIDAD 1 - Computadoras (semanas 2 y 3 19-Ago--26-Ago / 3-Feb--10-Feb)

- 1.1 Organización y arquitectura de una computadora.
- 1.2 Estructura y función de una computadora.
- 1.3 La evolución de arquitecturas.
- 1.4 Rendimiento de una computadora.
- 1.5 Clasificación de Flynn de las computadoras.
- Talleres 1 y 2.
- Prácticas de laboratorio 1 y 2.

UNIDAD 2 - Componentes de una Computadora (semanas 4 y 5 2-Sep--9-Sep / 17-Feb--24-Feb)

- 2.1 Unidad central de procesamiento.
- 2.2 Ductos de interconexión.
- 2.3 Sección de memoria.
- 2.4 Sección de entrada y salida.
- 2.5 Sistemas básico de entrada y salida.
- 2.6 Sistema operativo.
- Talleres 3 y 4.
- Prácticas de laboratorio 3 y 4.

Parcial (semana 6 16-Sep / 3-Mar)

- Examen parcial 1.

UNIDAD 3. Microprocesador (semanas 7-12 23-Sep--28-Oct / 10-Mar--21-Abr)

- 3.1 Arquitecturas típicas de los microprocesadores (CISC y RISC).
- 3.3 Organización de la memoria.
- 3.4 Conjunto de registros.
- 3.5 Conjunto de instrucciones.
- 3.6 Interrupciones.
- 3.7 Programación de computadoras en bajo y alto nivel.
- Talleres 5-10.
- Prácticas de laboratorio 5-10.

Parcial (semana 13 4-Nov/28-Abr)

- Examen parcial 2.

UNIDAD 4. Sección de Memoria (semana 14 11-Nov / 5-May)

- 4.1 Organización de la sección de memoria.
- 4.2 Interfaz de memoria.
- 4.3 Decodificación de direcciones de memoria.
- 4.4 Tecnologías utilizadas para decodificadores de direcciones.
- 4.5 Diseño de decodificadores de direcciones.
- 4.6 Prueba de memoria.
- Taller 11.
- Práctica de laboratorio 11.

UNIDAD 5. Sección de Entrada y Salida (semana 15 18-Nov / 12-May)

- 5.1 Organización de la sección de Entrada/Salida.
- 5.2 Mecanismos de manejo de la sección de Entrada/Salida.
- 5.3 Descripción de la interfaz periférica para puertos de E/S.
- 5.4 Configuración y operación la interfaz periférica.
- 5.5 Ejemplos de uso la interfaz periférica.
- Taller 12.
- Práctica de laboratorio 12.

Parcial (semana 16 25-Nov / 19-May)

- Taller 13.
- Práctica de laboratorio 13.
- Examen parcial 3.

Bibliografía:

- Tanenbaum, A. y Austin, T. (2013). *Structured computer organization*. Massachusetts, Estados Unidos: Pearson.

- Stallings, W. (2016). *Computer organization and architecture: designing for performance*. Massachusetts, Estados Unidos: Pearson-Prentice Hall.
- Barry B. Bray. (2009) *Los Microprocesadores de Intel*, Prentice Hall

Last modified: Sunday, 10 August 2025, 10:43 PM