

Aorionon 4)

register

a)

user pgtbl.ptr

Τίτλος Μεταγραφών διεργασίας A

Valid Bit	INDEX in Hex (4 bits-cell)	rwX Sec - bits	Dirty - Bit	Ref - bit	Phy. Pg
0	0 0	000	0	0	NULL
0	0 1	000	0	0	NULL
1	0 2	110	1	1	A
0	0 3	001	0	1	<disk addr>

1	A	5	010	0	0	6
1	A	6	100	0	0	D

Virtual address (in hex (4 bits each cell))

A 6 0 0 1

20 bits

D 0 0 1

Physical Address

b)

Valid Bit	Index (4 bits)	^{RWx} Sec	Dirty	Phy.Pg
0	00	000	0	NULL
1	01	101	0	4
0	02	101	0	<disk address>
:	:	:	:	:
0	09	101	0	<disk address>
1	0A	110	1	F
0	0B	000	0	NULL
:	:	:	:	:
0	BF	000	0	NULL
1	C0	110	1	0
1	C1	100	0	2
0	C2	110	0	<disk address>
0	C3	110	0	<disk address>
0	C4	000	0	NULL
:	:	:	:	:
0	FD	000	0	NULL
1	FE	110	1	D
1	FF	110	0	1

c) Virtual	Output
0J038 (fetch)	4038
OB0F4 (read)	Crash(unallocated - page not available)
C001C (write)	001C
0992C (fetch)	Exception (page not found , disk access)
00000 (read)	Crash(unallocated - page not available)
99F88 (read)	Crash(unallocated - page not available)
FESD8 (write)	D5D8
FFJ00 (fetch)	Crash(permission denied)
C20CC (write)	Exception (page not found, disk access)
CDOCC (write)	Crash (unallocated - page not available)
C0444 (read)	0444
0JFF4 (fetch)	4F44
C1FFC (write)	Crash(permission denied)
008E4 (write)	Crash(unallocated- page not available)
C7700 (read)	Crash(unallocated - page not available)
0JE40 (write)	Crash (permission denied)

Answer 12.5

a) b)

register : user pg.tbl.ptr.

Virtual Address

F E 001

→ OFFSET

L1 table

Vld	INDEX	Pg. Tbl
1	0	-
0	1	-
0	2	-
:	:	:
0	B	-
1	C	-
0	D	-
0	E	-
1	F	-

L2 tables

Table O	INDEX	Valid	Sec	Dirty	Phy. Pg
	0	0	000	0	NULL
	1	1	101	0	4
	2	0	101	0	DISK
	:	:	:	:	:
	9	0	101	0	DISK
	A	1	110	1	F
	B	0	000	0	NULL
	:	:	:	:	:
	F	0	000	0	NULL

Table F

INDEX	Valid	Sec	Dirty	Phy. Pg
0	0	000	0	NULL
:	:	:	:	:
D	0	000	0	NULL
E	1	110	1	(D)
F	1	110	0	1

Table C

INDEX	Valid	Sec	Dirty	Phy. Pg
0	1	110	1	0
1	1	100	0	2
2	0	110	0	DISK
3	0	110	0	DISK
4	0	000	0	NULL
:	:	:	:	:
F	0	000	0	NULL

Physical Address

1 D 001

8) Συνολικά έχει 4 πίνακες 16 θέσων
 Ενας πίνακας ήταν επίπεδον L1 και 3 δευτέρου επίπεδου L2
 Άρα συνολικά με πολυεπίπεδους πίνακες μετάφρασης
 χρησιμοποιούνται $4 * 16 = 64$ θέσεις

Στο παρεπόμενο σύστημα της αριθμούς 12.4(β) υπάρχουν 256 θέσεις
 (1 πίνακας)

Σύμφωνα με τα παραπάνω, με τους πολυεπίπεδους πίνακες μετάφρασης
 χρησιμοποιούμε 192 λιγότερες θέσεις σε σχέση με το παρεπόμενο
 σύστημα. Έχει όμως 75% μειώση στις ίδιες σελίδες

~~Τόνον 12.6~~

Από τα 64 bits της
 Virtual address παρα
 νούμενο

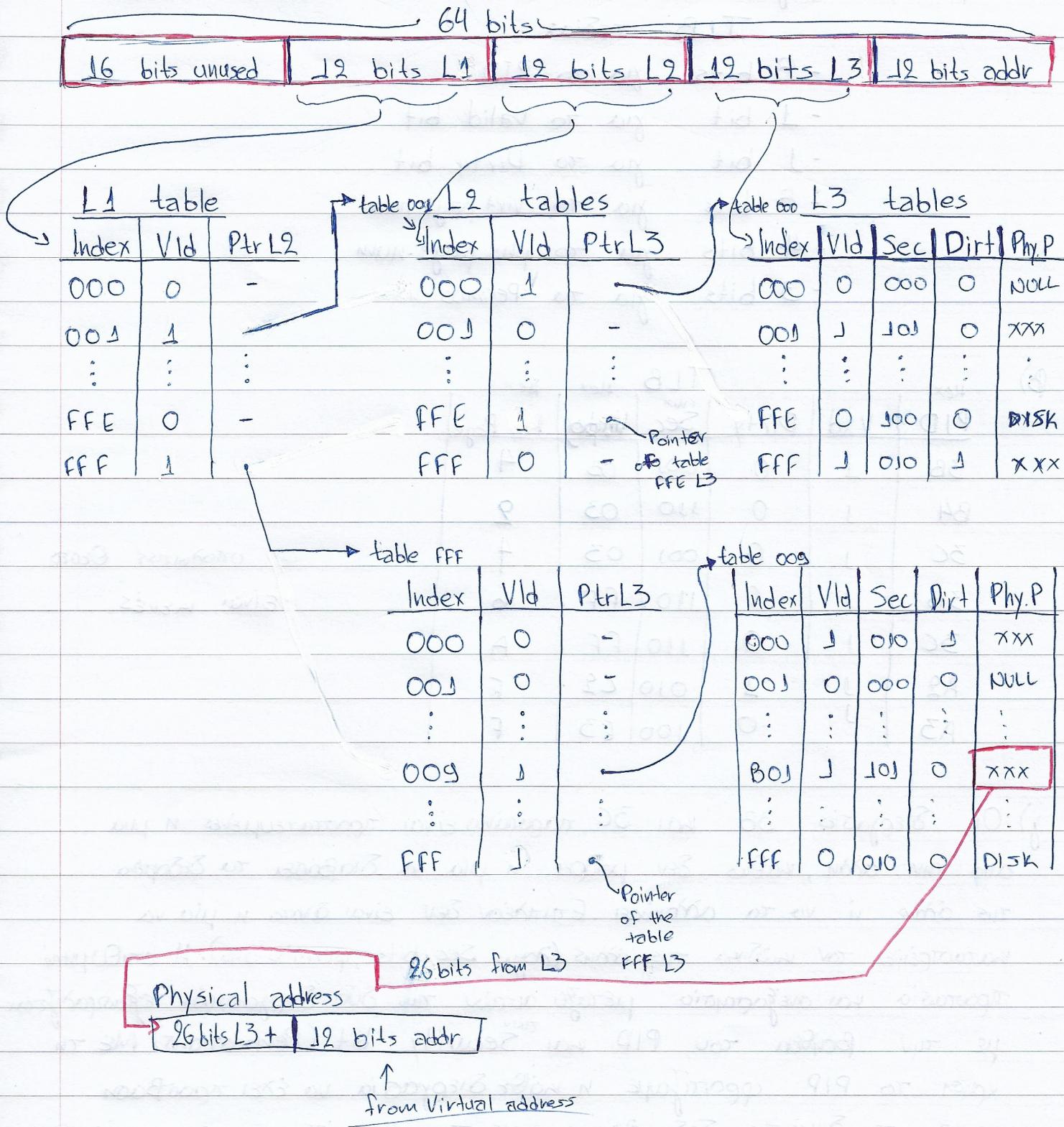
τα 48 LS bit χρησιμοποιούνται

64 bits
 | 12 bits [3] | 12 bits [2] | 12 bits [1] | 12 bits addr

~~16 bits unused~~

Aronion 12.6

Από τα 64 bits της εικονικής διεύθυνσης προ Τα 48 LS bits χωρίζονται



Αριθμοί 12.7

a) Σύμφωνα με την εγκύρωση, θεωρήστε την εξαγωγή μια επιλογής που μηδέν δεν ανήκει στην αριθμού 12.4, επομένως η εξαγωγή:

TLB πεδία:

- 8 bits για το PID
- 1 bit για το Valid bit
- 1 bit για το Dirty bit
- 8 bits για το virt.page.num
- 4 bits για το phy.page.num
- 3 bits για τα Permissions
- 1 bit για το Ref.bit

B)

Ref	TLB				Hex	Hex
	PID	Vld	Dirty	rw ^x Sec	V. pg	Phy. Page
X	3B	1	0	001	03	4
X	B4	1	0	110	03	9
X	3C	1	0	001	03	4
X	3B	1	0	110	FF	6
X	3C	1	0	110	FF	A
X	A2	1	1	010	C2	F
X	A3	1	0	100	E3	F

Οι παραπάνω θεώρες

είναι κενές

g) Οι διεργασίες 3B και 3C, παρατίθενται, είναι προστατευμένες ή μια από την άλλη, καθώς δεν μπορεί να μια να διαβρίσει τα δεδομένα της άλλης ή να τα αντικαθίσει. Επιπλέον δεν είναι δυνατό να μια να καταστρέψει τον κωδικό της άλλης (τόνως Sec-bits, permissions). Η επιθυμητή προστασία και ανεξαρτησία μεταξύ αυτών των δύο διεργασιών εξασφαλίζεται με την βαθεία του PID και την security bit (Permissions). Με την κάθε το PIP φαστιφαγεί η κάθε διεργασία να έχει προβολή πάνω στα δίκαια της δεδομένα, ενώ με τα permissions προστατεύεται η διεργασία, η οποία αν και βρίσκεται στο ίδιο αντίγραφο στη μνήμη, μπορεί να δικαιώνεται εφαρμογής ή ανάρχως load δεδομένων (αφού είναι execute only).