Lección 1 -Semana 2 Chavarría-

Zamora, Luis Alberto

Paralelismo, Arquitecturas

Paralelas y Flynn

Parallel Architectures by Flynn

- "...Parallel or concurrent operation has many different forms withinacomputersystem..."
- "...A stream is a sequence of objects such as actions such as instructions. Each stream is independent of all other streams, and each element of a stream can consist of one or more objects or actions..."

Las arquitecturas más comúnes según la cantidad de *streams* son:

- SISD.
- SIMD.
- MISD.
- MIMD.

Lección Anterio

Paralelismo, Arquitecturas Paralelas y Flynn

SISD SIMD MISD

MIME

Amda

Speedup Overall ¿Cómo se ve la ley

Amdahl con unid de procesamiento simétricas y

Unidades de procesamien

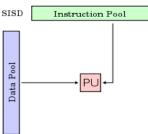
procesamien simétricas y asimétricas

Tendencias

y Mant



- Significa Single Instruction Single Data.
- Arquitectura tradicional de un único procesador.
- Utiliza pipelining, realizando concurrentemente diferentes fases de procesamiento de una instrucción.
- Implementa instruction level parallelism (ILP) como superescalar o very long instruction word (VLIW).
- No se obtiene concurrencia de ejecución, pero si de procesos.



SIMD

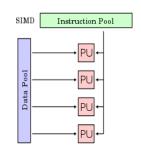
- Significa Single Instruction Multiple Data.
- Incluye procesadores de arreglo (array) y vectoriales.
 - Procesadores de arreglo: Instrucciones operan en múltiples elementos al mismo tiempo. Se conocen como massively parallel processor.
 - Procesadores vectoriales: Instrucciones operan en múltiples elementos en tiempos consecutivos.

 $\begin{array}{l} \mathsf{LD} \ \mathsf{VR} \leftarrow \mathsf{A} [3:0] \\ \mathsf{ADD} \ \mathsf{VR} \leftarrow \mathsf{VR}, 1 \\ \mathsf{MUL} \ \mathsf{VR} \leftarrow \mathsf{VR}, 2 \\ \mathsf{ST} \ \mathsf{A} [3:0] \leftarrow \mathsf{VR} \end{array}$

SIMD (Tiempo vs Espacio)

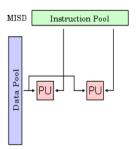
LD0	LDI	LD2	LD3
AD0	AD1	AD2	AD3
MU0	MU1	MU2	MU3
ST0	ST1	ST2	ST3

LD0			
LD1	AD0		
LD2	AD1	MU1	
LD3	AD2	MU2	ST0
	AD3	MU3	ST1
		MU4	ST2
			ST3



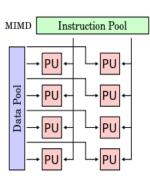
MISD

- Significa MultipleInstruction, SingleData.
- Se usa en sistemas aeroespaciales y arreglos sistólicos.
- También se puede usar para detectar y enmascarar errores



MIMD

- Significa MultipleInstruction, MultipleData.
- No necesariamente todos los procesadores deben ser idénticos, cada uno opera independientemente.
- Son: procesadores multinúcleo y superescalares.
- Cuando usan memoria compartida en este tipo de sistemas hay dos problemas:
 - Consistencia de memoria (se resuelve a través de combinación de técnicas de hardware y software).
 - Mantener la coherencia de cach´ (se resuelve mediante técnicas de hardware).



Según Flynn cómo se catalogan:

$$[f(x),g(y),h(z)] = \left[\frac{x+1}{2},\frac{\sin y}{y},e^z\right]$$
 (1)

$$[h(x,y)] = \left[e^{x+y}\right] \tag{2}$$

$$[f(x)] = a_0 + x(a_1 + x(a_2 + a_3x)) = a_0 + a_1x^2 + a_2x^3$$
 (3)

$$[g(x,y,z)] = x^{a_0} + y^{a_1} + z^{a_2}$$
 (4)

Ley de Amdahl

¿Qué es?

- Permite obtener la ganancia en el desempeño debido a la mejora en una característica determinada.
- La ley de Amdahl puede servir como una guía para determinar la mejora real y como distribuir los recursos para tener mejor relación costo-desempeño.
- Gene Amdahl establece que todo programa se divide en:
 - Partes paralelizable.
 - Partes no paralelizables.







¿Qué es? Donde:

Lev de Amdahl $T(N) = B + \frac{(T-B)}{N}$

B: es la parte no paralelizable.

T: es el tiempo de duración de una tarea.

La fracción paralelizable está dada por un factor N

Speedup

 $\begin{aligned} \text{Speedup} &= \frac{\text{Tiempo de ejecución de una tarea sin mejora}}{\text{Tiempo de ejecución de una tarea con mejora}} \\ \text{Speedup} &= \frac{T(1)}{T(N)} = \frac{T(1)}{B + \frac{(T(1) - B)}{D}} \end{aligned}$

Con T(1) = 1 (sin mejora):

 $\frac{T-B}{M}$

 $\mathsf{Speedup}_{\mathsf{overall}} = \frac{\mathsf{Execution}\;\mathsf{time}_{\mathsf{old}}}{\mathsf{Execution}\;\mathsf{time}_{\mathsf{new}}} = \frac{1}{(1 - \mathsf{Fraction}_{\mathsf{enhanced}}) + \frac{\mathsf{Fraction}_{\mathsf{enhanced}}}{\mathsf{Speedup}_{\mathsf{enhanced}}}}$

Speedup Overall

Speedup = $\frac{1}{B + (1-B)}$

Donde

- Fraction_{enhanced} es la fracción del tiempo de computaci original que se puede ver beneficiado por la mejora. Speed_{enhanced} es la ganancia del producto de la ejecuci
- en modo "mejorado". Esto es, qué tan rápido ejecutaría la tarea si la mejora se aplicara a todo el programa.

Ley de Amdahl

Ejemplo: Ley de Amdahl

Ejemplo

Supongamos que se desea mejorar un procesador utilizado para un servidor Web. El nuevo procesador es **10 veces más rápido** en tiempo de computación para la aplicación de servidor Web que el procesador antiguo. Asumiendo que el procesador original está **ocupado** un **40 %** del tiempo y el **60 %** del tiempo **esperando** por dispositivos de Entrada/Salida. ¿Cuál es la ganancia total producto de incorporar la mejora?

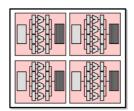
$$\mathsf{Speedup}_{\mathsf{overall}} = \frac{\mathsf{Execution}\;\mathsf{time}_{\mathsf{old}}}{\mathsf{Execution}\;\mathsf{time}_{\mathsf{new}}} = \frac{1}{(1 - \mathsf{Fraction}_{\mathsf{enhanced}}) + \frac{\mathsf{Fraction}_{\mathsf{enhanced}}}{\mathsf{Speedup}_{\mathsf{enhanced}}}}$$

$$\label{eq:Fractionenhanced} \begin{aligned} \text{Fraction}_{\text{enhanced}} = 40 \,\% = 0.4 \,\, \text{Speedup}_{\text{enhanced}} = 10 \\ \\ \text{Speedup}_{\text{overall}} = 1.56 \end{aligned}$$

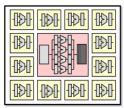
Ley de Amdahl

Amdahl con unidades de procesamiento simétricas y no-simétricas

- La paralelización es uniformemente distribuida en las unidades de ejecución (procesadores).
- No aplica en sistemas heterogéneos y *multicore* (sim étricos y no simétricos).
- Supone que no hay conflictos de recursos.



Symmetric: Four 4-BCE cores



Asymmetric: One 4-BCE core & Twelve 1-BCE base cores

Confiabilidad

Probabilidad de que el sistema esté funcionando en el instantet dado que funcionaba en el instantet₀. Se tiene:

- Tiempo medio para una falla (MTTF).
- Fallos por tiempo (λ): $\lambda = \frac{1}{\text{MTFF}}$

R(t): probabilidad de que un sistema falle en t unidades de tiempo después de la última falla.

$$R(t) = e^{-\lambda(t-t_0)}$$

Mantenibilidad

Tiempo requerido para que el sistema este funcionando luego que se dio una falla.

- Tiempo medio para reparar (MTTR): Tiempo de la interrupción del servicio.
- Tasa de reparación (μ): $\mu = \frac{1}{\text{MTTR}}$

M(t): probabilidad de que un sistema este funcionando en t ur dades de tiempo después de que se presentó una falla.

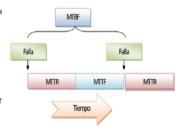
$$M(t) = e^{-\mu t}$$

Disponibilidad

Es el porcentaje del tiempo en el que el sistema estar á disponible para brindar un servicio correcto

Tiempo medio entre fallas (MTBF): MTTF + MTTR

$$A = \frac{MTTF}{MTBF}$$



Desempeño

Benchmarking

El benchmark es un instrumento para comparar el desempeño de varios sistemas en aplicaciones reales.

Representa un recurso de software para evaluar un sistema y discriminar la mejor opción para el diseño.

Varios tipos de benchmarks: SPEC, EEMBC, BDTi, Drystone, CoreMark. Latency

Throughput Add r1, r2, r3 ID Término aplica de manera diferente según el campo: ISP: Calidad de imagen. Sub r4, r5, r6 ID EX IP Memorias: Accesos a memoria por segundo. • CPU's: Medida de la tasa en que los programas son EX Add r2, r5, r8 ΙF ID ejecutados (IPC, CPI). Add r3, r4, r8 ΙF ID

Punto de vista microscópico:

- Latencia: Tiempo requerido para ejecutar una instrucción desde inicio hasta finalización
- Flujo de instrucciones (throughput): Tasa de finalización de instrucciones.