



ESCOLA POLITÉCNICA DA UNIVERSIDADE DE SÃO PAULO  
Departamento de Engenharia de Computação e Sistemas Digitais

## **PCS3635 – LABORATÓRIO DIGITAL I**

### **EXPERIÊNCIA 5 – Projeto de um Jogo de Sequências de Jogadas**

**Relato da Bancada A3 – Turma 2 – Prof. Reginaldo**

**Data de Emissão: 03 de Fevereiro DE 2025.**

<b>Nome: Pedro Henrique Zanato da Costa</b>	<b>Número USP: 13874761</b>
<b>Nome: Enzo Koichi Jojima</b>	<b>Número USP: 14568285</b>
<b>Nome: Eduardo Ribeiro do Amparo Rodrigues de Souza</b>	<b>Número USP: 14567346</b>

#### **1 INTRODUÇÃO**

Esta experiência tem como objetivo o estudo de aspectos de projeto de circuitos digitais usando um sinal periódico como entrada de clock e agora uma sequência de jogadas que vai ficando mais difícil conforme o jogador joga.. O circuito da experiência é baseado no projeto desenvolvido na experiência anterior.

#### **2 DESCRIÇÃO DO PROJETO**

A visão conceitual do projeto descreve o desenvolvimento de um sistema digital baseado em Verilog que funciona como um jogo de adivinhação, adaptada da experiência quatro.

O fluxo de dados, adaptado da experiência anterior, é integrado com a unidade de controle, também adaptada da experiência anterior para formar um sistema cujo funcionamento pode ser descrito pela descrição abaixo. O projeto também conta com síntese do circuito para validações experimentais na FPGA e sua descrição foi dada da seguinte maneira:

*“O circuito do sistema digital sequencial inclui um conjunto de 16 dados de 4 bits que é armazenado em uma memória interna, cujos endereços são percorridos por meio de um contador interno. Depois do acionamento do sinal reset, o circuito deve aguardar o início de sua operação até o acionamento do sinal de entrada jogar.”*

*Depois de iniciar seu funcionamento, o circuito deve aguardar uma jogada com o acionamento de um dos botões de entrada (sinal botoes). O dado dos botões deve ser armazenado pelo circuito no sinal db\_jogada e apresentado nos leds .Em seguida, deve-se comparar o conteúdo armazenado da entrada de jogada com o respectivo dado da memória e deve-se indicar, na saída db\_chavesIgualMemoria, o resultado da comparação. Em seguida, o contador interno deve ser incrementado para posicionar o acesso à memória interna para o próximo dado. “O ciclo de registro de jogada, comparação e reposicionamento da memória deve seguir o seguinte padrão: inicialmente, somente o primeiro dado deve ser verificado. Em seguida, os dois primeiros dados. Daí, os três primeiros dados e, assim por diante, até que todos os 16 dados sejam verificados. Ou seja, a cada rodada, uma sequência de jogadas é verificada, iniciando com 1 elemento apenas, depois 2 elementos, e assim por diante, até chegar a uma sequência com todos os 16 elementos.” A saída de depuração db\_limite está conectada na saída do contador do limite, que vai subindo até 16. As saídas de depuração db\_contagem e db\_memoria indicam, respectivamente, o endereço e o dado armazenado pela memória, ao passo que a saída de depuração db\_estado, por sua vez, deve indicar o código do estado vigente da Unidade de Controle em determinado instante do funcionamento do sistema digital. Essas cinco saídas (db\_jogada, db\_contagem, db\_memoria e db\_estado, db\_limite) devem ser projetadas para serem exibidas em displays de sete segmentos.*

*O ciclo de espera pela jogada, armazenamento das chaves, comparação e reposicionamento da memória deve prosseguir enquanto o jogador acertar o dado armazenado na memória e até que todas as sequências de tamanhos 1 a 16 sejam*

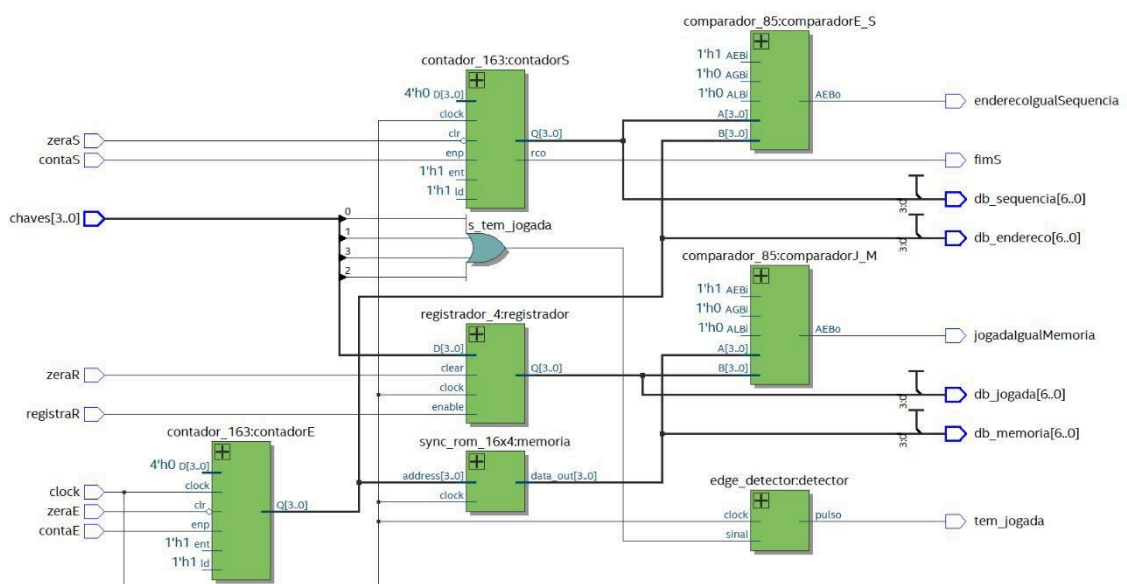
verificadas. Se o jogador acertar todos os dados, o sinal de saída ganhou deve ser ativado. Se o jogador errar um dado, o ciclo deve ser imediatamente interrompido, e o sinal de saída perdeu deve ser ativado. Ao final da operação, o sinal de saída pronto também deve ser ativado. Depois disso, o circuito deve aguardar o próximo acionamento do sinal jogar. Essas três saídas (acertou, errou e pronto), quando ativadas, devem permanecer ativadas até o reinício da operação do circuito.”

### 3 DETALHAMENTO DO PROJETO LÓGICO

#### 3.1 PROJETO DO FLUXO DE DADOS

O projeto do fluxo de dados apresentado, mesmo sendo baseado na última experiência, sofreu algumas modificações que devem ser endereçadas.

Foi adicionado mais um contador e mais um comparador, justamente para fazer esse controle das sequências que gradativamente vão ficando maior. Agora o contadorE (velho) em vez de andar diretamente até 16, ele anda até o limite da sequência e é zerado, até que o limite da sequência seja 16. O limite da sequência é determinado pelo contadorL (novo), que toda vez que o contadorE termina o ciclo, ele aumenta seu valor em 1 até chegar no limite de 16 e o jogador tenha ganhado ou perdido. Quem controla se o contadorE já chegou no limite da sequência, ou seja, no mesmo valor na contagem que o contadorL é o novo comparador.



**Figura 1: Estrutura interna do fluxo de dados**

### 3.2 PROJETO DA UNIDADE DE CONTROLE

A lógica de execução do programa foi adaptada da experiência 4, e pode ser resumida pelo bloco de pseudocódigo a seguir:

```
Algoritmo: Jogo de Sequências de Jogadas
entradas: jogar, botoes
saídas: leds, ganhou, perdeu, pronto
depuração (sugestão): contagem, memória, limite, estado, jogada,
                       endereçoIguallimite, chavesIgualeMemoria

1. {
2.   while (verdadeiro) {
3.     espera acionamento do sinal JOGAR
4.     inicia circuito para condições iniciais e sequência inicial
5.     enquanto não atingir final do jogo e não ocorrer uma jogada errada {
6.       reinicia sequência de jogadas
7.       while não atingir jogada final da sequência atual e jogada foi correta {
8.         espera jogada
9.         compara jogada efetuada com jogada armazenada
10.        atualiza (incrementa) endereço da próxima jogada
11.      }
12.      aumenta o tamanho da sequência
13.      vai para próxima rodada (início da sequência)
14.    }
15.    se atingiu o final do jogo acertando todas as jogadas {
16.      então { // ganhou o jogo
17.        ativa saída GANHOU
18.        ativa saída PRONTO
19.        espera acionamento do sinal JOGAR
20.        reinicia o jogo
21.      }
22.    }
23.    se jogada errada {
24.      então { // perdeu o jogo
25.        ativa saída PERDEU
26.        ativa saída PRONTO
27.        espera acionamento do sinal JOGAR
28.        reinicia o jogo
29.      }
30.    }
31.  }
32. }
```

Figura 2: Pseudocódigo da lógica de execução do circuito

A unidade de controle também foi adaptada da experiência anterior. O diagrama a seguir mostra em cores os novos estados propostos para atender às exigências do novo enunciado. Três estados foram adicionados(em verde). e novas condições para acionamento de sinais de controle e transição de estados foram estabelecidas.

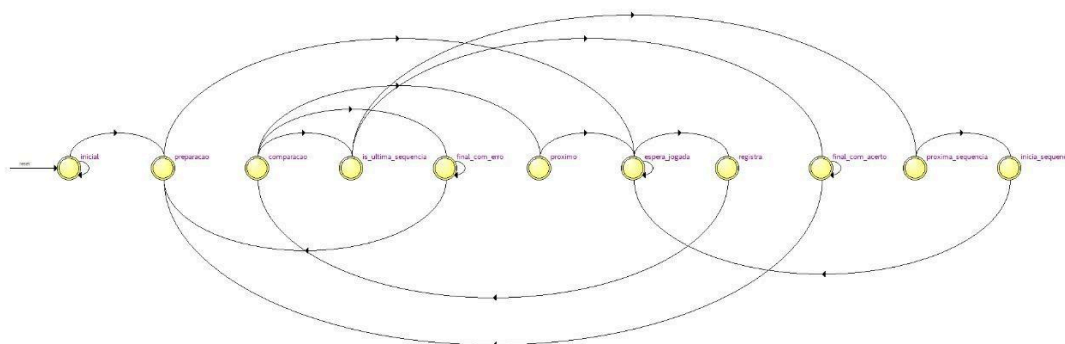


Figura 3: Diagrama de estados da unidade de controle

**Tabela 1 – Descrição da Unidade de Controle do Sistema**

Nome do Estado	Descrição do Estado	Próximo Estado	Condições e Justificativas para a Transição entre Estados
Inicial	Estado inicial, responsável por zerar o registrador e o contador	Preparação	Quando o iniciar é ativado ele muda de estado na subida de clock. Até lá continua no estado inicial.
Preparação	Zera o contador e o registrador	Espera jogada	Na próxima subida de clock.
Inicia Sequência	Zera contadorE	espera Jogada	Na próxima subida de clock.
Espera Jogada	Espera ativação das chaves (sinal jogada_feita)	Registra	Quando jogada_feita é ativado ele muda de estado na subida de clock. Até lá continua no mesmo estado.
Registra	Registrar o valor das chaves	Comparação	Na próxima subida de clock
Comparação	Verifica se a contagem terminou e compara o valor do contador e as chaves.	1:Próximo 2:Fim com Acerto 3:Fim com Erro	1: se jogadalqualMemoria = 0 e os números comparados são diferentes, vai para o estado Final com Erro na próxima subida de clock 2: se jogadalqualMemoria = 1 e estamos na última sequência, vai para o estado Acerto na próxima subida de clock 3: se JogadalqualMemoria =1 e não estamos na última sequência, vai para o estado Próximo na próxima subida de clock

Nome do Estado	Descrição do Estado	Próximo Estado	Condições e Justificativas para a Transição entre Estados
Próximo	Acrescenta um na contagem do contador	Espera Jogada	Na Próxima subida de clock
Última Sequência	É a última sequência	1. Fim com Acerto 2. Próxima Sequência	1; se FimS = 1, vai para o estado Fim com Acerto na próxima subida de clock  2. se FimS = 0 vai pra o estado Próxima Sequência na próxima subida de clock
Próxima Sequência	contaS = 1 (aumenta o tamanho da próxima sequência)	Inicia sequência	Na próxima subida de clock
Fim com Acerto	Indica o fim acertando todos os números, além de levantar a flag acertou	Preparação	Só muda de estado com iniciar
Fim com Erro	Indica o fim acertando todos os números, além de levantar a flag errou	Preparação	Só muda de estado com iniciar

### 3.3 PROJETO DO SISTEMA DIGITAL

**Sinais de Controle:** A novidade agora são os sinais que controlam o novo contador e o novo comparador, ou seja, zeraS e contaS.

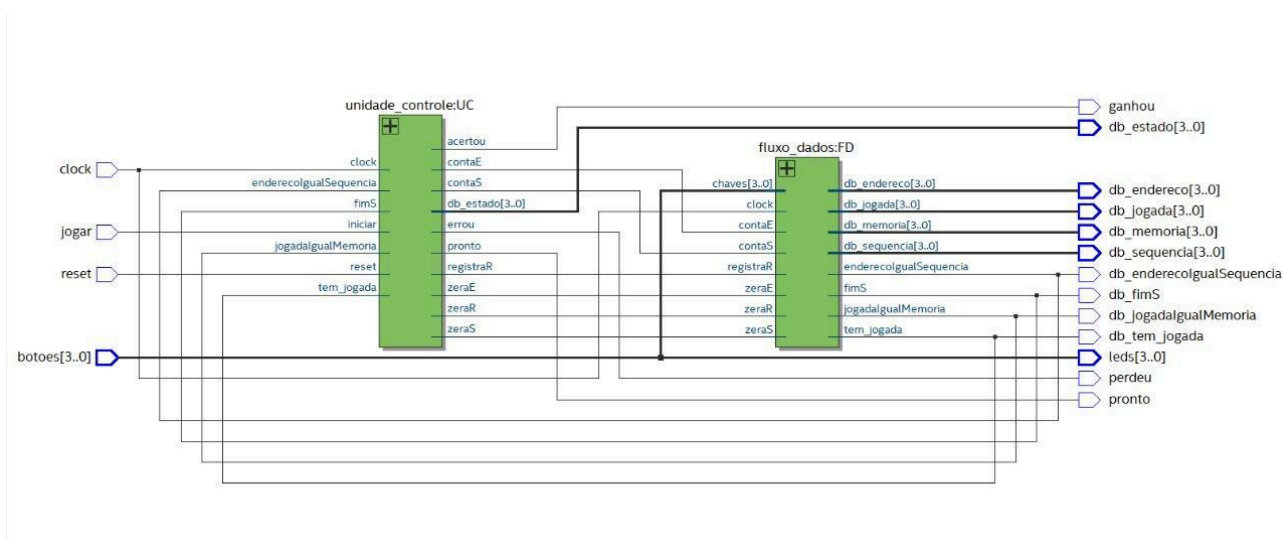
**Sinais de Condição:** A novidade agora é o sinal de condição endereçoIgualLimite que compara se os dois contadores estão no mesmo valor e por consequência está no fim da sequência atual.

### **Sinais de Depuração:**

- db\_estado
- db\_endereco
- db\_jogada
- db\_memoria
- db\_sequencia
- db\_enderecoIgualSequencia
- db\_fimS
- db\_jogadaIgualMemoria
- db\_tem\_jogada

### **Saídas:**

- ganhou
- perdeu
- pronto
- leds[3:0]



**Figura 4: Esquema do circuito completo com RTLView**

## 4 PLANO DE TESTES DO SISTEMA E SIMULAÇÕES

### 4.1 CENÁRIO DE TESTE 1 – VENCEDOR

**Tabela 2 – Descrição e Resultados Simulados do Cenário de Teste 1**

#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
c.i.	Condições Iniciais	reset, iniciar e chaves zerados	perdeu, ganhou, fim e LEDs zerados	sim
1	“Resetar” circuito	acionar reset	perdeu, ganhou, fim e LEDs zerados	sim
2	Aguardar alguns segundos	reset, iniciar e chaves zerados	perdeu, ganhou, fim e LEDs zerados	sim
3	Acionar sinal iniciar	acionar iniciar	perdeu, ganhou, fim e LEDs zerados	sim
4	Sequência 1	acionar chave(0)	LED(0) liga	sim
5	Sequência 2	acionar chave(0) acionar chave(1)	LED(0) liga LED(1) liga	sim
6	Sequência 3	acionar chave(0) acionar chave(1) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga	sim
7	Sequência 4	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga	sim
8	Sequencia 5	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga	sim



#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
9	Sequencia 6	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga	sim
10	Sequencia 7	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga	sim
11	Sequencia 8	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga	sim
12	Sequencia 9	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga	sim
13	Sequencia 10	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga	sim
14	Sequencia 11	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga LED(2) liga	sim

#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
15	Sequência 12	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1) acionar chave(2) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga LED(2) liga LED(2) liga	sim
16	Sequencia 13	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1) acionar chave(2) acionar chave(2) acionar chave(3)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga LED(2) liga LED(2) liga LED(3) liga	sim
17	Sequencia 14	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1) acionar chave(2) acionar chave(2) acionar chave(3) acionar chave(3)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga LED(2) liga LED(2) liga LED(3) liga LED(3) liga	sim
18	Sequencia 15	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1) acionar chave(2) acionar chave(2) acionar chave(3)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga LED(2) liga LED(2) liga LED(3) liga	sim

#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
		acionar chave(3) acionar chave(0)	LED(3) liga LED(0) liga	
19	Sequencia 16	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1) acionar chave(1) acionar chave(2) acionar chave(2) acionar chave(2) acionar chave(3) acionar chave(3) acionar chave(0) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga LED(2) liga LED(2) liga LED(2) liga LED(3) liga LED(3) liga LED(0) liga LED(2) liga saídas pronto e ganhou ativadas	Sim

### Observações a Respeito da Tabela:

O cenário de testes apresentado anteriormente aborda o caso em que o jogador acerta todas as 136 jogadas. Esse resultado é indicado pelo sinal de saída *ganhou*. Esse cenário percorre todas as 16 sequências que cada vez aumentam mais a dificuldade do jogo.

### Imagens do Primeiro Cenário de Testes (Modelsim):

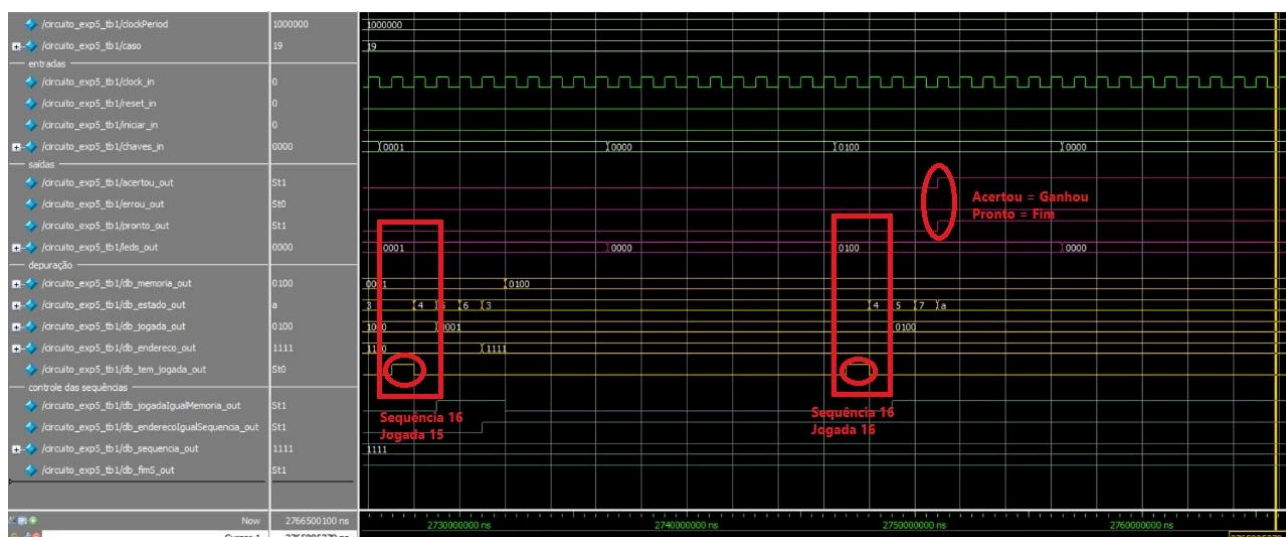


Figura 5: Imagem do Modelsim Testando o Final do Cenário de Teste 1

## 4.2 CENÁRIO DE TESTE 2 – ACERTO DAS 3 PRIMEIRAS SEQUÊNCIAS E ERRO NA 2ª JOGADA DA 4ª SEQUÊNCIA

Tabela 3 – Descrição e Resultados Simulados do Cenário de Teste 2

#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
c.i.	Condições Iniciais	reset, iniciar e chaves zerados	errou, acertou, fim e LEDs zerados	sim
1	“Resetar” circuito	acionar reset	errou, acertou, fim e LEDs zerados	sim
2	Aguardar alguns segundos	reset, iniciar e chaves zerados	errou, acertou, fim e LEDs zerados	sim
3	Acionar sinal iniciar	acionar iniciar	errou, acertou, fim e LEDs zerados	sim
4	Sequência 1	acionar chave(0)	LED(0) liga	sim
5	Sequência 2	acionar chave(0) acionar chave(1)	LED(0) liga LED(1) liga	sim
6	Sequência 3	acionar chave(0) acionar chave(1) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga	sim
7	Sequência 4	acionar chave(0) acionar chave(3)	LED(0) liga, LED(3) liga, saídas pronto e errou ativadas	sim

### Observações a Respeito da Tabela:

Nessa tabela o jogador erra na quarta sequência colocando a chave na posição 3 ao invés da posição 1. Essa jogada incorreta levanta o sinal *perdeu*, caracterizando assim a “derrota” do jogador.

### Imagens do Segundo Cenário de Testes (Modelsim):

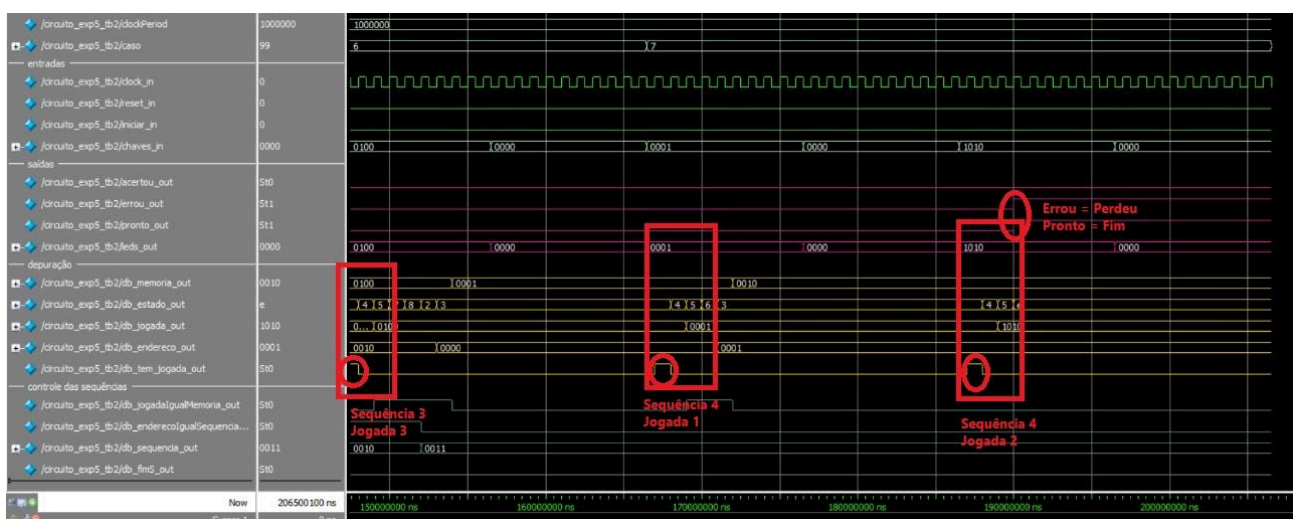


Figura 6: Imagem do Modelsim Testando o final do Cenário de Teste 2

## 4.2 CENÁRIO DE TESTE 3 – VENCEDOR NO PRIMEIRO JOGO E ACERTO DAS 3 PRIMEIRAS

SEQUÊNCIAS E ERRO NA 2ª JOGADA DA 4ª SEQUÊNCIA NO SEGUNDO JOGO

**Tabela 4 – Descrição e Resultados Simulados do Cenário de Teste 3**

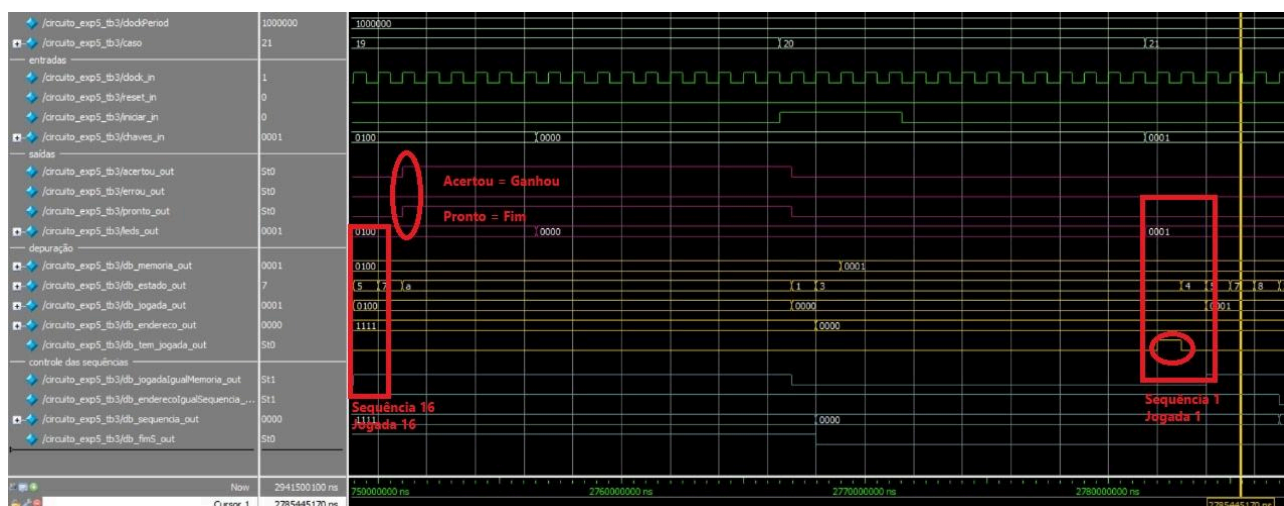
#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
c.i.	Condições Iniciais	reset, iniciar e chaves zerados	perdeu, ganhou, fim e LEDs zerados	sim
1	“Resetar” circuito	acionar reset	perdeu, ganhou, fim e LEDs zerados	sim
2	Aguardar alguns segundos	reset, iniciar e chaves zerados	perdeu, ganhou, fim e LEDs zerados	sim
3	Acionar sinal iniciar	acionar iniciar	perdeu, ganhou, fim e LEDs zerados	sim
4	Sequência 1	acionar chave(0)	LED(0) liga	sim
5	Sequência 2	acionar chave(0) acionar chave(1)	LED(0) liga LED(1) liga	sim
6	Sequência 3	acionar chave(0) acionar chave(1) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga	sim
7	Sequência 4	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga	sim
8	Sequencia 5	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga	sim
9	Sequencia 6	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga	sim
10	Sequencia 7	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga	sim
11	Sequencia 8	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga	sim

#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
12	Sequencia 9	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga	sim
13	Sequencia 10	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga	sim
14	Sequencia 11	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga LED(2) liga	sim
15	Sequência 12	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1) acionar chave(2) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga LED(2) liga LED(2) liga	sim
16	Sequencia 13	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga	sim

#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
		acionar chave(2) acionar chave(2) acionar chave(3)	LED(2) liga LED(2) liga LED(3) liga	
17	Sequencia 14	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1) acionar chave(2) acionar chave(2) acionar chave(3) acionar chave(3)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga LED(2) liga LED(2) liga LED(3) liga LED(3) liga	sim
18	Sequencia 15	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1) acionar chave(2) acionar chave(2) acionar chave(3) acionar chave(3) acionar chave(0)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga LED(2) liga LED(2) liga LED(3) liga LED(3) liga LED(0) liga	sim
19	Sequencia 16	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0) acionar chave(1) acionar chave(1) acionar chave(1) acionar chave(2) acionar chave(2) acionar chave(3) acionar chave(3) acionar chave(3) acionar chave(0) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga LED(0) liga LED(1) liga LED(1) liga LED(2) liga LED(2) liga LED(3) liga LED(3) liga LED(3) liga LED(0) liga LED(2) liga saídas pronto e ganhou ativadas	sim
20	Acionar sinal iniciar	acionar iniciar	perdeu, ganhou, fim e LEDs zerados	sim

#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
21	Sequência 1	acionar chave(0)	LED(0) liga	sim
22	Sequência 2	acionar chave(0) acionar chave(1)	LED(0) liga LED(1) liga	sim
23	Sequência 3	acionar chave(0) acionar chave(1) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga	sim
24	Sequência 4	acionar chave(0) acionar chave(3)	LED(0) liga, LED(3) liga, saídas pronto e erro ativadas	sim

**Observações a Respeito da Tabela:** O caso de teste 3 é a soma dos dois primeiros casos, testando pela primeira vez mais de um jogo.



**Figura 7: Imagem do Modelsim Testando o final do primeiro jogo do Cenário de Teste 3**



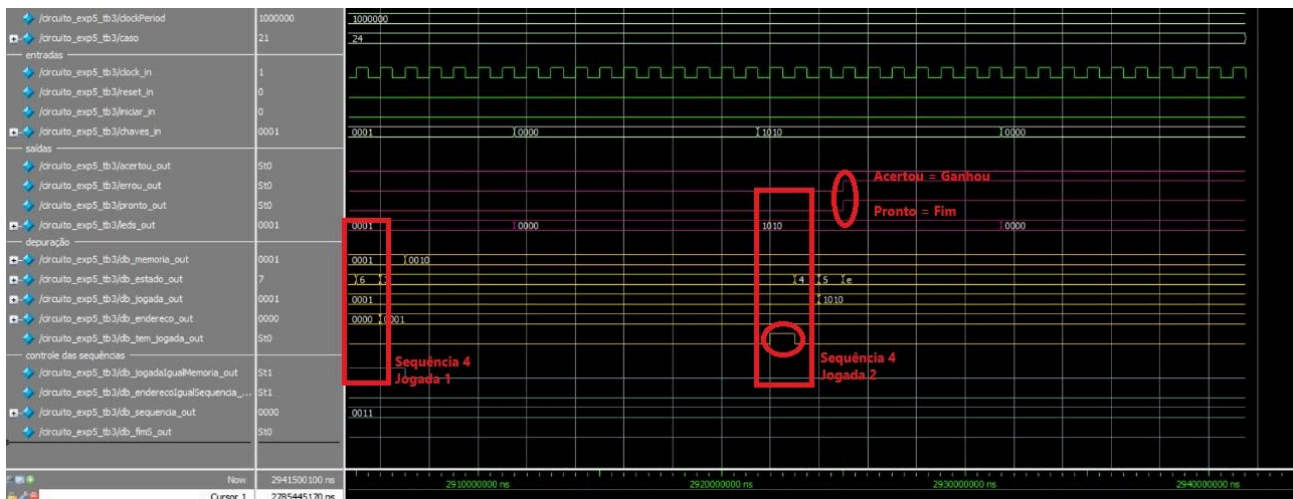


Figura 7: Imagem do Modelsim Testando o final do segundo jogo do Cenário de Teste 3

## 5 IMPLANTAÇÃO DO PROJETO

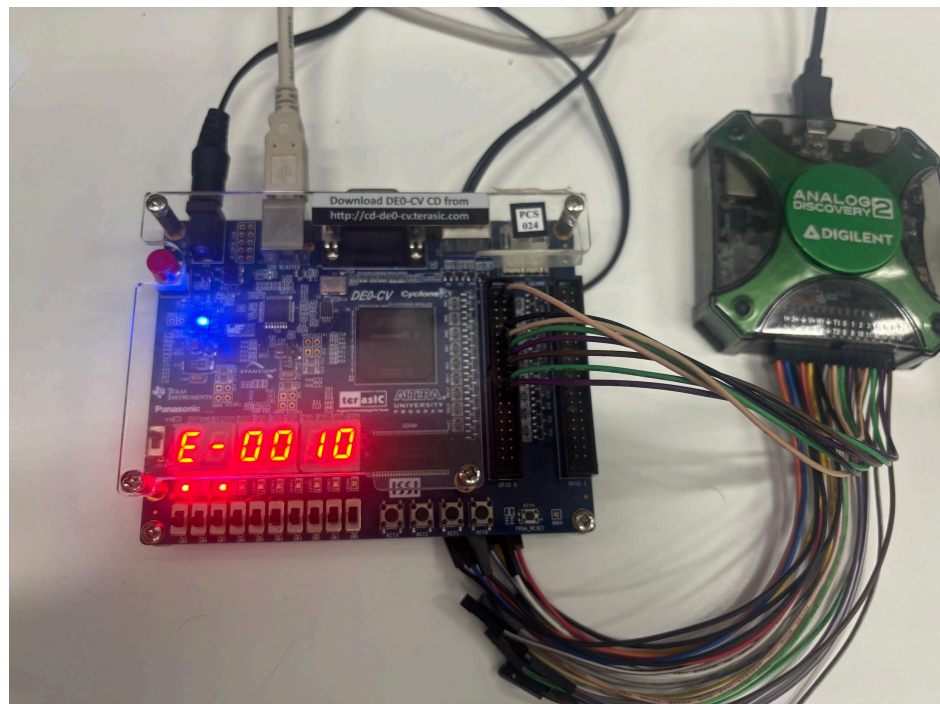
### 5.1 PINAGEM DA PLACA FPGA

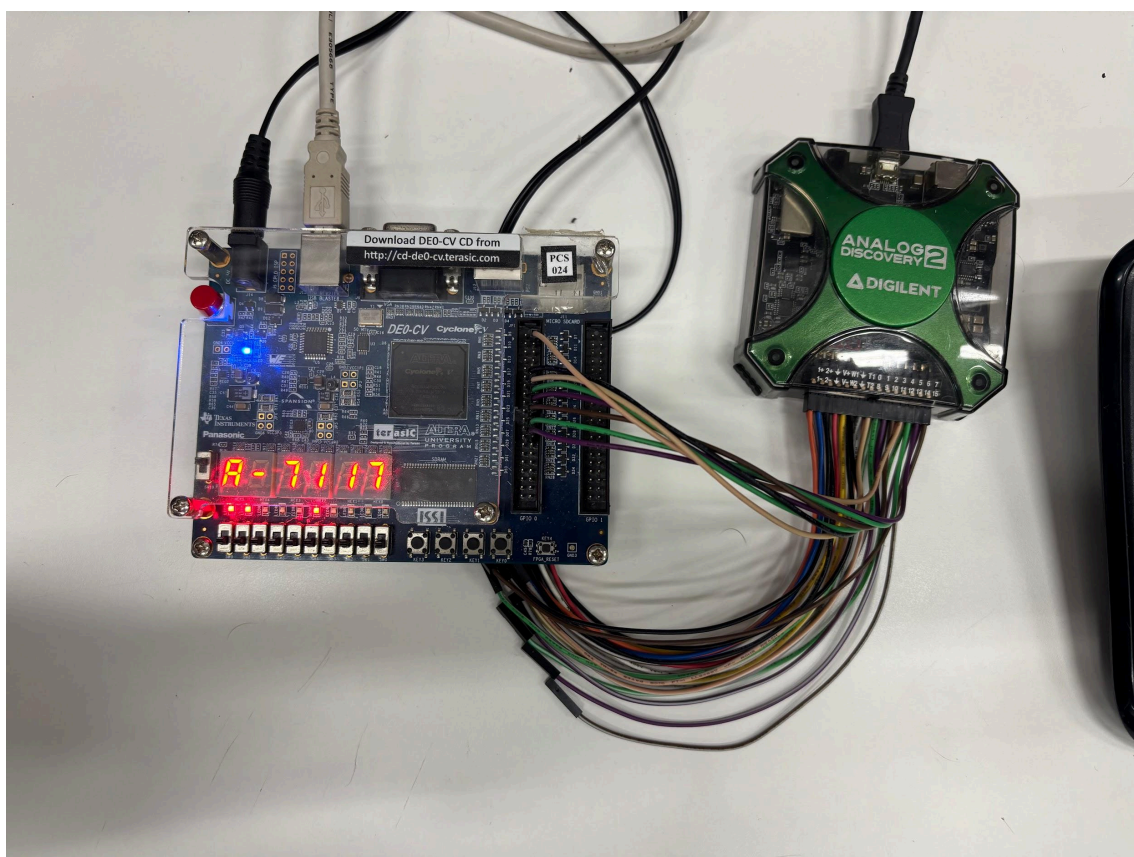
Tabela 5 – Pinagem da Placa FPGA no Pin-Planner do Quartus

leds[1]	Output	PIN_AA1	2A	B2A_N0	PIN_AA1	2.5 V	12mA (default)	1 (default)
leds[0]	Output	PIN_AA2	2A	B2A_N0	PIN_AA2	2.5 V	12mA (default)	1 (default)
display_jogada[2]	Output	PIN_AA10	3B	B3B_N0	PIN_AA10	2.5 V	12mA (default)	1 (default)
display_memoria[5]	Output	PIN_AA17	4A	B4A_N0	PIN_AA17	2.5 V	12mA (default)	1 (default)
display_memoria[3]	Output	PIN_AA18	4A	B4A_N0	PIN_AA18	2.5 V	12mA (default)	1 (default)
display_memoria[2]	Output	PIN_AA19	4A	B4A_N0	PIN_AA19	2.5 V	12mA (default)	1 (default)
display_memoria[0]	Output	PIN_AA20	4A	B4A_N0	PIN_AA20	2.5 V	12mA (default)	1 (default)
display_endereco[6]	Output	PIN_AA22	4A	B4A_N0	PIN_AA22	2.5 V	12mA (default)	1 (default)
display_jogada[1]	Output	PIN_AB17	4A	B4A_N0	PIN_AB17	2.5 V	12mA (default)	1 (default)
display_memoria[4]	Output	PIN_AB18	4A	B4A_N0	PIN_AB18	2.5 V	12mA (default)	1 (default)
display_memoria[1]	Output	PIN_AB20	4A	B4A_N0	PIN_AB20	2.5 V	12mA (default)	1 (default)
display_jogada[6]	Output	PIN_AB21	4A	B4A_N0	PIN_AB21	2.5 V	12mA (default)	1 (default)
display_jogada[5]	Output	PIN_AB22	4A	B4A_N0	PIN_AB22	2.5 V	12mA (default)	1 (default)
reset	Input	PIN_B16	7A	B7A_N0	PIN_B16	2.5 V	12mA (default)	
display_estado[4]	Output	PIN_C1	2A	B2A_N0	PIN_C1	2.5 V	12mA (default)	1 (default)
display_estado[5]	Output	PIN_C2	2A	B2A_N0	PIN_C2	2.5 V	12mA (default)	1 (default)
pronto	Output	PIN_L1	2A	B2A_N0	PIN_L1	2.5 V	12mA (default)	1 (default)
ganhou	Output	PIN_L2	2A	B2A_N0	PIN_L2	2.5 V	12mA (default)	1 (default)
clock	Input	PIN_L17	5B	B5B_N0	PIN_L17	2.5 V	12mA (default)	
display_estado[1]	Output	PIN_M8	3B	B3B_N0	PIN_M8	2.5 V	12mA (default)	1 (default)
jogar	Input	PIN_M18	5B	B5B_N0	PIN_M18	2.5 V	12mA (default)	
db_fim5	Output	PIN_N1	2A	B2A_N0	PIN_N1	2.5 V	12mA (default)	1 (default)
db_jogada...alMemoria	Output	PIN_N2	2A	B2A_N0	PIN_N2	2.5 V	12mA (default)	1 (default)
display_estado[0]	Output	PIN_N9	3B	B3B_N0	PIN_N9	2.5 V	12mA (default)	1 (default)
botoes[2]	Input	PIN_N19	5B	B5B_N0	PIN_N19	2.5 V	12mA (default)	
display_estado[3]	Output	PIN_P14	4A	B4A_N0	PIN_P14	2.5 V	12mA (default)	1 (default)
botoes[3]	Input	PIN_P19	5A	B5A_N0	PIN_P19	2.5 V	12mA (default)	
botoes[0]	Input	PIN_R22	5A	B5A_N0	PIN_R22	2.5 V	12mA (default)	
display_estado[2]	Output	PIN_T14	4A	B4A_N0	PIN_T14	2.5 V	12mA (default)	1 (default)
botoes[1]	Input	PIN_T22	5A	B5A_N0	PIN_T22	2.5 V	12mA (default)	
perdeu	Output	PIN_U1	2A	B2A_N0	PIN_U1	2.5 V	12mA (default)	1 (default)
db_tem_jogada	Output	PIN_U2	2A	B2A_N0	PIN_U2	2.5 V	12mA (default)	1 (default)
display_sequencia[4]	Output	PIN_U17	4A	B4A_N0	PIN_U17	2.5 V	12mA (default)	1 (default)
db_endere...Sequencia	Output	PIN_U20	4A	B4A_N0	PIN_U20	2.5 V	12mA (default)	1 (default)
display_endereco[0]	Output	PIN_U21	4A	B4A_N0	PIN_U21	2.5 V	12mA (default)	1 (default)

in	clock	Input	PIN_L17	5B	B5B_NO	PIN_L17	2.5 V		12mA (default)	
out	display_estado[1]	Output	PIN_M8	3B	B3B_NO	PIN_M8	2.5 V		12mA (default)	1 (default)
in	jogar	Input	PIN_M18	5B	B5B_NO	PIN_M18	2.5 V		12mA (default)	
out	db_fimS	Output	PIN_N1	2A	B2A_NO	PIN_N1	2.5 V		12mA (default)	1 (default)
out	db_jogada...alMemoria	Output	PIN_N2	2A	B2A_NO	PIN_N2	2.5 V		12mA (default)	1 (default)
out	display_estado[0]	Output	PIN_N9	3B	B3B_NO	PIN_N9	2.5 V		12mA (default)	1 (default)
in	botoes[2]	Input	PIN_N19	5B	B5B_NO	PIN_N19	2.5 V		12mA (default)	
out	display_estado[3]	Output	PIN_P14	4A	B4A_NO	PIN_P14	2.5 V		12mA (default)	1 (default)
in	botoes[3]	Input	PIN_P19	5A	B5A_NO	PIN_P19	2.5 V		12mA (default)	
in	botoes[0]	Input	PIN_R22	5A	B5A_NO	PIN_R22	2.5 V		12mA (default)	
out	display_estado[2]	Output	PIN_T14	4A	B4A_NO	PIN_T14	2.5 V		12mA (default)	1 (default)
in	botoes[1]	Input	PIN_T22	5A	B5A_NO	PIN_T22	2.5 V		12mA (default)	
out	perdeu	Output	PIN_U1	2A	B2A_NO	PIN_U1	2.5 V		12mA (default)	1 (default)
out	db_tem_jogada	Output	PIN_U2	2A	B2A_NO	PIN_U2	2.5 V		12mA (default)	1 (default)
out	display_sequencia[4]	Output	PIN_U17	4A	B4A_NO	PIN_U17	2.5 V		12mA (default)	1 (default)
out	db_endere...Sequencia	Output	PIN_U20	4A	B4A_NO	PIN_U20	2.5 V		12mA (default)	1 (default)
out	display_endereco[0]	Output	PIN_U21	4A	B4A_NO	PIN_U21	2.5 V		12mA (default)	1 (default)
out	display_memoria[6]	Output	PIN_U22	4A	B4A_NO	PIN_U22	2.5 V		12mA (default)	1 (default)
out	display_jogada[4]	Output	PIN_V14	4A	B4A_NO	PIN_V14	2.5 V		12mA (default)	1 (default)
out	display_sequencia[3]	Output	PIN_V16	4A	B4A_NO	PIN_V16	2.5 V		12mA (default)	1 (default)
out	display_sequencia[5]	Output	PIN_V18	4A	B4A_NO	PIN_V18	2.5 V		12mA (default)	1 (default)
out	display_sequencia[6]	Output	PIN_V19	4A	B4A_NO	PIN_V19	2.5 V		12mA (default)	1 (default)
out	display_endereco[1]	Output	PIN_V21	4A	B4A_NO	PIN_V21	2.5 V		12mA (default)	1 (default)
out	leds[2]	Output	PIN_W2	2A	B2A_NO	PIN_W2	2.5 V		12mA (default)	1 (default)
out	display_sequencia[1]	Output	PIN_W16	4A	B4A_NO	PIN_W16	2.5 V		12mA (default)	1 (default)
out	display_estado[6]	Output	PIN_W19	4A	B4A_NO	PIN_W19	2.5 V		12mA (default)	1 (default)
out	display_endereco[3]	Output	PIN_W21	4A	B4A_NO	PIN_W21	2.5 V		12mA (default)	1 (default)
out	display_endereco[2]	Output	PIN_W22	4A	B4A_NO	PIN_W22	2.5 V		12mA (default)	1 (default)
out	leds[3]	Output	PIN_Y3	2A	B2A_NO	PIN_Y3	2.5 V		12mA (default)	1 (default)
out	display_jogada[3]	Output	PIN_Y14	4A	B4A_NO	PIN_Y14	2.5 V		12mA (default)	1 (default)
out	display_sequencia[0]	Output	PIN_Y16	4A	B4A_NO	PIN_Y16	2.5 V		12mA (default)	1 (default)
out	display_sequencia[2]	Output	PIN_Y17	4A	B4A_NO	PIN_Y17	2.5 V		12mA (default)	1 (default)
out	display_jogada[0]	Output	PIN_Y19	4A	B4A_NO	PIN_Y19	2.5 V		12mA (default)	1 (default)
out	display_endereco[5]	Output	PIN_Y21	4A	B4A_NO	PIN_Y21	2.5 V		12mA (default)	1 (default)
out	display_endereco[4]	Output	PIN_Y22	4A	B4A_NO	PIN_Y22	2.5 V		12mA (default)	1 (default)

## 5.2 ESTRATÉGIA DE MONTAGEM





### 5.3 ESTRATÉGIA DE DEPURAÇÃO

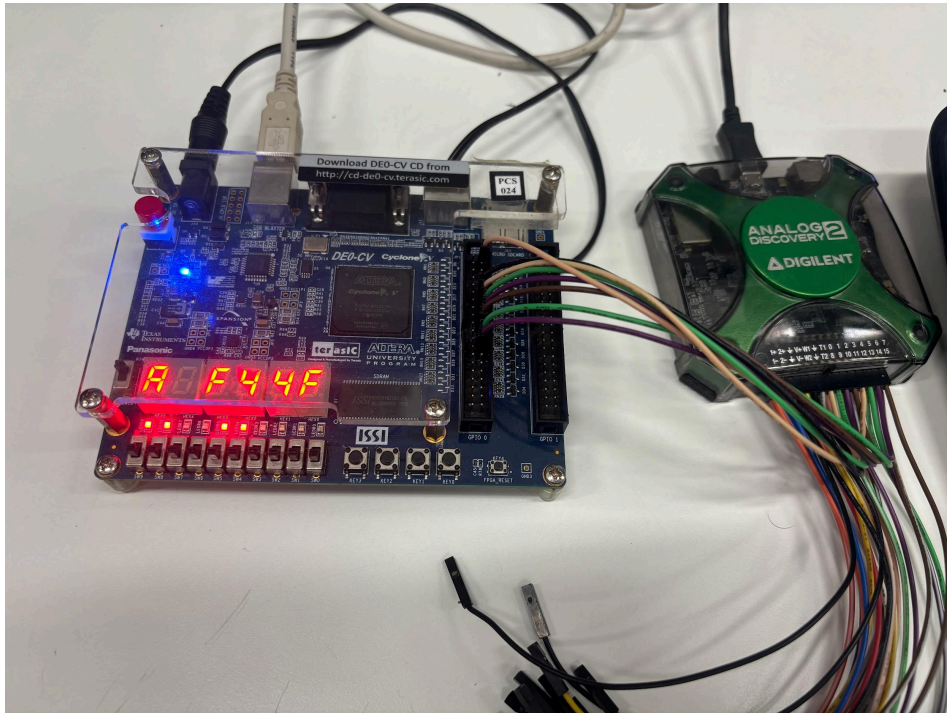
Os sinais de depuração estão sendo mostrados na placa conforme especificado na montagem, alguns são LEDs e outros displays de 7 segmentos.

Se surgir algum problema, podemos identificá-lo durante os testes por meio dos sinais de depuração junto com as saídas. Quando um problema for detectado, devemos investigar sua origem realizando testes mais aprofundados. Se for um problema lógico, as alterações necessárias devem ser feitas no código Verilog para corrigir o erro, e o programa deve ser testado novamente, inicialmente utilizando testbench e ferramentas como o Modelsim. Se o problema for relacionado à montagem, é preciso refazer a montagem corretamente e testar novamente o circuito. Sempre que realizarmos modificações no projeto, seja por causa de um desafio ou outro motivo, devemos repetir os testes anteriores para garantir que as novas alterações não comprometeram o funcionamento das partes que já haviam sido testadas.



#### 5.4 EXECUÇÃO PRÁTICA DO CENÁRIO DE TESTE 1 – VENCEDOR

Replicamos os testes feitos digitalmente e os resultados foram os esperados.



*Figura 8: Acerto das 136 jogadas (16 sequências)*

#### 5.5 EXECUÇÃO PRÁTICA DO CENÁRIO DE TESTE 2 – ACERTO DAS 3 PRIMEIRAS SEQUÊNCIAS E ERRO NA 2ª JOGADA DA 4ª SEQUÊNCIA

Replicamos os testes feitos digitalmente e os resultados foram os esperados.

#### 5.6 EXECUÇÃO PRÁTICA DO CENÁRIO DE TESTE 3 – VENCEDOR NO PRIMEIRO JOGO E ACERTO DAS 3 PRIMEIRAS SEQUÊNCIAS E ERRO NA 2ª JOGADA DA 4ª SEQUÊNCIA NO SEGUNDO JOGO

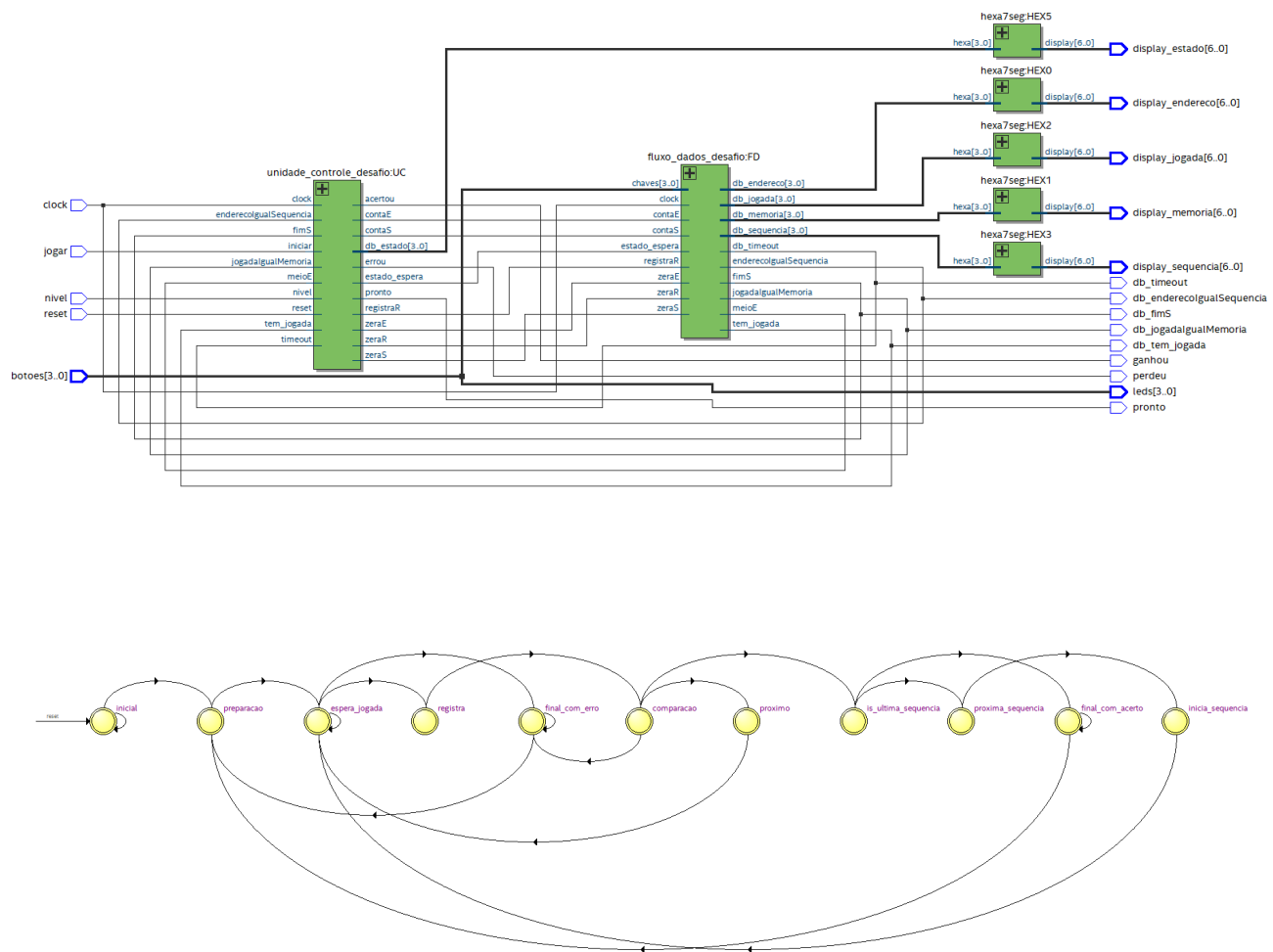
Replicamos os testes feitos digitalmente e os resultados foram os esperados.

## 6 PROJETO DO DESAFIO DA EXPERIÊNCIA

### 6.1 DESCRIÇÃO DO DESAFIO

O desafio da experiência vai ser de novo implementar o timeout, dessa vez de 5 segundos. Também colocaremos um controlador de nível de dificuldade, um sinal de um bit com nome nível. Caso ele seja igual a 1 o jogo funcionará como já projetado, ou seja sequências de no máximo 16 jogadas. Caso o nível seja igual a 0, o jogo terá sequências de no máximo 8 jogadas.

### 6.2 DESCRIÇÃO DO PROJETO LÓGICO



### 6.3 VERIFICAÇÃO E VALIDAÇÃO DO DESAFIO

Nossa estratégia de validação será testar o circuito com o cenário 3, que engloba os cenários 1 e 2. Em seguida criaremos outros 3 testes para testar os critérios do desafio.

### 6.3.1 EXECUÇÃO DO CENÁRIO DE TESTE 3 – VENCEDOR NO PRIMEIRO JOGO E ACERTO DAS 3 PRIMEIRAS SEQUÊNCIAS E ERRO NA 2ª JOGADA DA 4ª SEQUÊNCIA NO SEGUNDO JOGO

Replicamos os testes feitos digitalmente e os resultados foram os esperados.

### 6.3.2 EXECUÇÃO DO CENÁRIO DE TESTE 4 – TIMEOUT

Tabela 6 – Descrição e Resultados Simulados do Cenário de Teste 4

#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
c.i.	Condições Iniciais	reset, iniciar e chaves zerados	timeout, perdeu, ganhou, fim e LEDs zerados	sim
1	“Resetar” circuito	acionar reset	timeout, perdeu, ganhou, fim e LEDs zerados	sim
2	Aguardar alguns segundos	reset, iniciar e chaves zerados	timeout, perdeu, ganhou, fim e LEDs zerados	sim
3	Acionar sinal iniciar	acionar iniciar	timeout, perdeu, ganhou, fim e LEDs zerados	sim
4	Sequência 1	acionar chave(0)	LED(0) liga	sim
5	Sequência 2	acionar chave(0) esperar 5 segundos	LED(0) liga	sim
6	Timeout	-	timeout ativado	sim

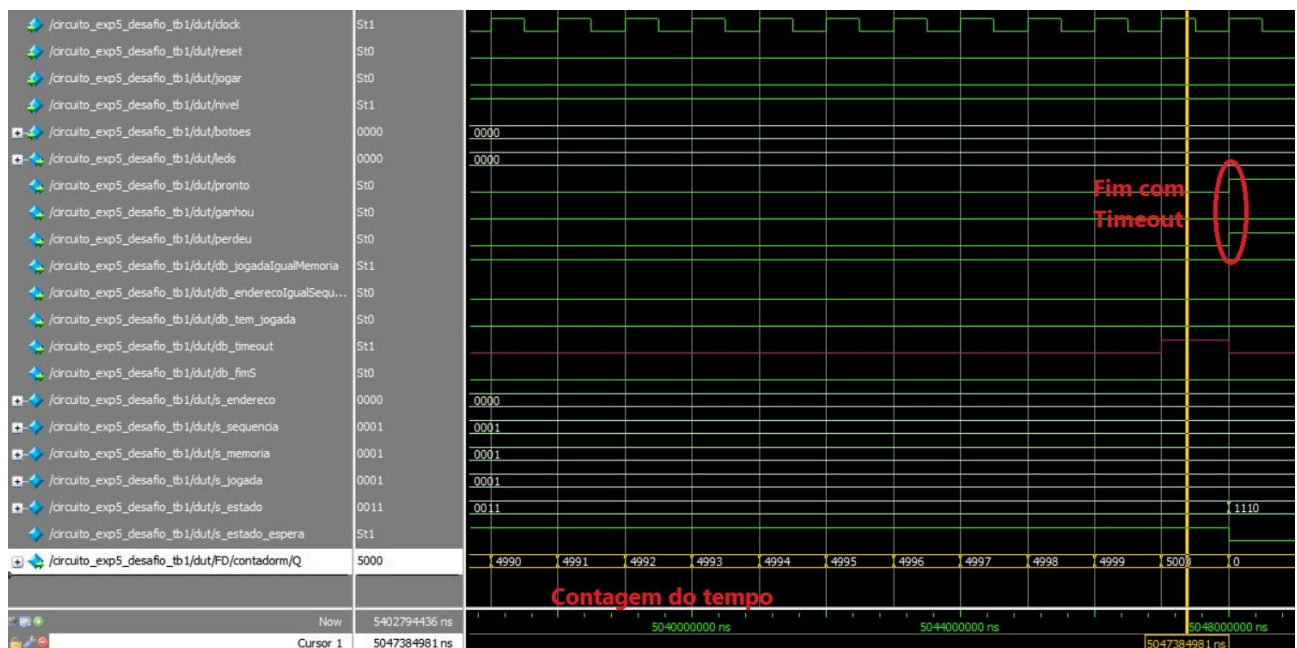
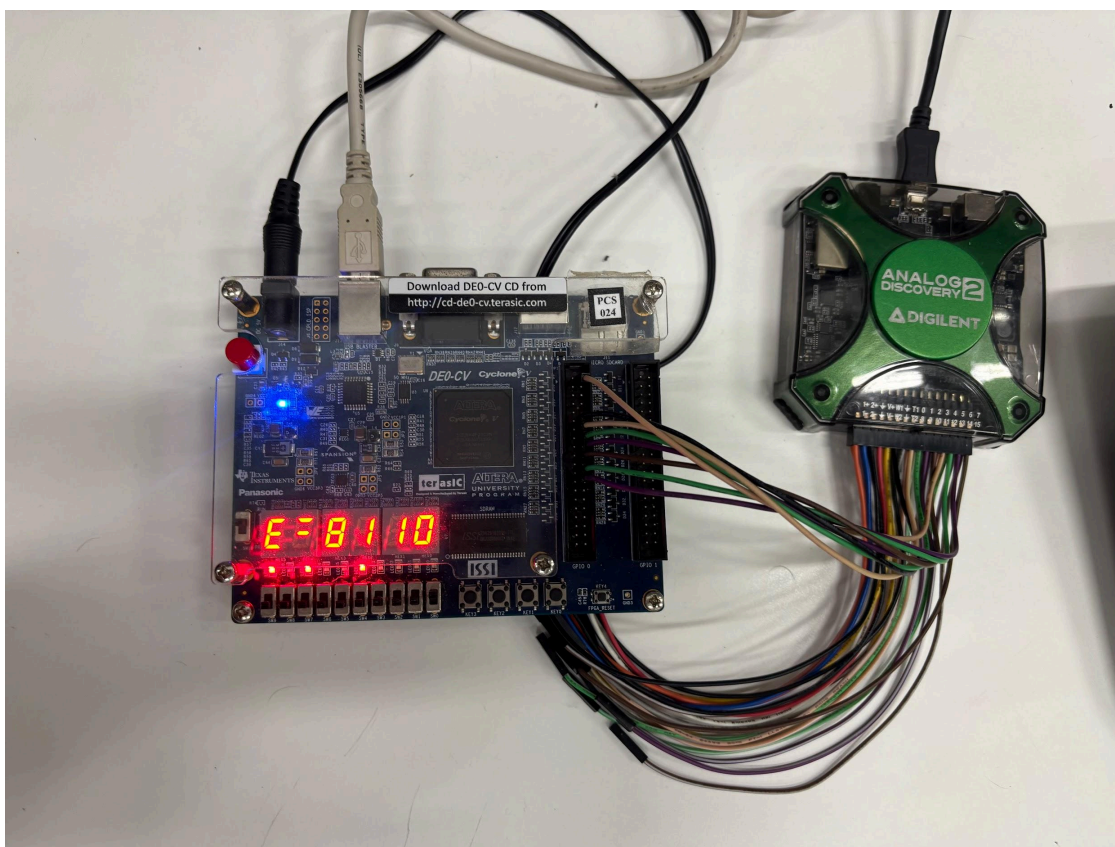


Figura 9: Imagem do Modelsim Testando o final do Cenário de Teste 4



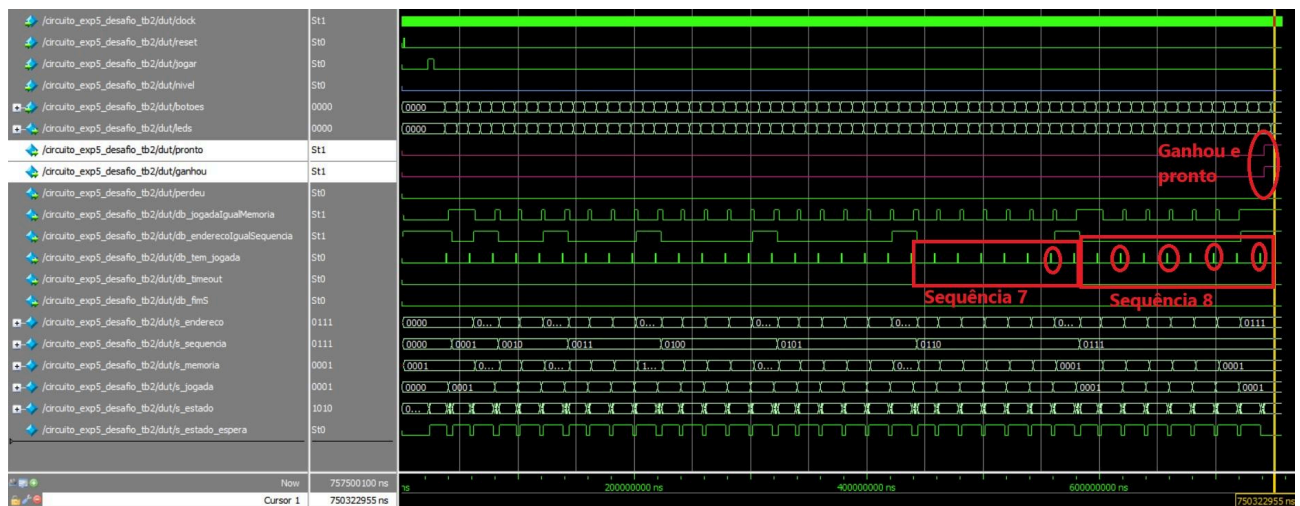
**Figura 10: Imagem da FPGA dando Timeout**

### 6.3.3 EXECUÇÃO DO CENÁRIO DE TESTE 5 – GANHAR COM NÍVEL 0

**Tabela 7 – Descrição e Resultados Simulados do Cenário de Teste 5**

#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
c.i.	Condições Iniciais	reset, iniciar e chaves zerados	perdeu, ganhou, fim e LEDs zerados	sim
1	“Resetar” circuito	acionar reset	perdeu, ganhou, fim e LEDs zerados	sim
2	Aguardar alguns segundos	reset, iniciar e chaves zerados	perdeu, ganhou, fim e LEDs zerados	sim
3	Acionar sinal iniciar	acionar iniciar	perdeu, ganhou, fim e LEDs zerados	sim
4	Sequência 1	acionar chave(0)	LED(0) liga	sim
5	Sequência 2	acionar chave(0) acionar chave(1)	LED(0) liga LED(1) liga	sim
6	Sequência 3	acionar chave(0) acionar chave(1) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga	sim
7	Sequência 4	acionar chave(0) acionar chave(1) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga	sim

#	Operação	Entradas	Saídas Esperadas	Resultado Simulado OK?
		acionar chave(3)	LED(3) liga	
8	Sequencia 5	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga	sim
9	Sequencia 6	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga	sim
10	Sequencia 7	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga	sim
11	Sequencia 8	acionar chave(0) acionar chave(1) acionar chave(2) acionar chave(3) acionar chave(2) acionar chave(1) acionar chave(0) acionar chave(0)	LED(0) liga LED(1) liga LED(2) liga LED(3) liga LED(2) liga LED(1) liga LED(0) liga saídas pronto e ganhou ativadas	sim



**Figura 10: Imagem do Modelsim Testando o final do Cenário de Teste 5**



### 6.3.4 EXECUÇÃO DO CENÁRIO DE TESTE 6 – GANHAR COM NÍVEL 1 NO PRIMEIRO JOGO E ACERTO

DAS 3 PRIMEIRAS SEQUÊNCIAS E ERRO NA 2ª JOGADA DA 4ª SEQUÊNCIA NO SEGUNDO JOGO

Idem tabela do cenário 3, simulação sem erro.

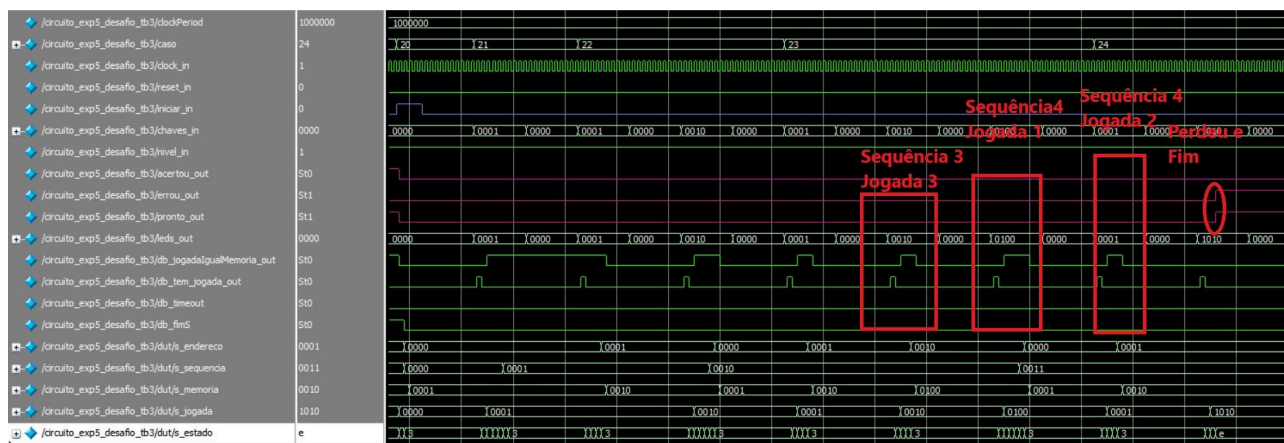


Figura 10: Imagem do Modelsim Testando o final do segundo jogo do Cenário de Teste 6

## 7 CONCLUSÕES

A experiência realizada no Laboratório Digital I permitiu a implementação de um jogo sequencial que aumenta gradativamente a dificuldade conforme o jogador avança. O projeto foi desenvolvido com sucesso, atendendo aos requisitos estabelecidos e validado por meio de testes digitais e experimentais na FPGA. O grupo conseguiu implementar corretamente todas as funcionalidades esperadas, incluindo o controle de sequência, o comparador e os mecanismos de depuração.

A execução dos testes confirmou o funcionamento adequado do circuito, tanto para cenários de sucesso quanto para casos de erro. Além disso, a implementação do desafio adicional, com um temporizador e um seletor de nível de dificuldade, foi realizada com êxito. A abordagem de depuração e validação, utilizando Modelsim e a FPGA, se mostrou eficaz para identificar e corrigir possíveis problemas.

Apesar das dificuldades enfrentadas, especialmente na adaptação do controle do jogo para lidar com sequências progressivas, a experiência foi enriquecedora e proporcionou um aprendizado significativo sobre o desenvolvimento e a validação de sistemas digitais complexos. O projeto cumpriu os objetivos propostos e demonstrou a importância da organização e da metodologia de testes no desenvolvimento de circuitos digitais. Durante o uso do ModelSim no teste 1 do desafio, houve um erro de escada e tivemos que utilizar mais um run com milissegundos adicionais (cerca

de 3000) para poder observar o timeout. Nem mesmo com o auxílio dos monitores conseguimos identificar o porque do erro, pois o modelo da testbench usado foi o disponibilizado no e-Disciplinas, concluimos portanto que se trata de um erro do software ModelSim.