



Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Московский государственный технический университет
имени Н.Э. Баумана
(национальный исследовательский университет)»
(МГТУ им. Н.Э. Баумана)

Дисциплина «Архитектура ЭВМ»

Лабораторная работа №5

по теме:

«Исследование мультимплексоров»

Работу выполнил:

студент группы ИУ7-43Б

Сукочева А.

Работу проверил:

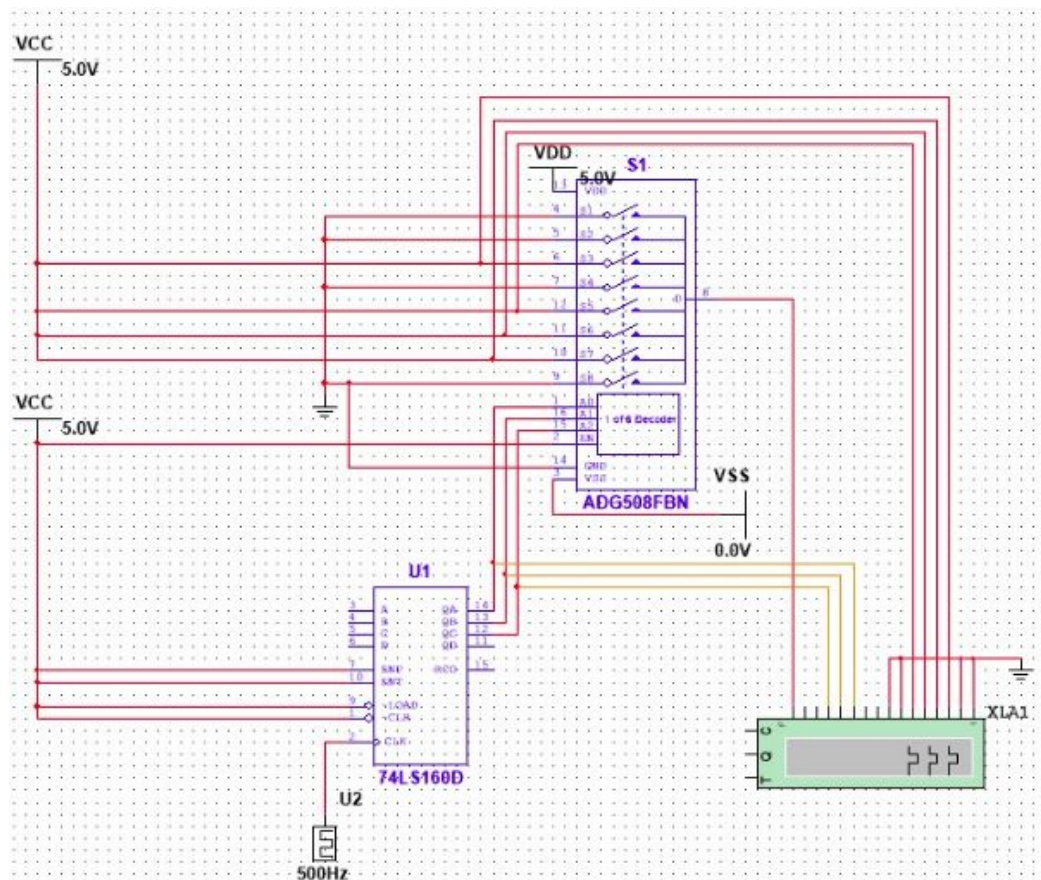
Попов А. Ю.

2020 г

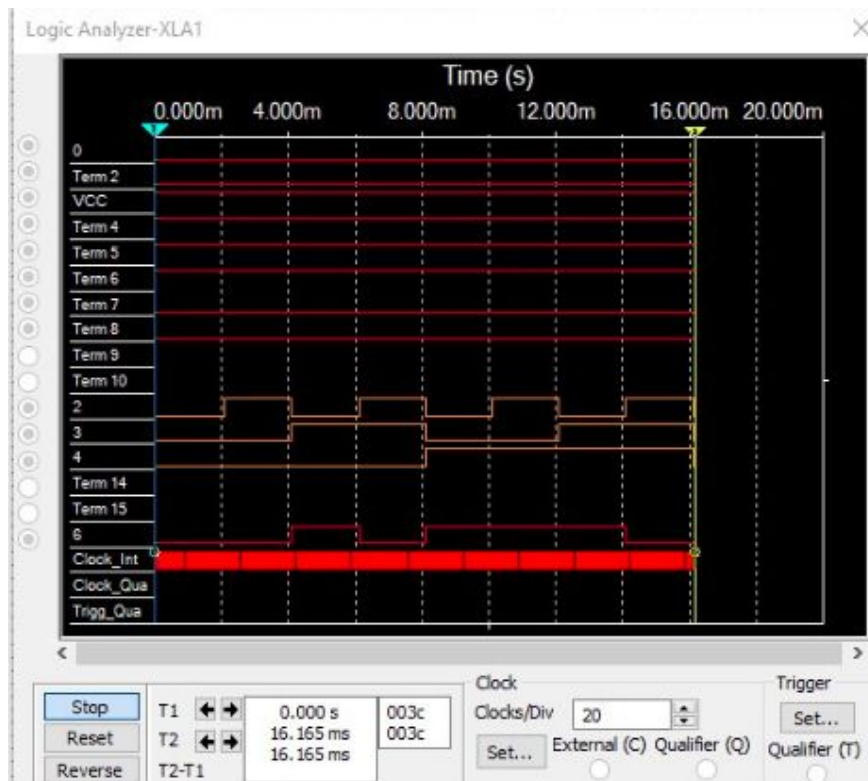
Цель работы - изучение принципов построения, практического применения и экспериментального исследования мультиплексоров

Задание и порядок выполнения работы:

Исследование ИС ADG508 в качестве коммутатора MUX 8 – 1 цифровых сигналов. На информационные входы D0 ...D7 мультиплексора подать комбинацию сигналов. Моему варианту 23 соответствует комбинация сигналов: 00101110

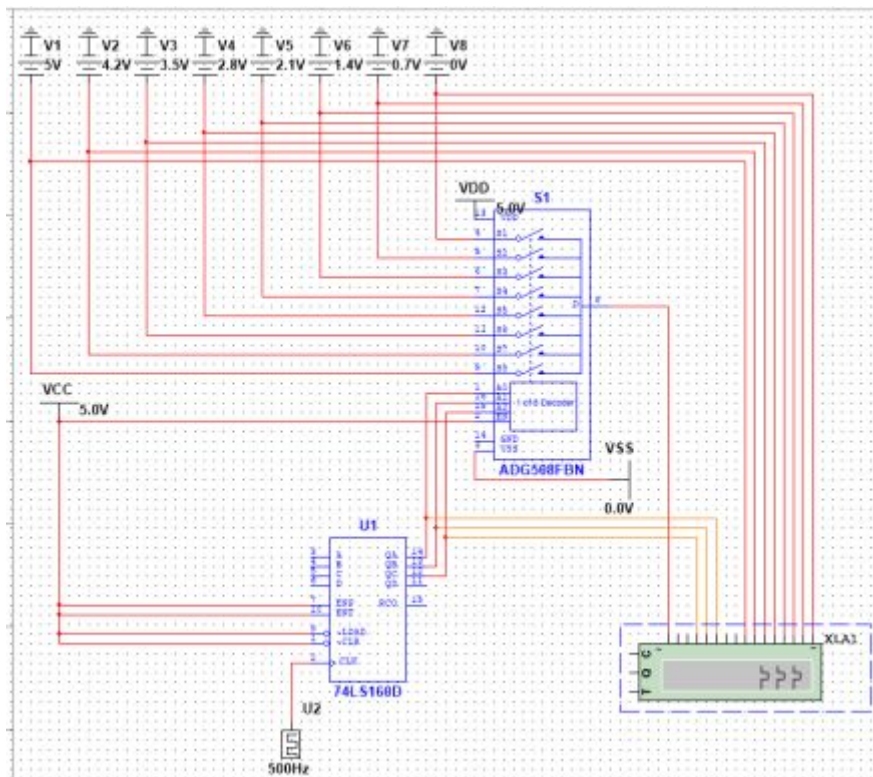


Снять временную диаграмму сигналов при EN=1 и провести ее анализ. Наблюдение сигналов выполнить на логическом анализаторе.

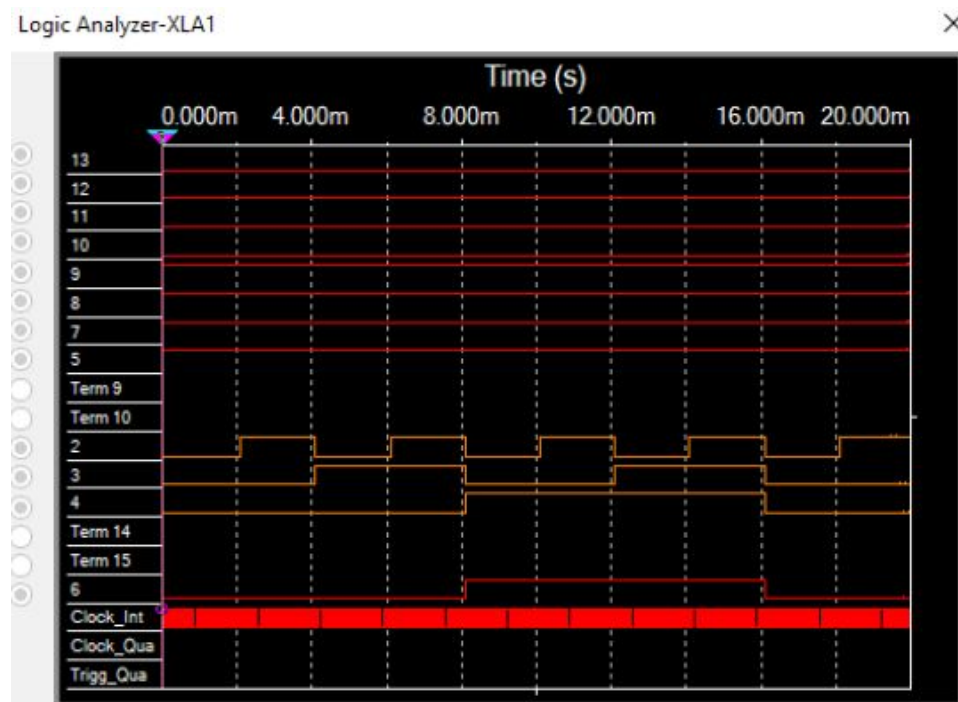


Вывод: мультиплексор может использоваться в качестве анализатора логической функции.

Исследование ИС ADG508 в качестве коммутатора MUX 8 – 1 аналоговых сигналов:



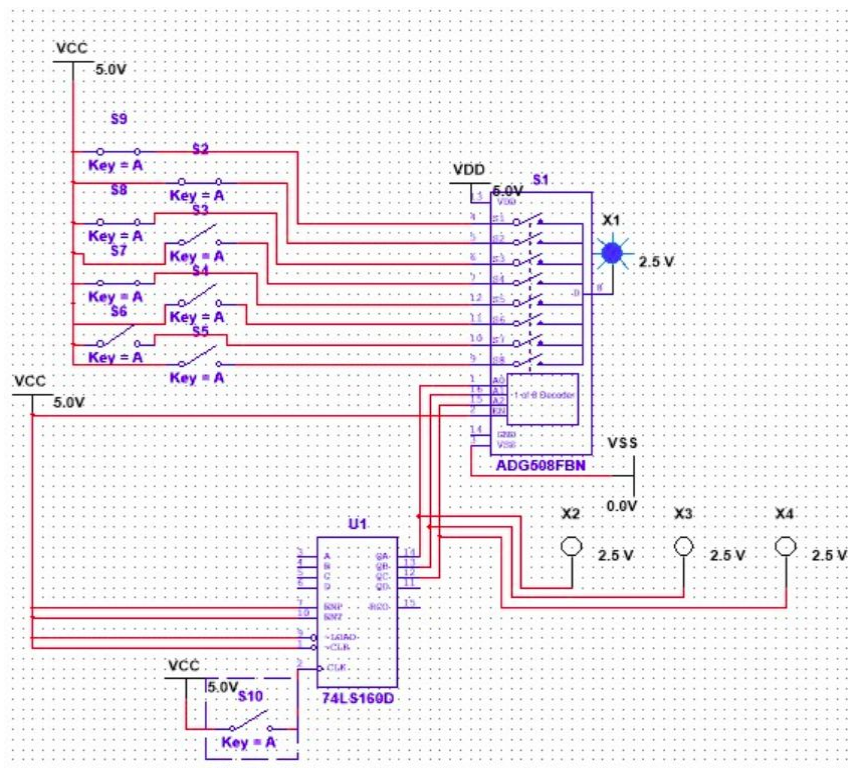
Снять временную диаграмму сигналов при EN=1 и провести ее анализ.



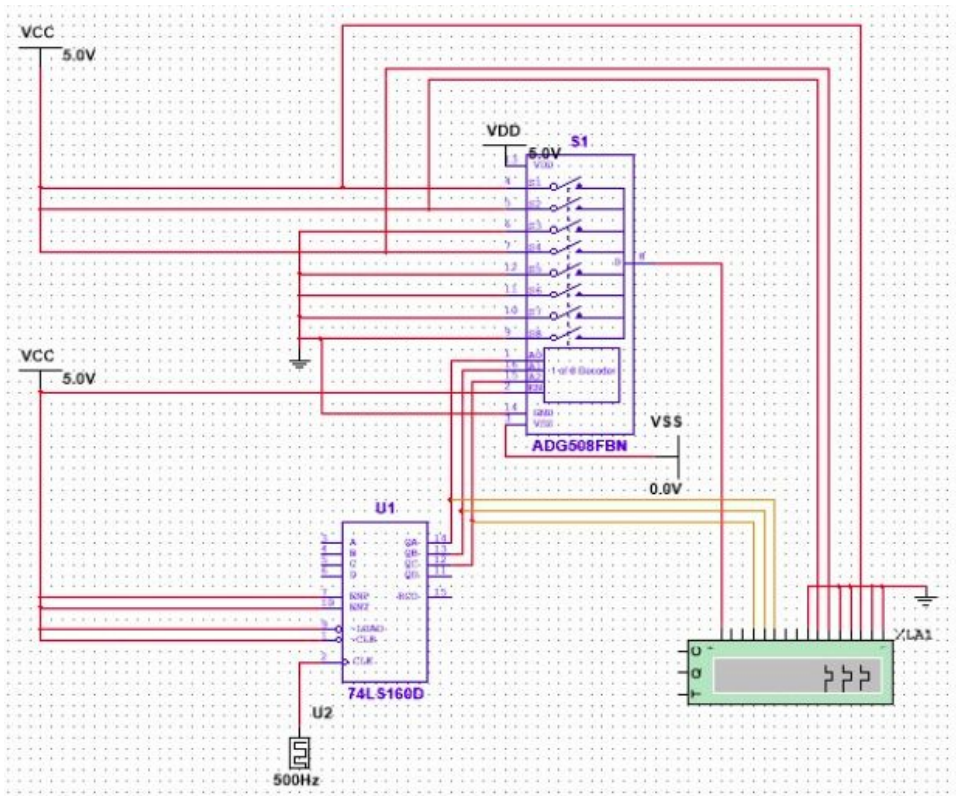
Вывод: Когда входное напряжение больше половины напряжения, поданного на вход EN (2.5 Вольта) мы получаем значение «истина» на выходе мультиплексора

Исследование ИС ADG508 как коммутатора MUX 8 – 1 цифровых сигналов в качестве формирователя ФАЛ четырех переменных. Проверить работу формирователя в статическом и динамическом режимах. Снять временную диаграмму сигналов формирователя ФАЛ и провести ее анализ. Входные значения: 11101000

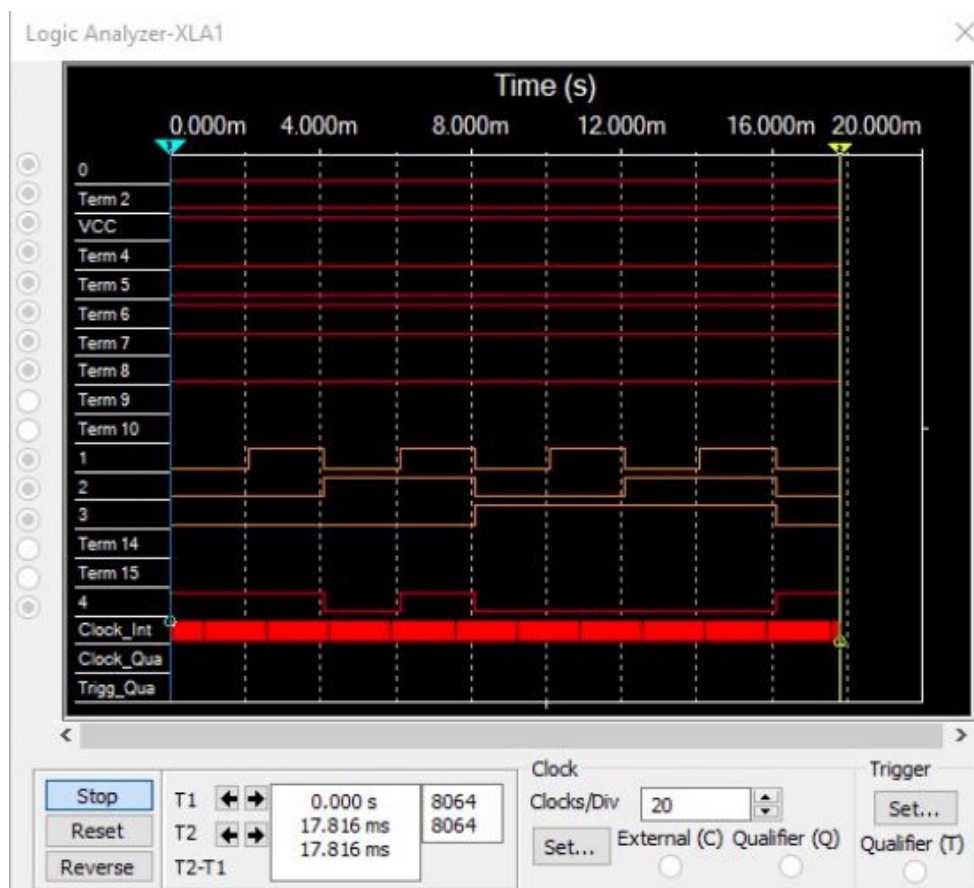
Статический режим:



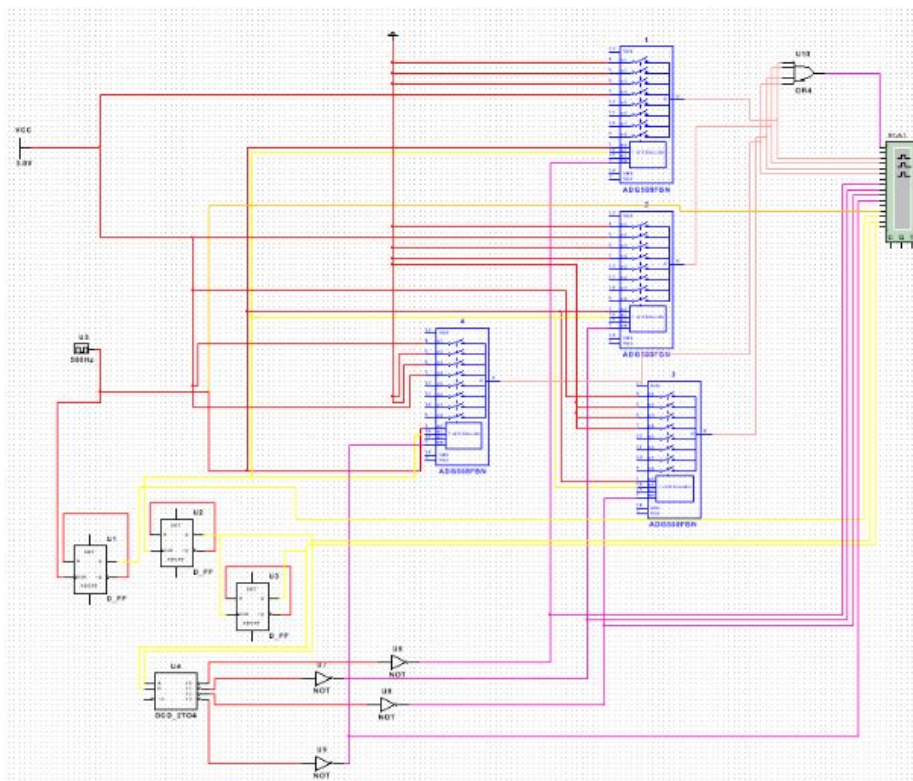
Динамический режим:



Анализ:



Нарращивание мультиплексора. Входные значения: 0001010010001001.
Схема мультиплексора с наращенным количеством входов:



Анализ:



Вывод: Значения на наращенном мультиплексоре совпадают с исходными, следовательно, схема была составлена правильно.

Контрольные вопросы

1. Что такое мультиплексор?

Это функциональный узел, имеющий n адресных входов и $N=2^n$ информационных входов. Он выполняет коммутацию на выход того информационного сигнала, адрес которого установлен на адресных входах.

Также мультиплексор переключает сигнал с одной из N входных линий на один выход.

2. Какую логическую функцию выполняет мультиплексор?

$$Y = EN \cdot \sum_{j=0}^{2^n-1} D_j \cdot m_j(A_{n-1}, A_{n-2}, \dots, A_i, \dots, A_0)$$

Где A_j – адресные входы и сигналы, $i=0, 1, \dots, n-1$; D_j – информационные входы и сигналы, $j=0, 1, \dots, 2^n-1$; m_j – конституента единицы, номер которой равен числу, образованному двоичным кодом сигналов на адресных входах; EN – вход и сигнал разрешения (стробирования).

3. Каково назначение и использование входа разрешения?

Вход EN используется для разрешения работы мультиплексора, стробирования и наращивания числа информационных входов.

4. Какие функции может выполнять мультиплексор?

Мультиплексоры применяются при построении коммутаторов-селекторов, постоянных запоминающих устройств ёмкостью в один бит, комбинационных схем, реализующих функции алгебры логики, преобразователей кодов и других узлов.

5. Какие существуют способы наращивания мультиплексоров?

Существует наращивание по пирамидальной схеме соединения мультиплексоров меньшей размерности, а также метод путем выбора мультиплексора группы информационных входов по адресу мультиплексора с помощью дешифратора адреса мультиплексора группы, а затем выбором информационного сигнала мультиплексором группы по адресу информационного сигнала в группе.

6. Поясните методику синтеза формирователя ФАЛ на мультиплексоре.

Реализация ФАЛ n переменных на мультиплексоре с n адресными входами: на адресные входы подаются переменные, на информационные входы – значения ФАЛ на соответствующих наборах переменных. На выходе будет располагаться значения ФАЛ в соответствии с наборами переменных. В этом случае мультиплексор будет являться ПЗУ.

Для реализации ФАЛ $n + 1$ переменными на адресные входы мультиплексора подаются n переменных, на информационных входы $n+1$ -ая переменная (или ее инверсия), константы 0 или 1 (в соответствии со значениями ФАЛ).

7. Почему возникают ложные сигналы на выходе мультиплексора? Как их устранить?

Такие сигналы возникают из-за гонок выходных сигналов. Чтобы их исключить, мы используем вход EN в качестве стробирующего. Для выделения полезного сигнала на вход EN подается сигнал в интервале времени, свободном от действия ложных сигналов.