Documentación PRÁCTICA 6

Estructura de computadores



Fernández Mertanen, Jonathan

Iscpu

```
1/1 - + []
                                                                                                                                      Tilix: Por defecto
   1: jonathan@jonathan-K55A: ~ ▼
  jonathan@jonathan-K55A:~$ lscpu
Arquitectura:
modo(s) de operación de las CPUs:
Orden de los bytes:
CPU(s):
                                                                                                           x86_64
32-bit, 64-bit
Little Endian
Lista de la(s) CPU(s) en línea: 0
Hilo(s) de procesamiento por núcleo: 2
Núcleo(s) por «socket»: 2
«Socket(s)» 1
                                                                                                            0-3
 Modo(s) NUMA:
ID de fabricante:
ID de Tabricante:
Familia de CPU:
Modelo:
Nombre del modelo:
Revisión:
CPU MHZ:
CPU MHZ máx.:
CPU MHZ mín.:
ROGOMIPS:
                                                                                                            Intel(R) Core(TM) i5-3230M CPU @ 2.60GHz
                                                                                                           3200,0000
1200,0000
 BogoMIPS:
Virtualización:
                                                                                                            5188.56
Virtualizacion:
Caché L1d:
Caché L2:
Caché L3:
CPU(s) del nodo NUMA 0:
Indicadores:
Indicadores:

fpu vme de pse tsc msr pae mce cx8 apic sep mtrr pge mca cmov pat p se36 clflush dts acpi mmx fxsr sse sse2 ss ht tm pbe syscall nx rdtscp lm constant_tsc arch_perfmon pebs bts rep_good nopl xtopology nonstop_tsc cpuid aperfmperf pni pclmulqdq dtes64 monitor ds_cpl vmx est tm 2 ssse3 cx16 xtpr pdcm pcid sse4_1 sse4_2 x2apic popcnt tsc_deadline_timer aes xsave avx f16c rdrand lah f_lm cpuid_fault epb pti ssbd ibrs ibpb stibp tpr_shadow vnmi flexpriority ept vpid fsgsbase smep erms x saveopt dtherm ida arat pln pts flush_lid jonathan@jonathan-KSSA:~$
```

cpu-world

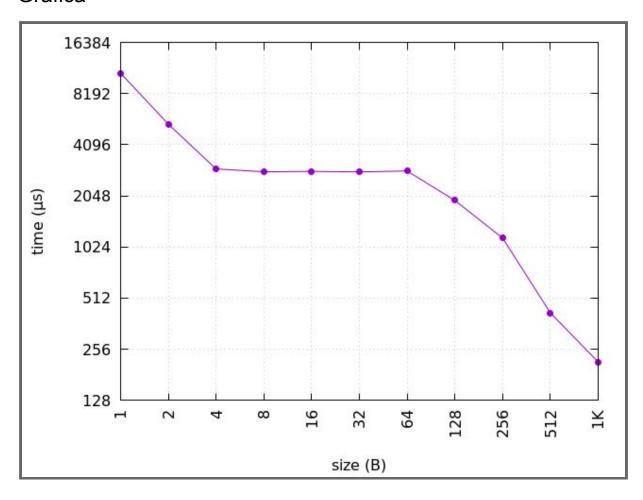
Cache details				
Cache:	L1 data	L1 instruction	L2	L3
Size:	2 x 32 KB	2 x 32 KB	2 x 256 KB	3 MB
Associativity:	8-way set associative	8-way set associative	8-way set associative	12-way set associative
Line size:	64 bytes	64 bytes	64 bytes	64 bytes
Comments:	Direct-mapped	Direct-mapped	Non-inclusive Direct-mapped	Inclusive Shared between all cores

line.cc

Código

```
<< std::endl;
      for (unsigned line = 1; line <= MAXLINE; line <<= 1) // line in</pre>
bytes
      {
            std::vector<duration<double, std::micro>> score(REP);
            for (auto &s: score)
                  std::vector<char> bytes(1 << 24); // 16MB</pre>
                  auto start = high_resolution_clock::now();
                  for (unsigned i = 0; i < bytes.size(); i += line)</pre>
                         bytes[i] += 1;
                  auto stop = high_resolution_clock::now();
                  s = stop - start;
            }
            std::nth_element(score.begin(),
                              score.begin() + score.size() / 2,
                              score.end());
            std::cout << std::setw(GAP) << line</pre>
                       << std::setw(GAP) << std::fixed <<
std::setprecision(1)
                       << std::setw(GAP) << score[score.size() /
2].count()
                       << std::endl;
      }
}
```

Gráfica



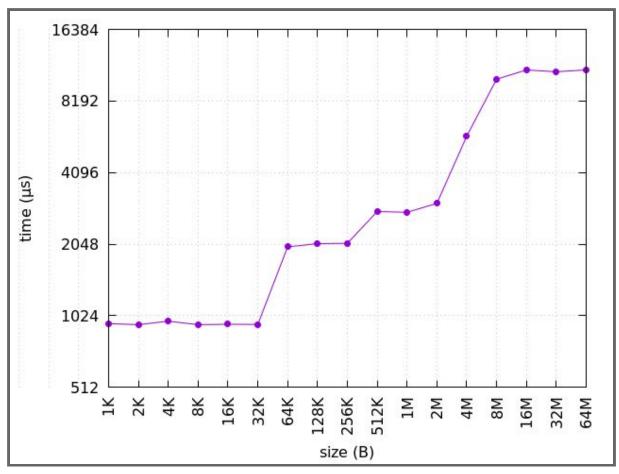
Podemos observar cómo se produce un cambio drástico en la velocidad a partir de 64B que se estabiliza, debido a que el tamaño de línea de mi ordenador es precisamente 64B. De esta manera, por debajo de 64, el tiempo es muy similar ya que no se producen errores de caché.

size.cc

Código

```
{
            std::vector<duration<double, std::micro>> score(REP);
            for (auto &s: score)
                  std::vector<char> bytes(size);
                  auto start = high_resolution_clock::now();
                  for (unsigned i = 0; i < STEPS; ++i){</pre>
                        bytes[i* (1<<6) & (size - 1)]++;
                  }
                  auto stop = high_resolution_clock::now();
                  s = stop - start;
            }
            std::nth_element(score.begin(),
                              score.begin() + score.size() / 2,
                              score.end());
            std::cout << std::setw(GAP) << size</pre>
                      << std::setw(GAP) << std::fixed <<
std::setprecision(1)
                      << std::setw(GAP) << score[score.size() /
2].count()
                      << std::endl;
      }
}
```

Gráfica



En esta gráfica podemos observar los diferentes niveles de cache, que en mi caso, son 3:

- L1: 32K
- L2: 256K
- L3: 3M

y los saltos de tiempos que se producen en cada uno de ellos, siendo más notables los saltos de $L1 \ y \ L3$