



Weekly_jonghoon #2

현재 진행 상황 및 추후 계획

- ✓ 진행 상황
- ➡ 추후 계획

현재 진행 상황 및 추후 계획

✓ 진행 상황

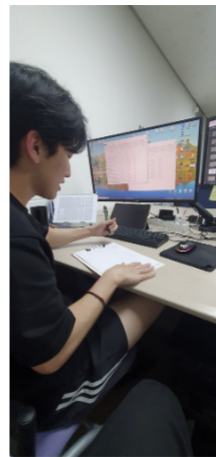
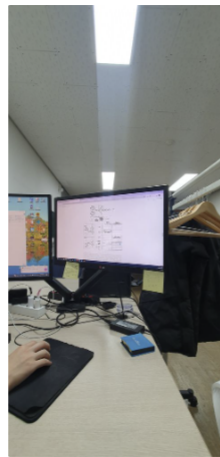
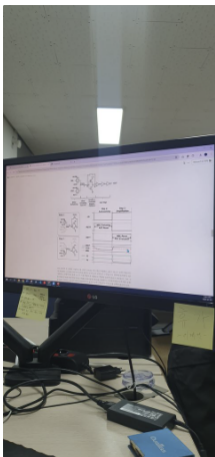
1. C3SRAM 논문 학습 및 발표자료 제작

PPT자료

C3SRAM: An In-Memory-Computing SRAM Macro Based on Robust Capacitive Coupling Computing Mechanism

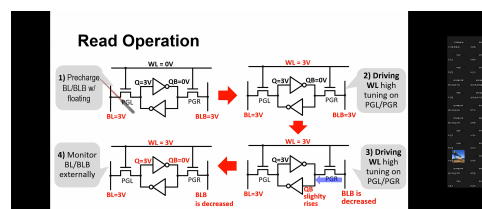
전자공학부 박종훈

2. 7월 1일 저녁 9시 이재건 인턴에게 C3SRAM 회로의 심도깊은 이해를 위해 질의응답 진행



3. KAIST HBM-PIM 선정탈락 - 박종훈,권소연

4. IDEC 정한울 임베디드메모리(SRAM) 기초 수강중 6h/10h



5. 캠퍼스특허 SK하이닉스 참여중 : 변리사 자문 구하며 현재 3D NAND 관련 회로 논문 토대로 학습 진행중 (7월 19일 보고서 제출)

- 주제: 최근 3D NAND는 PUC(Peri under Cell)에서 Wafer Bonding 기술로의 전환에 속도를 낼 것으로 전망되고 있다. 이는 Peri와 Cell을 별도의 Wafer에서 형성한 뒤 두 장의 Wafer를 Hybrid bonding 방식으로 붙여 하나의 Chip으로 만드는 기술이다. Wafer가 2장 사용되므로 원재료비가 추가되고, Wafer 두 장을 접합하는 공정상 난이도가 올라가는 불리함이 있다. 그러나 별도 Wafer에서 공정을 진행하므로 기존에 Peri회로를 형성한 후 Cell 형성 시 열공정의 영향으로 Peri 특성이 열화되는 문제를 개선할 수 있으며, Peri 회로와 Cell을 바로 연결하여 성능 저하를 최소화할 수 있고 연결 pattern들이 감소하므로 Chip 사이즈 측면에서도 이득이 있다.
- 문제: 3D NAND Wafer to Wafer Bonding 관련 회로/알고리즘 및 Interconnection 구조/공정 기술에 대한 특허 조사 및 분석을 실시하고, 특허 운영 전략을 제시하시오.

진행상황

| <input checked="" type="checkbox"/> Aa 이름 | <input type="radio"/> 구분 1 | <input type="radio"/> 진행도 | <input type="radio"/> 날짜 | <input type="radio"/> 링크 | <input type="radio"/> 파일과 미디어 | <input type="radio"/> 우선순위 |
|---|----------------------------|---------------------------|--------------------------|--------------------------|-------------------------------|----------------------------|
| <input checked="" type="checkbox"/> 답리닝과제1 | 과제 | 완료 | 2024년 6월 5일 | 과제1 | 답리닝 과제1.pdf | |
| <input checked="" type="checkbox"/> 답리닝과제2 | 과제 | 완료 | 2024년 6월 20일 | 과제2 | 답리닝 과제2.pdf | |
| <input checked="" type="checkbox"/> 답리닝과제3 | 과제 | 완료 | 2024년 6월 23일 | 과제3 | 답리닝 과제3.pdf | |
| <input checked="" type="checkbox"/> XNOR | 논문번역 | 완료 | 2024년 6월 16일 | [번역] XNOI | | |
| <input checked="" type="checkbox"/> 65NM | 논문번역 | 완료 | 2024년 6월 18일 | [번역] A 65- | | |
| <input checked="" type="checkbox"/> C3SRAM | 논문번역 | 완료 | 2024년 6월 20일 | [번역] C3SR | | |
| <input checked="" type="checkbox"/> XNOR SRAM | 논문리뷰 | 완료 | 2024년 6월 19일 | | [응용물리학과 권... | |
| <input checked="" type="checkbox"/> KAIST HBM-PIM | 외부강의 | 산정탈락 | 2024년 7월 4일 → | https://ai-pim.x | | |
| <input type="checkbox"/> VerilogHDL을 사용한 CNN의 FPG | 외부강의 | 진행예정 | 2024년 7월 2일 → | https://www.id | | 1 |
| <input type="checkbox"/> C3SRAM 논문리뷰 | 논문리뷰 | 진행예정 | 2024년 7월 3일 | | | 1 |
| <input type="checkbox"/> IDEC 정한을 임베디드메모리(SRAM) | 강의 | 진행중 | 2024년 7월 4일 | https://www.id | | 1 |
| <input type="checkbox"/> 드라이브 Bakeup-8 AI-영상 자료 | 강의 | 진행예정 | 2024년 7월 6일 | https://drive.g | | 2 |
| <input type="checkbox"/> IDEC 인공지능반도체(DPU) 설계 | 강의 | 진행전 | 2024년 7월 4일 | https://www.id | | 3 |
| <input type="checkbox"/> KOCW 베일로그 강의 | 강의 | 진행전 | | http://www.koc | | 3 |
| <input type="checkbox"/> HPIC 인턴 과제 모음.zip | 과제 | 진행전 | | | | 3 |

✓ TODO

➡ 추후 계획

1. 강의수강: [전남대 IDEC 온라인] VerilogHDL을 사용한 CNN의 FPGA 구현

7월 2일,3일 10시-17시

| | | | |
|--------------|--|-----------|---|
| 캘러스 | 전남대 | 구분 | 실기검과 / Digital / 응용 / 이론+실습 |
| 강의제목 | VerilogHDL을 사용한 CNN의 FPGA 구현 | | |
| 강의일자 | 2024-07-02 ~ 2024-07-03 | 신청 및 취소기간 | 신청서 : 2024-06-03 00:00 ~ 2024-06-09 23:59 환 재 : 2024-06-10 00:00 ~ 2024-06-27 23:59 |
| 강의형태 | 대면 | 신청현황 | 26/30명 |
| 강의형태 | 온라인 | 신청현황 | 100/100명 |
| 수강료(일반) | 무료 | 수강료(학생) | 무료 |
| 수강대상 | Verilog를 이용한 CNN 설계에 관심있는 학부생, 대학원생 및 기타 | | |
| 사전지식 선수과목 | 수강생은 Verilog HDL에 대한 사전 지식이 있어 함. | | |

강의목표

Vivado 사용법 이해

필리핀 신경망의 FPGA 구현 이해

강의개요

FSMR 대용 Verilog HDL 코드 방법을 학습한다. Xilinx의 Vivado를 사용한 신경망 FPGA구현, 테스트베드작성, 시뮬레이션 방법을 학습한다. 대표적인 CNN인 Lenet-5신경망의 일부 또는 전부를 설계한다.

강좌상세

| 일자 | 시간 | 강사 | 한양수 교수 목포대학교 |
|------------|--|----|--------------|
| 2024-07-02 | 10:00 ~ 12:00 | 강사 | 한양수 교수 목포대학교 |
| 내용 | <ul style="list-style-type: none"> ○ 합성용 위한 Verilog 코딩 방법 ○ Verilog FSM 설계 방법 ○ Xilinx Vivado 사용법 | | |
| 일자 | 시간 | 강사 | 한양수 교수 목포대학교 |
| 2024-07-02 | 13:00 ~ 17:00 | 강사 | 한양수 교수 목포대학교 |
| 내용 | <ul style="list-style-type: none"> ○ Lab: Vivado 사용법 ○ Lab: FSM 실습 | | |
| 일자 | 시간 | 강사 | 한양수 교수 목포대학교 |
| 2024-07-03 | 10:00 ~ 12:00 | 강사 | 한양수 교수 목포대학교 |
| 내용 | <ul style="list-style-type: none"> ○ CNN 소개 ○ CNN 구현용 C 코드 소개 ○ CNN의 Verilog 설계 | | |
| 일자 | 시간 | 강사 | 한양수 교수 목포대학교 |
| 2024-07-03 | 13:00 ~ 17:00 | 강사 | 한양수 교수 목포대학교 |
| 내용 | <ul style="list-style-type: none"> ○ Lab: CNN의 Verilog 구현 ○ Lab: CNN의 testbench 실습 | | |

2. 논문리뷰 : 7월 3일 16시 ZOOM

[번역] C3SRAM: An In-Memory-Computing SRAM Macro Based on Robust Capacitive Coupling Computing Mechanism

2. 드라이브 Backup-8_AI-영상 자료- 석민구 교수님 강의, KAIST PIM 반도체 특강, 서민재 교수님 강의 수강

3. 인공지능반도체(DPU) 설계 수강 및 리뷰

인공지능반도체 DPU(Deep-learning Processing Unit)를 Verilog-HDL로 설계하는 환경과 과정을 배우고 실습하여, 연구와 개발에 바로 적용해 볼 수 있도록 한다.

<https://www.idec.or.kr/vod/apply/view/?&page=3&no=277>

4. 하이닉스 CAMPUS MEETUP 선발됨 : 8월 19일 종합운동장 08:15~17:00

giwan.bae@sk.com <giwan.bae@sk.com>

에게

안녕하세요.

SK하이닉스 채용팀입니다.

우선 SK하이닉스 Campus Meet Up에 관심 가져주셔서 감사 드립니다 ☺

SK 하이닉스 Campus Meet Up 행사 참석이 확정인 된 분들께 최종 메일 드리며, 하기와 같이 일정 공지 드립니다

※ 행사와 관련된 모든 준비(기념품/증정품/식사 등)가 확정된 참석자 분들을 대상으로 진행되는 점을 고
메일을 수신하신 분들께서는 반드시 행사에 참석 부탁드립니다, 피치못할 사정으로 인해 참석이 어려우신 !

행사와 관련된 추가 문의사항은 SK하이닉스 채용팀 배기완 TL(giwan.bae@sk.com)에게 부탁 드립니다.



6. 2024년 반도체전공트랙사업 통합워크숍 참여 : 2024년 7월 15일(월) ~ 7월 16일(화), 1박 2일

HANYANG UNIVERSITY ERICA
Education Research Industry Cluster of Seoul
반도체 전공트랙사업

☐ 행사 개요

- 목적
 - 부처 협업형 인재양성 사업 추진 방향 공유, 우수사례 대학 성과 공유 및 사업 수행기관 사업이해도 제고 추진
 - 직무 특강 및 기업실명회, 멘토링 프로그램을 통해 수혜학생 대상 채용연계 지원
- 일시 : 2024년 7월 15일(월) ~ 7월 16일(화), 1박 2일
- 장소 : 웰리힐리파크(강원도 횡성군 둔내면 고원로 451)
- 참석자 : 전공트랙사업 시스템반도체(설계)분야 주관대학 수혜학생 및 교수, 컨소시엄 기업 연사 담당자 및 엔지니어 등 약 500여명