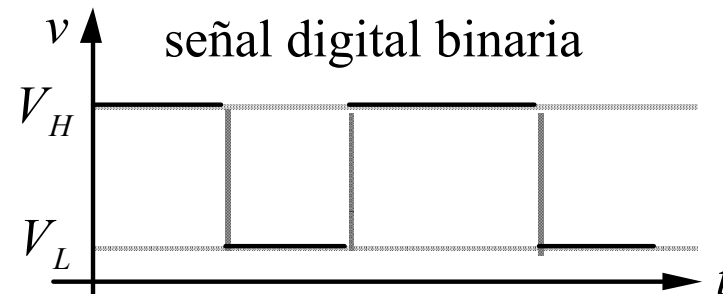
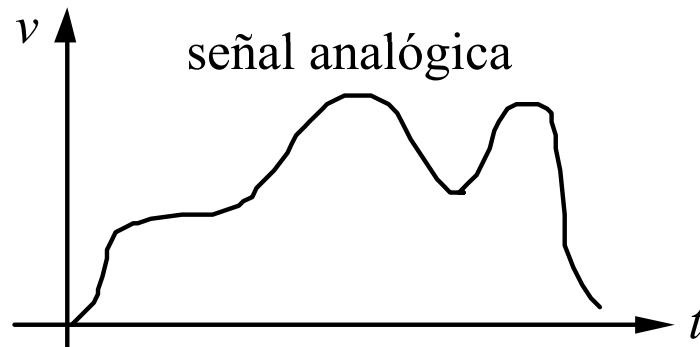


CIRCUITOS DIGITALES

- Definiciones
- Escalas de integración
- Familias lógicas

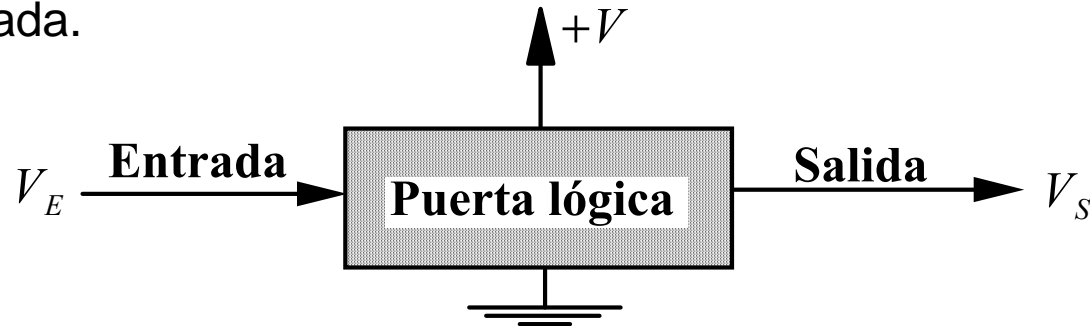
Definiciones

- **Señal digital:** señal discreta que sólo puede tomar ciertos valores
- **Señal digital binaria:** sólo dos valores, V_H y V_L
- **Circuitos que vamos a ver:** $V_H = 5\text{ V}$, $V_L = 0\text{ V}$
- **Correspondencia:** valor físico \leftrightarrow valor lógico

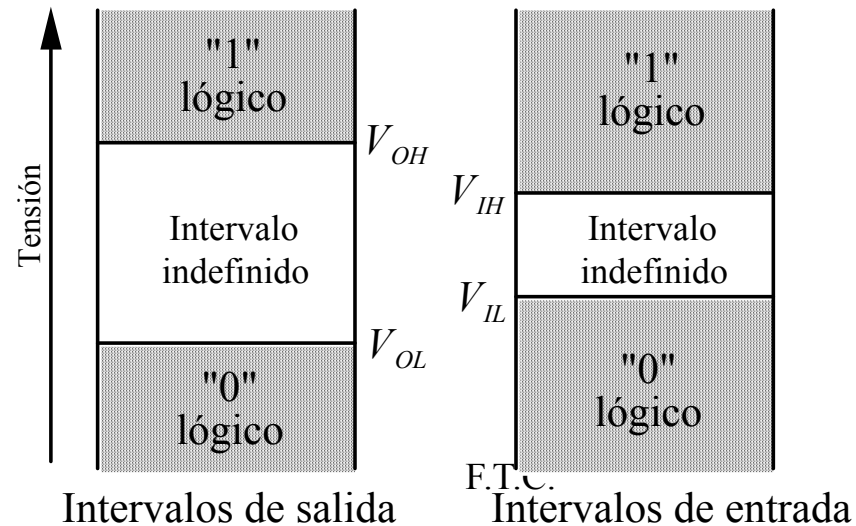


Definiciones

- **Circuito digital:** procesa señales digitales
- **Puertas lógicas:** tensión salida función de la/s tensión/es de entrada
- Necesita estar alimentada.



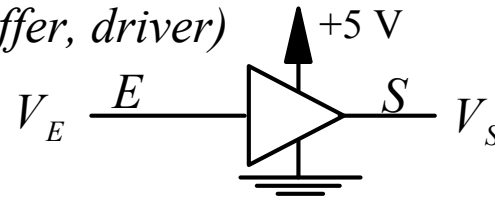
- **Tabla de verdad:** expresa relación tensión entrada y salida
- **Intervalos de las tensiones:** criterio de proximidad



Identidad

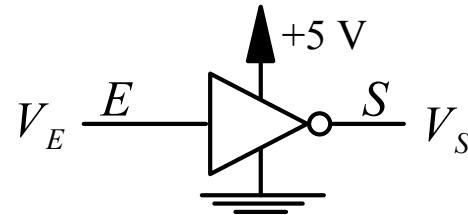
V_E	V_S
L	L
H	H

(Buffer, driver)



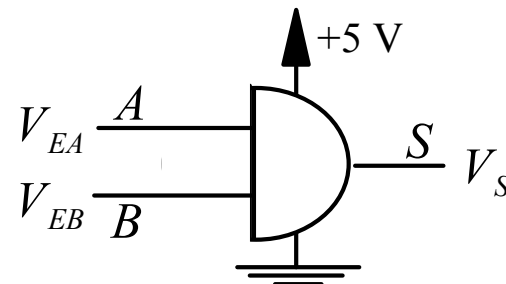
**Inversor
NOT**

V_E	V_S
L	H
H	L



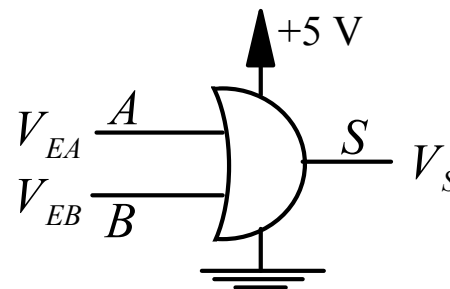
AND

V_{EA}	V_{EB}	V_S
L	L	L
L	H	L
H	L	L
H	H	H



OR

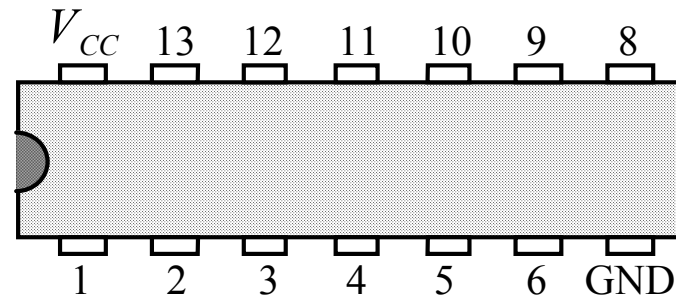
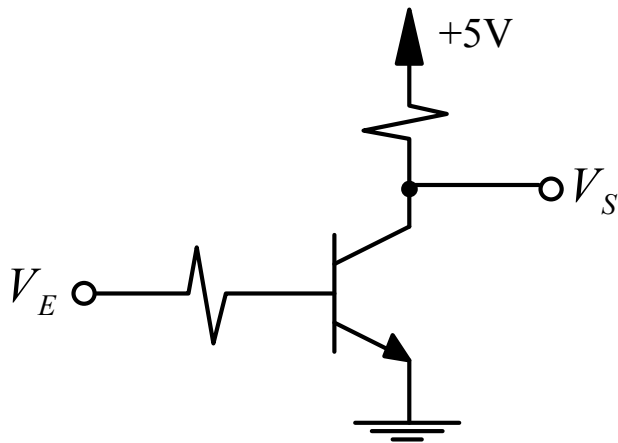
V_{EA}	V_{EB}	V_S
L	L	L
L	H	H
H	L	H
H	H	H



F.T.C.

Escalas de integración

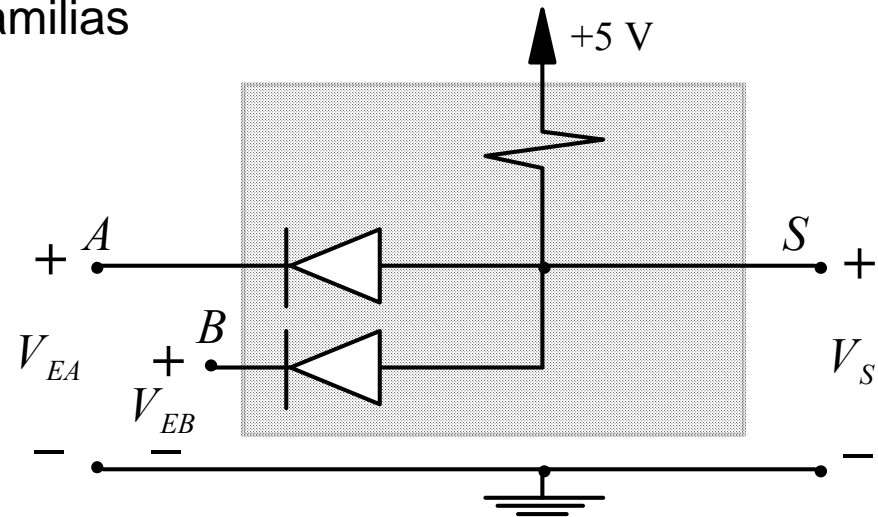
- **Circuito integrado:** distintos componentes integrados en un trozo de silicio
- **Escala de integración:** n^0 aproximado de componentes dentro del chip
 - SSI (10), MSI (100), LS (miles), VLSI (millones)



Familias lógicas

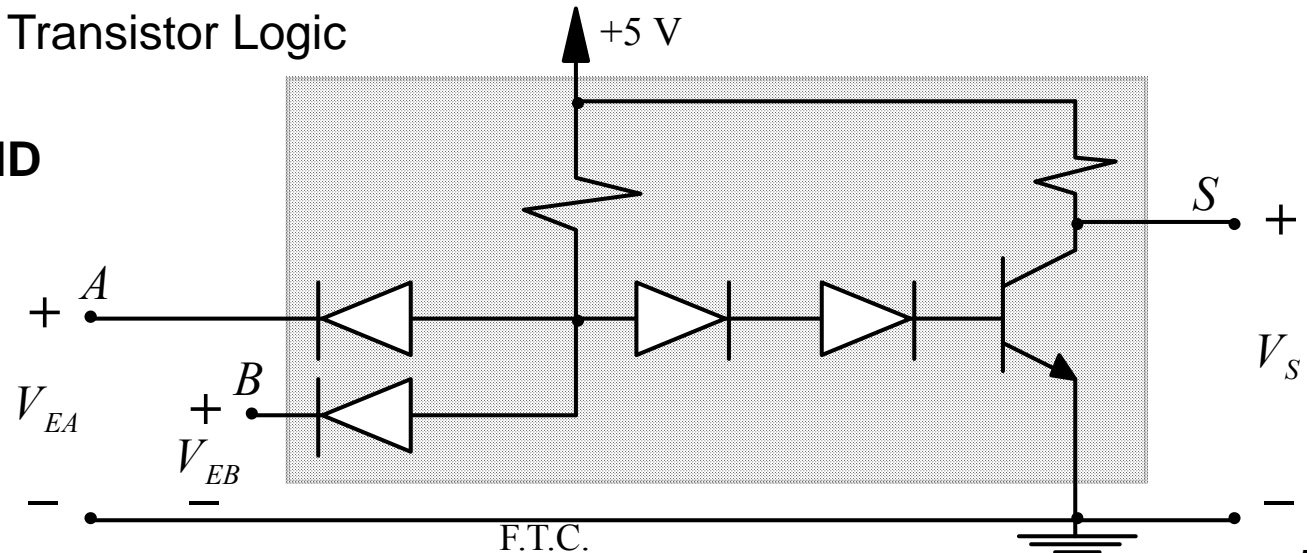
- Distintos componentes, distintas familias
- DL, Diode Logic
 - apenas se utiliza

AND



- DTL, Diode Transistor Logic

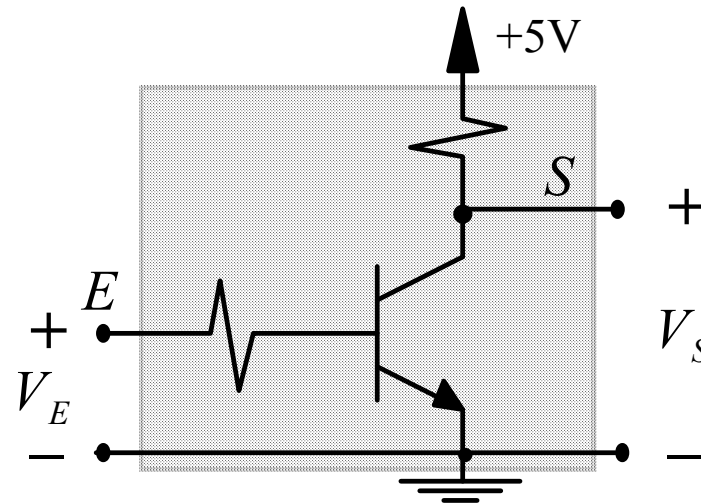
NAND



Familias lógicas

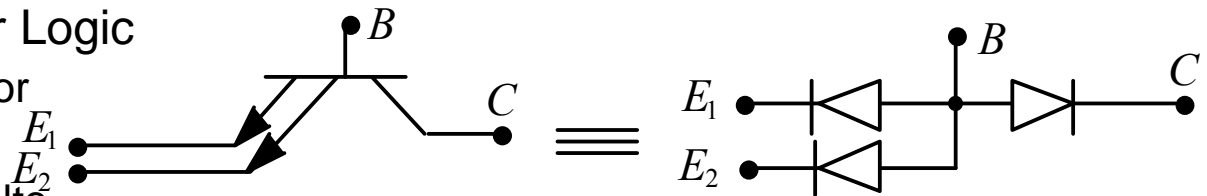
- RTL, Resistor Transistor Logic

NOT

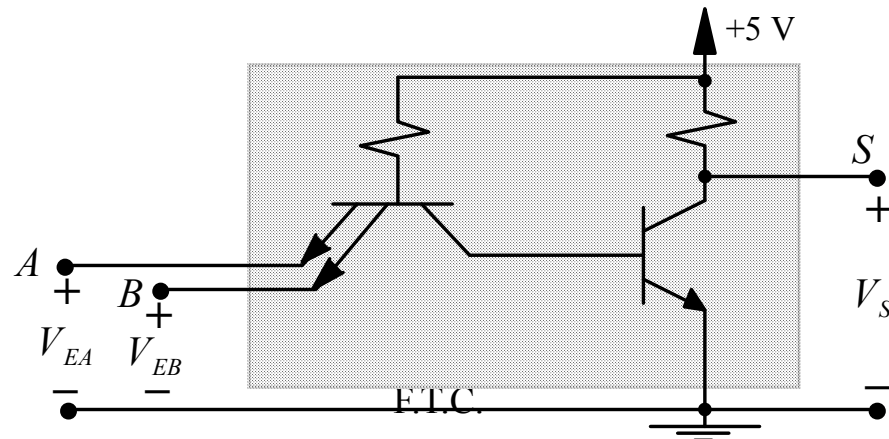


- TTL, Transistor Transistor Logic

- Transistor multiemisor
- Rápidos
- Consumo potencia alto



NAND

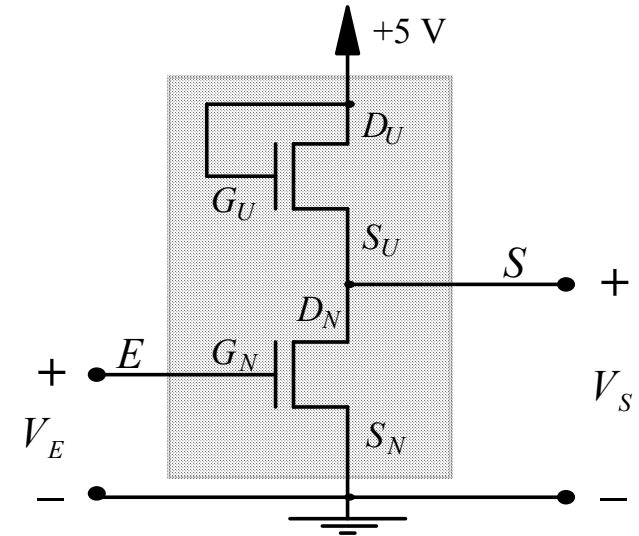
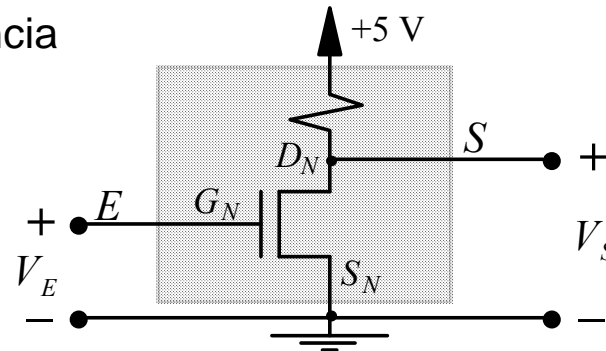


Familias lógicas

- NMOS

- Menor potencia

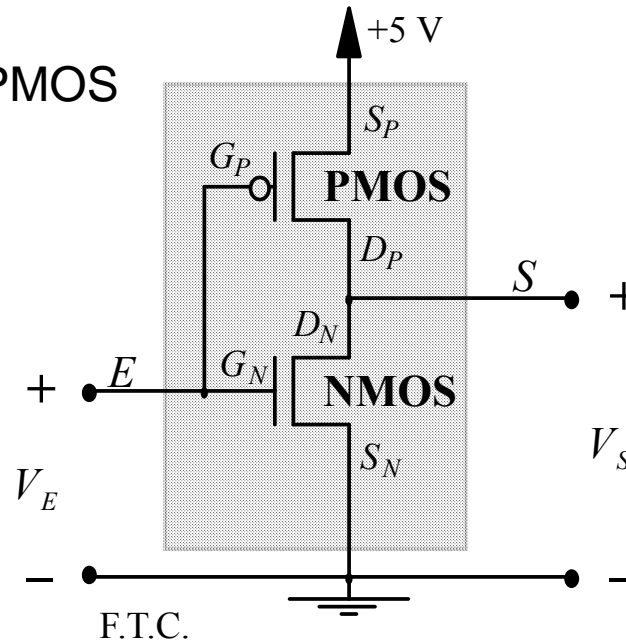
NOT



- CMOS: transistores NMOS y PMOS

- Más lentas que TTL
- Más pequeñas
- Consumo potencia bajo

NOT

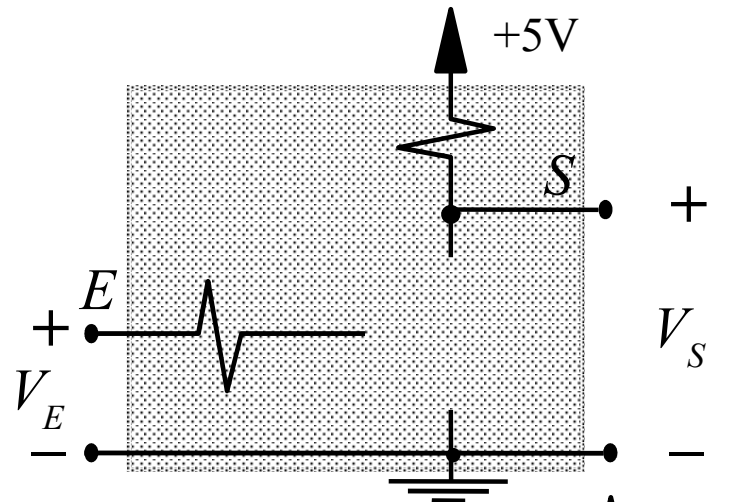


Transistores bipolares en las puertas lógicas

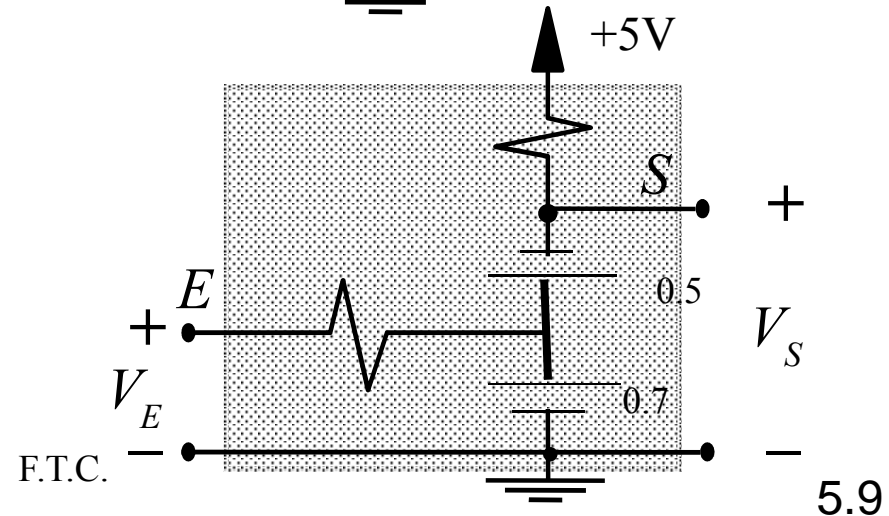
- Dos tensiones: H, L. Dos zonas de funcionamiento: corte y saturación
- Esquema ideal

CORTE

$$V_{BE} \leq 0,7$$



SATURACIÓN

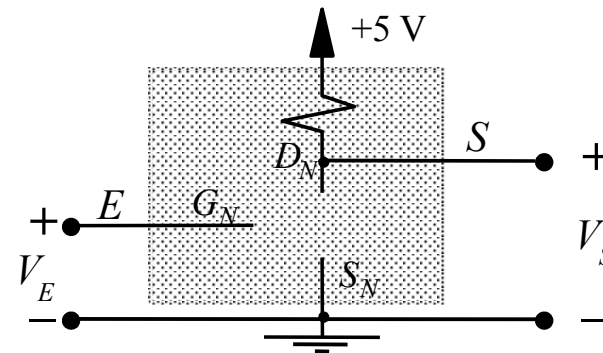


Transistores NMOS en las puertas lógicas

- Dos tensiones: H, L. Dos zonas de funcionamiento: corte y zona óhmica
- Esquema ideal, $V_T > 0$

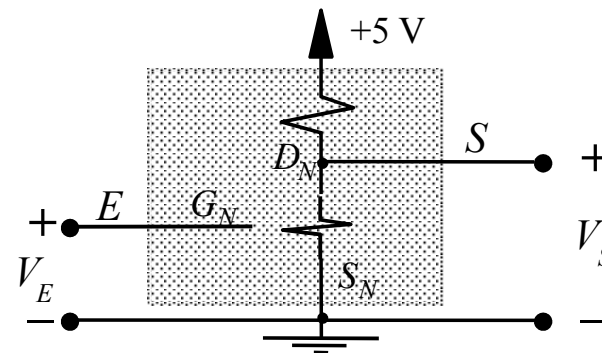
CORTE

$$V_{GS} \leq V_T$$



ZONA ÓHMICA

$$V_{GS} \geq V_T$$



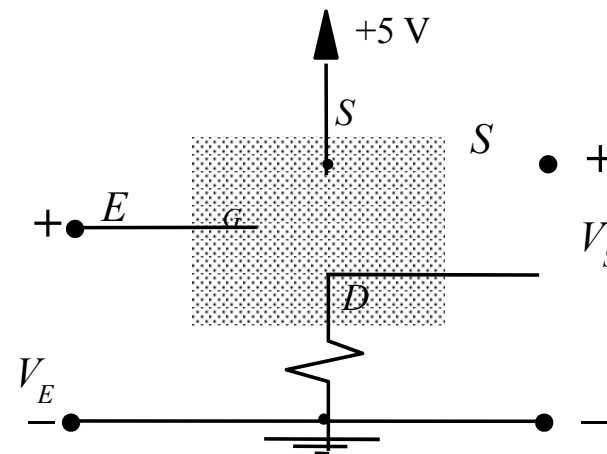
F.T.C.

Transistores PMOS en las puertas lógicas

- Dos tensiones: H, L. Dos zonas de funcionamiento: corte y zona óhmica
- Esquema ideal, $V_T < 0$

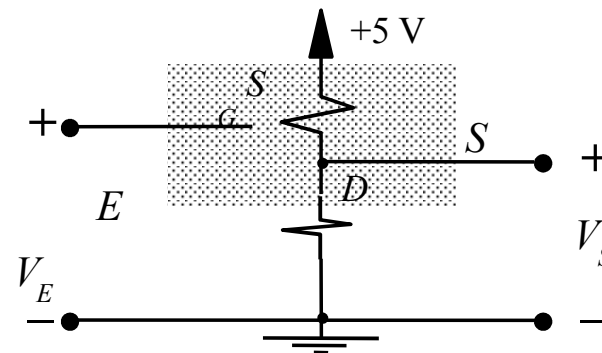
CORTE

$$V_{GS} \geq V_T$$



ZONA ÓHMICA

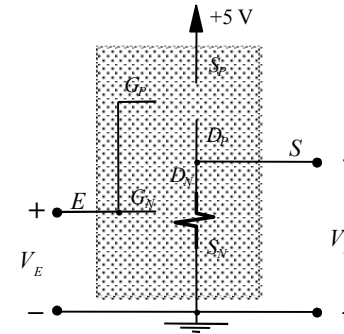
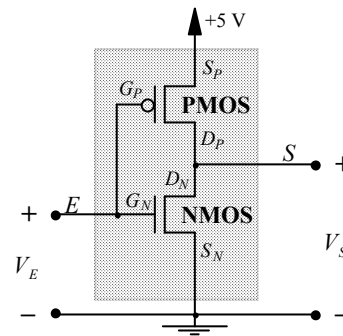
$$V_{GS} \leq V_T$$



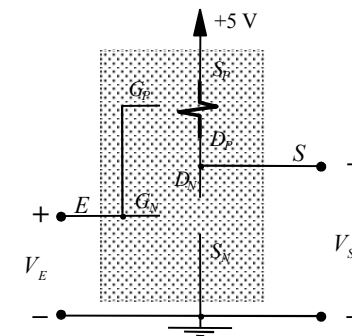
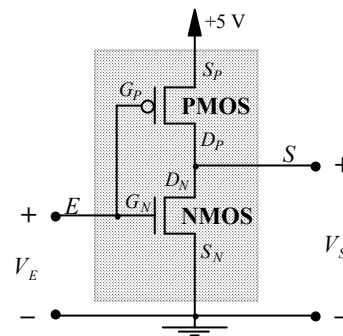
F.T.C.

Lógica CMOS

$V_E = 5V$



$V_E = 0V$



F.T.C.