

MAIN:

```
1. library IEEE;
2. use IEEE.STD_LOGIC_1164.ALL;
3. use IEEE.STD_LOGIC_UNSIGNED.ALL;
4.
5. entity testi is
6.     Port (
7.         sw : in  STD_LOGIC_VECTOR (7 downto 0); -- 8 vipukytöntä, jaetaan kahteen osaan
8.         led_sum : out  STD_LOGIC_VECTOR (4 downto 0); -- 5 ledille yhteenlaskun tulos
9.         led_xor : out  STD_LOGIC_VECTOR (3 downto 0) -- 4 ledille XOR-operaation tulos
10.    );
11. end testi;
12.
13. architecture Behavioral of testi is
14.     signal A, B : STD_LOGIC_VECTOR (3 downto 0); -- Kaksi 4-bittistä syötettä
15.     signal sum_result : STD_LOGIC_VECTOR (4 downto 0); -- 5-bittinen yhteenlaskun tulos
16.     signal xor_result : STD_LOGIC_VECTOR (3 downto 0); -- 4-bittinen XOR-tulos
17. begin
18.     -- Jaetaan 8 kytkintä kahteen 4-bittiseen lukuun
19.     A <= sw(3 downto 0); -- Ensimmäinen 4-bittinen luku (sw[3:0])
20.     B <= sw(7 downto 4); -- Toinen 4-bittinen luku (sw[7:4])
21.
22.     -- Yhteenlasku
23.     sum_result <= ('0' & A) + ('0' & B); -- 5-bittinen tulos
24.
25.     -- XOR-operaatio
26.     xor_result <= A xor B; -- 4-bittinen XOR-tulos
27.
28.     -- Tulos ledien näyttämiseen
29.     led_sum <= sum_result; -- Yhteenlaskun tulos 5 ledille
30.     led_xor <= xor_result; -- XOR-tulos 4 ledille
31. end Behavioral;
32.
```

TESTBENCH:

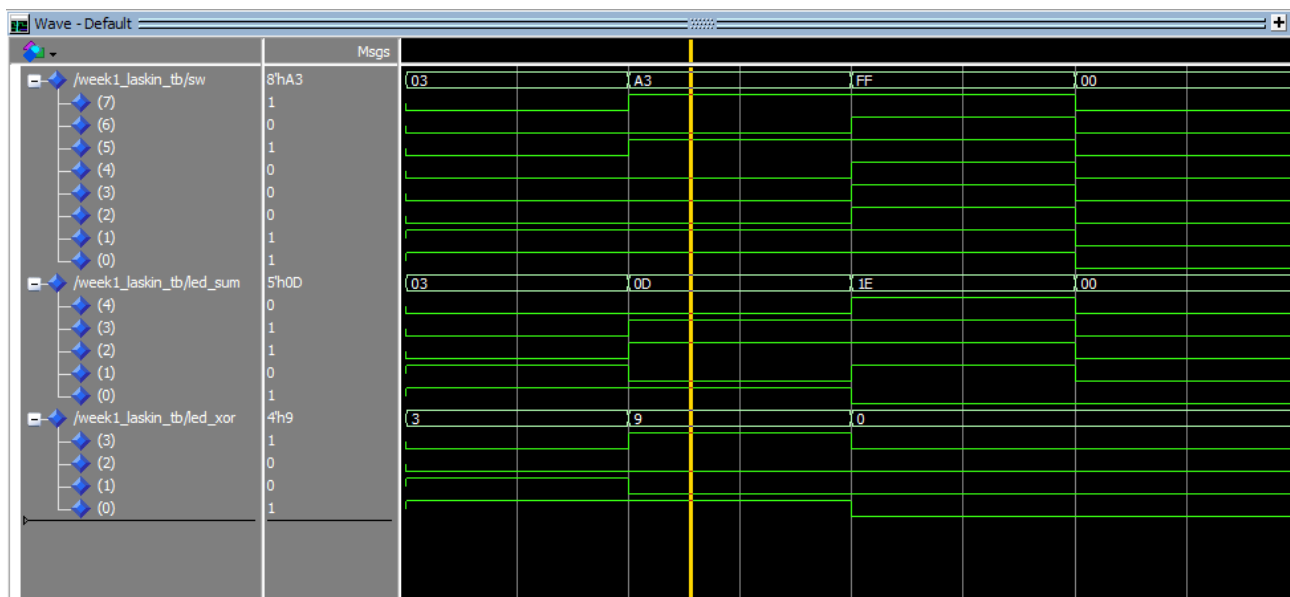
```
1. library IEEE;
2. use IEEE.STD_LOGIC_1164.ALL;
3.
4. entity week1_laskin_tb is
5. end week1_laskin_tb;
6.
7. architecture Behavioral of week1_laskin_tb is
8.     -- Signals to connect to the DUT (Design Under Test)
9.     signal sw : STD_LOGIC_VECTOR(7 downto 0);
10.    signal led_sum : STD_LOGIC_VECTOR(4 downto 0);
11.    signal led_xor : STD_LOGIC_VECTOR(3 downto 0);
12.
13. begin
14.     -- Instantiate the Design Under Test (DUT)
15.     uut: entity work.testi
16.         port map (
17.             sw => sw,
18.             led_sum => led_sum,
19.             led_xor => led_xor
20.         );
21.
22.     -- Test process
23.     process
```

```

24. begin
25.     -- Test case 1: SW[0:3] = 3, SW[4:7] = 3
26.     sw <= "00000011";
27.     wait for 100 ns;
28.
29.     -- Test case 2: SW[0:3] = 10, SW[4:7] = 3
30.     sw <= "10100011";
31.     wait for 100 ns;
32.
33.     -- Test case 3: SW[0:3] = 15, SW[4:7] = 15
34.     sw <= "11111111";
35.     wait for 100 ns;
36.
37.     -- Test case 4: SW[0:3] = 0, SW[4:7] = 0
38.     sw <= "00000000";
39.     wait for 100 ns;
40.
41.     -- Stop simulation
42.     wait;
43. end process;
44. end Behavioral;
45.

```

Simulation:



Demo video:

[74661076517_5F445C39-06C3-4E9B-AC3A-BD468BB6B103.MOV](#)

