



Bits de Configuración

PIC16F877A

Tema 0-5

Bits de configuración

REGISTER 14-1: CONFIGURATION WORD (ADDRESS 2007h)⁽¹⁾

R/P-1	U-0	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
CP	—	DEBUG	WRT1	WRT0	CPD	LVP	BOREN	—	—	PWRTEN	WDTEN	Fosc1	Fosc0
bit 13										bit0			

- Registro de 14 bits llamado “Configuration Word” colocado en la dirección 2007h de la memoria de programa
- La palabra de este registro por defecto es 3FFF, o sea, todos los bits están a 1 a menos que se cambien
- Solamente es accesible cuando se programa el microcontrolador, NO lo es en su ejecución normal
- Configuración del oscilador, los resets, la protección, la depuración y la programación

Configuración del oscilador

REGISTER 14-1: CONFIGURATION WORD (ADDRESS 2007h)⁽¹⁾

R/P-1	U-0	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
CP	—	DEBUG	WRT1	WRT0	CPD	LVP	BOREN	—	—	PWRTEN	WDTEN	Fosc1	Fosc0
bit 13													bit0

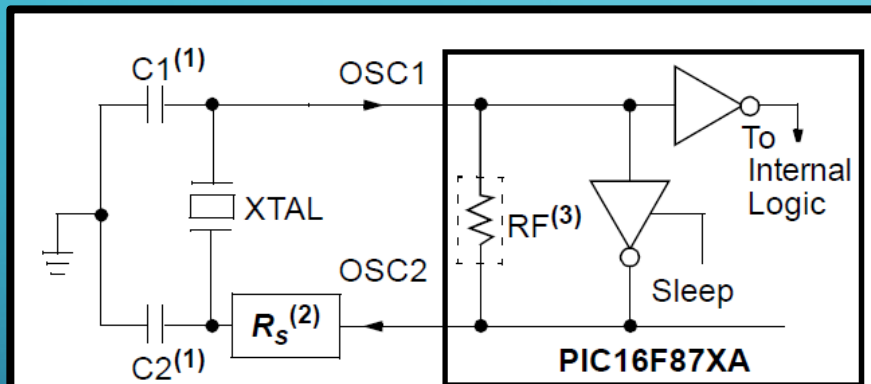
Existen 4 posibles configuraciones

- | | |
|---|------------------------|
| 00-Oscilador tipo LP (Low-Power Crystal) | - Entre 32kHz y 200kHz |
| 01-Oscilador tipo XT (Crystal/Resonator) | - Entre 100kHz y 4MHz |
| 10-Oscilador tipo HS (High Speed Crystal/Resonator) | - Entre 4MHz y 20MHz |
| 11-Oscilador tipo RC (Resistor/Capacitor) | - Hasta 4Mhz |

Configuración del oscilador

Para los modos LP, XT o HS

1. Colocando un cristal o un resonador cerámico



Note 1: See Table 14-1 and Table 14-2 for recommended values of C1 and C2.

2: A series resistor (R_S) may be required for AT strip cut crystals.

3: RF varies with the crystal chosen.

TABLE 14-1: CERAMIC RESONATORS

Ranges Tested:			
Mode	Freq.	OSC1	OSC2
XT	455 kHz	68-100 pF	68-100 pF
	2.0 MHz	15-68 pF	15-68 pF
	4.0 MHz	15-68 pF	15-68 pF
HS	8.0 MHz	10-68 pF	10-68 pF
	16.0 MHz	10-22 pF	10-22 pF

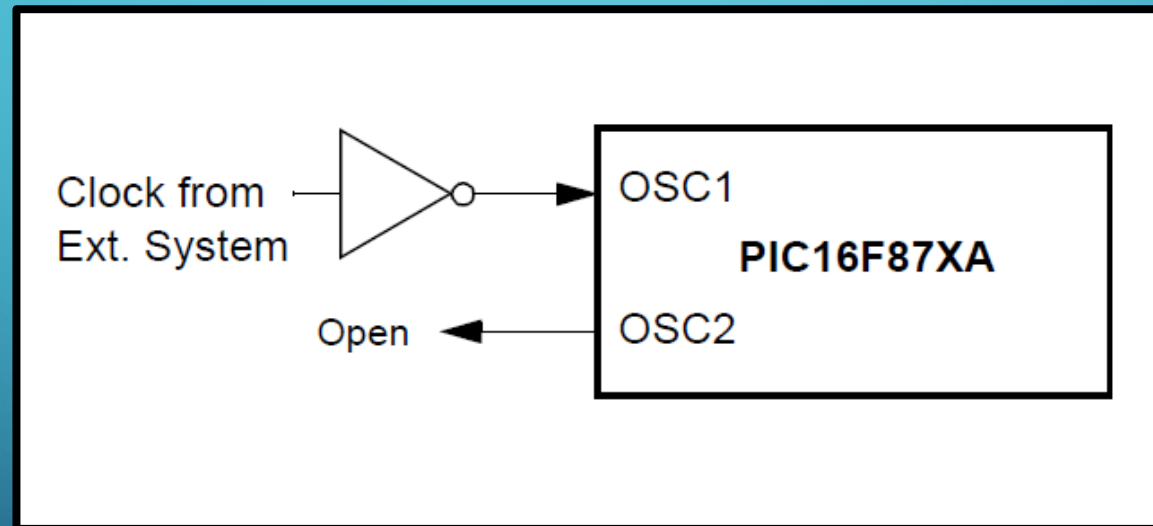
TABLE 14-2: CAPACITOR SELECTION FOR CRYSTAL OSCILLATOR

Osc Type	Crystal Freq.	Cap. Range C1	Cap. Range C2
LP	32 kHz	33 pF	33 pF
	200 kHz	15 pF	15 pF
XT	200 kHz	47-68 pF	47-68 pF
	1 MHz	15 pF	15 pF
	4 MHz	15 pF	15 pF
HS	4 MHz	15 pF	15 pF
	8 MHz	15-33 pF	15-33 pF
	20 MHz	15-33 pF	15-33 pF

Configuración del oscilador

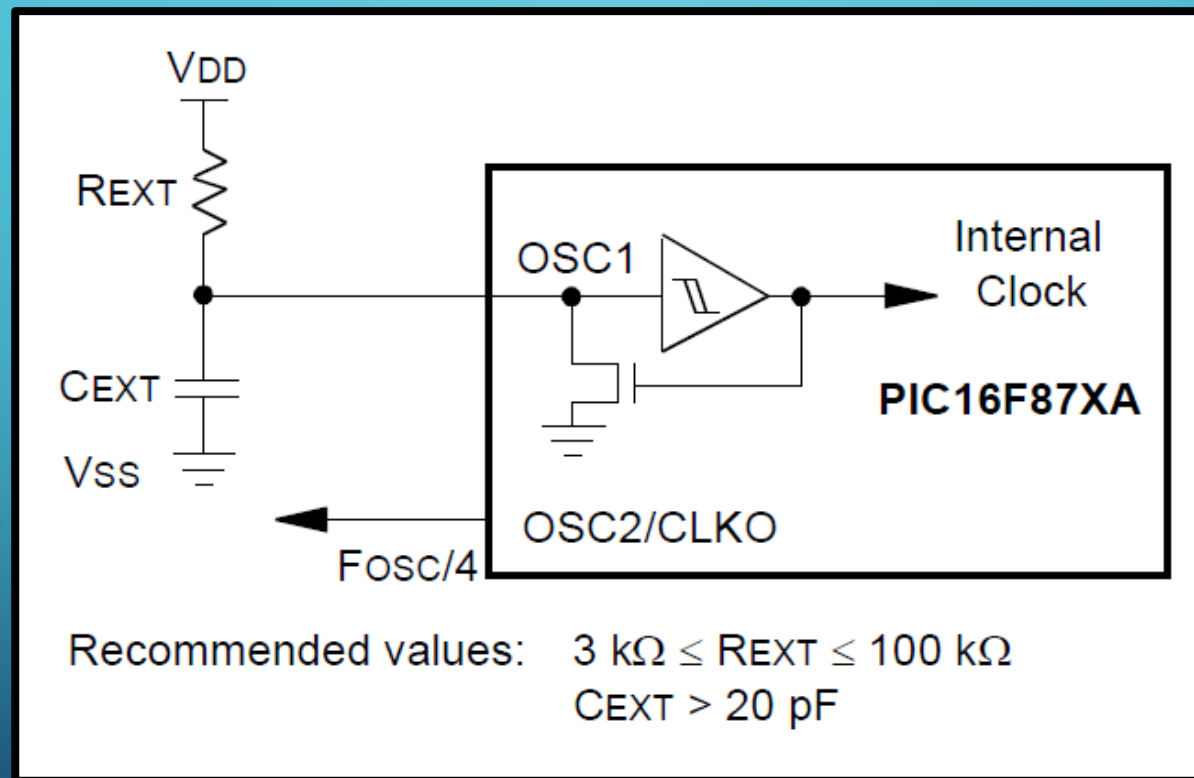
Para los modos LP, XT o HS

2. Colocando directamente una señal de clock externa en el pin OSC1



Configuración del oscilador

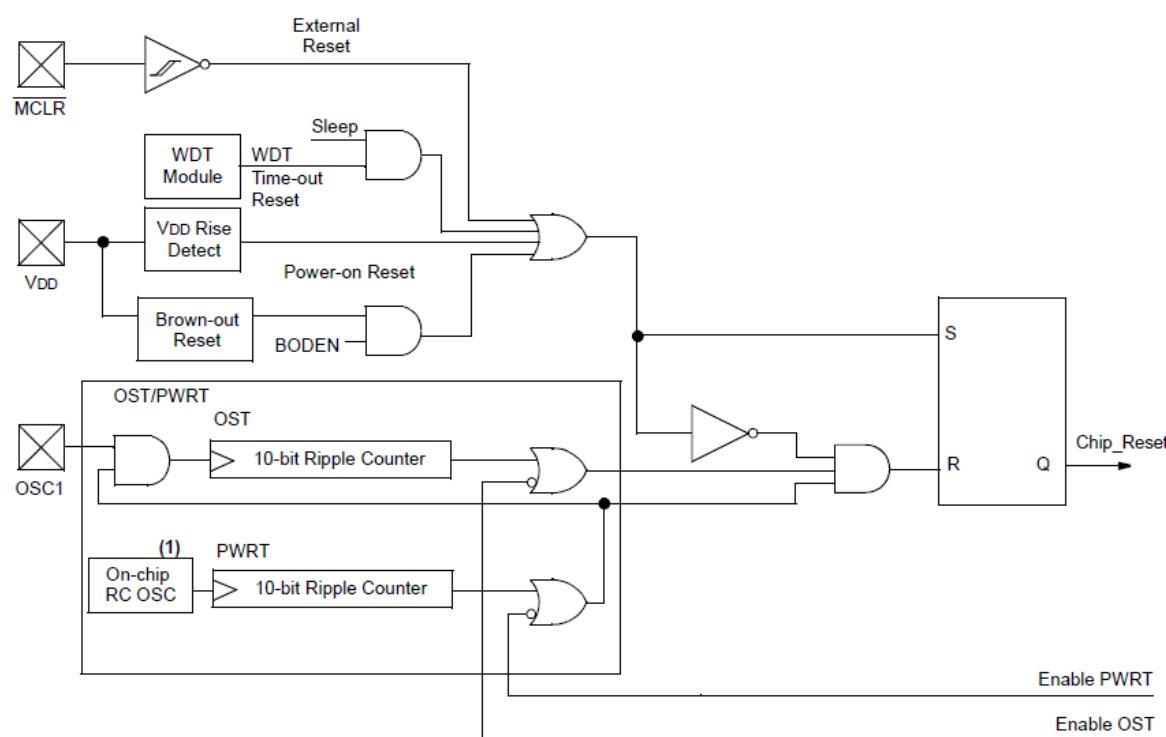
Para el modo RC



Resets del microcontrolador

REGISTER 14-1: CONFIGURATION WORD (ADDRESS 2007h)⁽¹⁾

R/P-1	U-0	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
CP	—	DEBUG	WRT1	WRT0	CPD	LVP	BOREN	—	—	PWRTEN	WDTEN	Fosc1	Fosc0
bit 13											bit0		



Note 1: This is a separate oscillator from the RC oscillator of the CLKI pin.

Tipos de Reset

Reset por Power-Up Timer - **PWRTEN**

Reset por Brown-Out – **BOREN**

Reset por Watch-Dog - **WDTEN**

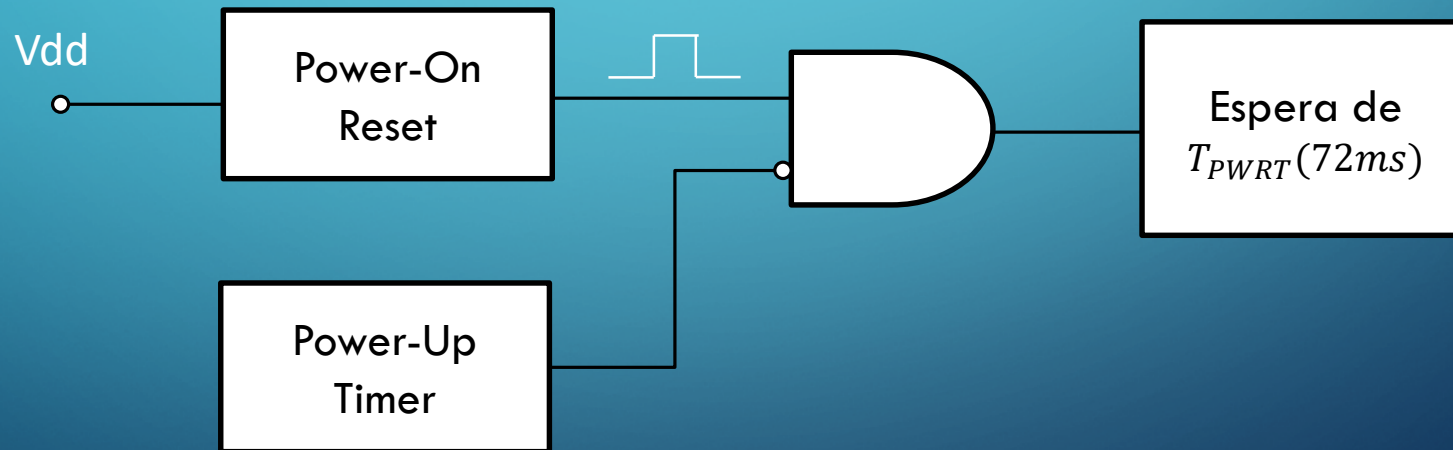
Reset por Hardware **MCLR**

Resets del microcontrolador

PWRTEN - Power Up Timer Enable Bit (bit de temporización de encendido)

El Power-On reset es un pulso que se genera cuando iniciamos el microcontrolador. Esto ocurre cuando se detecta una subida de tensión en el pin Vdd (alrededor de 1,2V-1,7V).

El Power-Up Timer es un reset de un tiempo fijo de T_{PWRT} que ocurre cuando se produce un Power-On Reset



0-El Power-Up Timer está habilitado

1-El Power-Up Timer está deshabilitado

Resets del microcontrolador

Oscillator Start-Up Timer (temporización de encendido del oscilador)

El Oscilador también tiene un delay de inicialización temporizado que lo retrasa 1024 ciclos de reloj.

Este retraso se genera siempre en un Power-On Reset si hemos elegido una configuración del oscilador XT, HS o LP y pueden darse dos posibilidades:

1. Que esté habilitado el Power-Up Timer ($\overline{\text{PWRTEN}}=0$)

Cuando se produce un Power-On Reset se espera el delay de 72ms del Power-Up Timer y a continuación se produce el retraso de 1024 ciclos de reloj

2. Que el Power-Up Timer no esté habilitado ($\overline{\text{PWRTEN}}=1$)

Cuando se produce un Power-On Reset se produce el retraso de 1024 ciclos de reloj

Resets del microcontrolador

BOREN – Brown-Out Reset Enable Bit (bit de reset por caída de tensión)

Es el reset por Brown-Out es un reset que se genera si ocurre una caída de tensión de alimentación. El Brown-Out se activa poniendo a 1 el bit BOREN.

Las condiciones de esta caída son que Vdd esté por debajo de la tensión de Brown-Out ($V_{BOR} = 4V$) un tiempo mayor al tiempo de Brown-Out ($T_{BOR}=100\mu s$). Una vez se cumplen estas condiciones ocurre lo siguiente:

1. Se resetea el microcontrolador
2. El microcontrolador sigue reseteado hasta que la tensión de alimentación se recupera ($V_{dd} > V_{BOR}$)
3. Una vez se recupera la tensión, se espera el tiempo $T_{PWR T}$ independientemente del bit \overline{PWRTEN}

Resets del microcontrolador

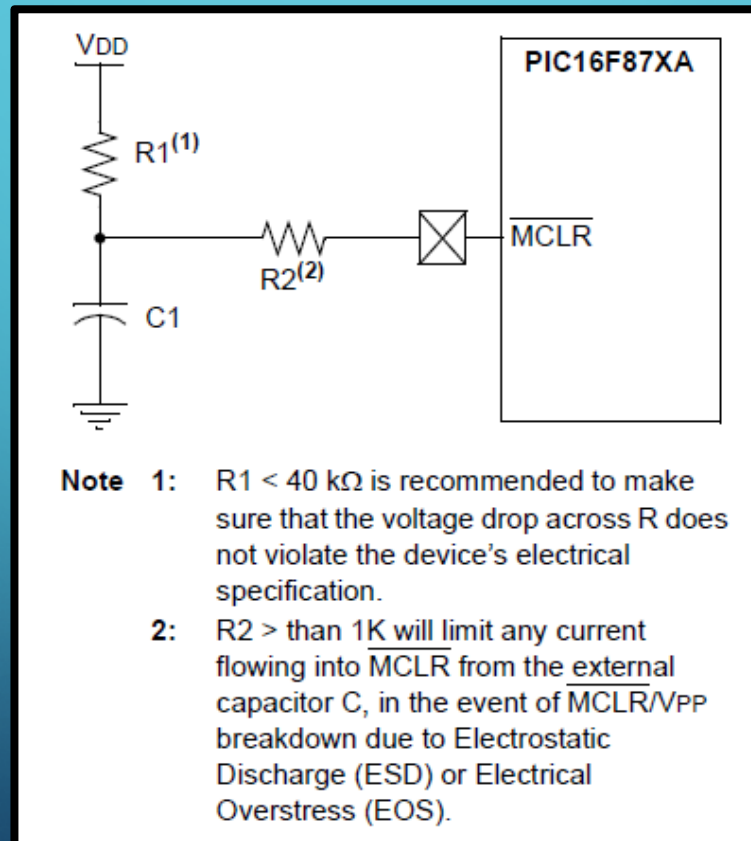
WDTEN – Watch-Dog Timer Enable Bit (bit de habilitación del perro guardián)

El perro guardián es un reset temporizado que actúa si el microcontrolador opera de manera incorrecta. Poniendo el Bit WDTEN a 1 activamos el perro guardián.



Resets del microcontrolador

MCLR - Reset por Hardware

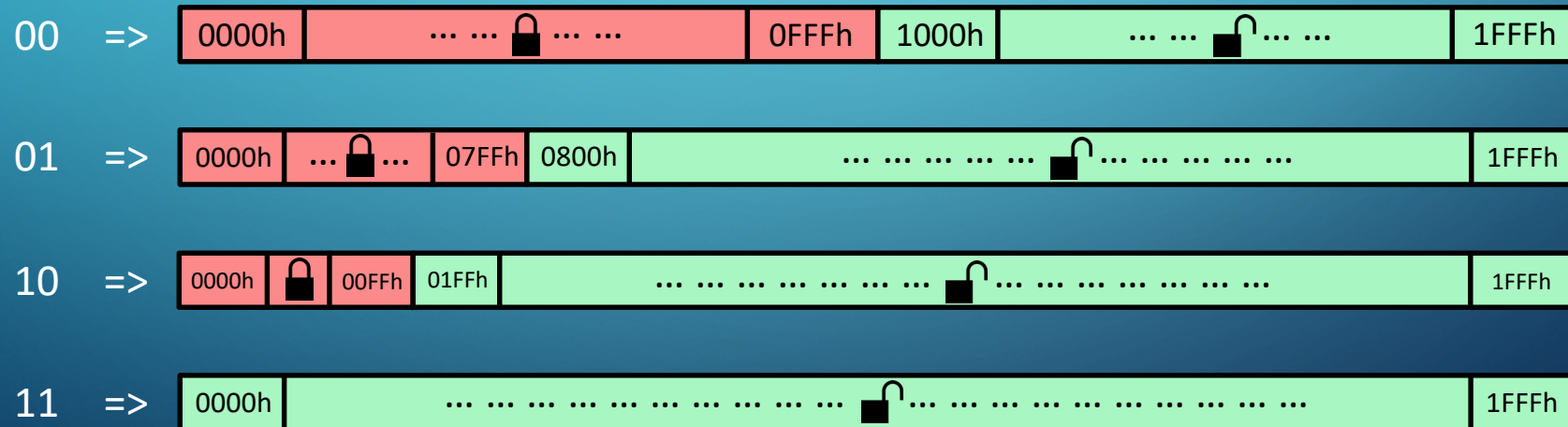


Protección de la Memoria

REGISTER 14-1: CONFIGURATION WORD (ADDRESS 2007h)⁽¹⁾

R/P-1	U-0	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
CP	—	DEBUG	WRT1	WRT0	CPD	LVP	BOREN	—	—	PWRTEN	WDTEN	Fosc1	Fosc0
bit 13													bit0

<WRT1:WRT0> - Flash Program Memory Write Enable Bits (Protección de escritura de memoria Flash)



Protección de la Memoria

REGISTER 14-1: CONFIGURATION WORD (ADDRESS 2007h)⁽¹⁾

R/P-1	U-0	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
CP	—	DEBUG	WRT1	WRT0	CPD	LVP	BOREN	—	—	PWRTEN	WDTEN	Fosc1	Fosc0
bit 13													bit0

CP – Flash Program Memory Code Protection (Bit Protección de la memoria FLASH)

- 0 => Protección de memoria Flash activada (no se puede leer)
- 1 => Protección de memoria Flash desactivada

CPD – Data EEPROM Memory Code Protection Bit (Protección de la memoria EEPROM)

- 0 => Protección de datos EEPROM activada (no se puede leer)
- 1 => Protección de datos EEPROM desactivada

Depuración

REGISTER 14-1: CONFIGURATION WORD (ADDRESS 2007h)⁽¹⁾

R/P-1	U-0	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
CP	—	DEBUG	WRT1	WRT0	CPD	LVP	BOREN	—	—	PWRTEN	WDTEN	Fosc1	Fosc0
bit 13										bit0			

DEBUG – Bit de modo de depuración In-Circuit (dentro del circuito o en tiempo real)

TABLE 14-8: DEBUGGER RESOURCES

I/O pins	RB6, RB7
Stack	1 level
Program Memory	Address 0000h must be NOP
	Last 100h words
Data Memory	0x070 (0x0F0, 0x170, 0x1F0) 0x1EB-0x1EF

0 => Activa la depuración In-Circuit. RB6 y RB7 están dedicados al depurador

1 => Desactiva la depuración In-Circuit. RB6 y RB7 son pines I/O de propósito general

Programación a baja tensión

REGISTER 14-1: CONFIGURATION WORD (ADDRESS 2007h)⁽¹⁾

R/P-1	U-0	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
CP	—	DEBUG	WRT1	WRT0	CPD	LVP	BOREN	—	—	PWRTEN	WDTEN	Fosc1	Fosc0
bit 13												bit0	

BIT 7 – LVP – Low-Voltage (Single-Supply) ICSP Programming (Bit de habilitación de la programación en baja tensión)

- 0 => Programación en baja tensión activada. El pin RB3/PGM tiene la función de PGM
- 1 => Programación en baja tensión desactivada. RB3 es un pin digital de I/O. Se necesita un nivel alto en el pin MCLR para programar.