

Carrera de Especialización en Sistemas
Embebidos

Trabajo práctico final

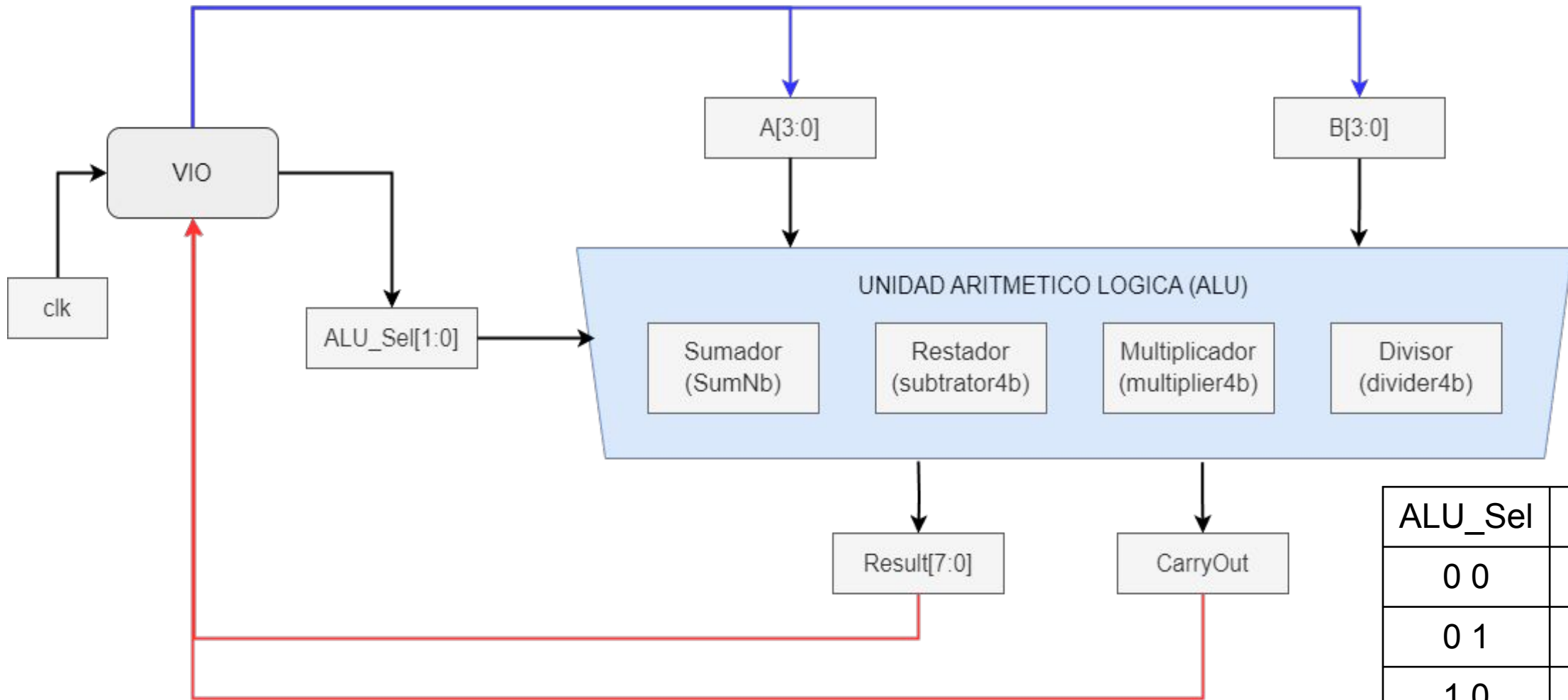
Circuitos Logicos Programables

ALU (Unidad Aritmetico Logica)

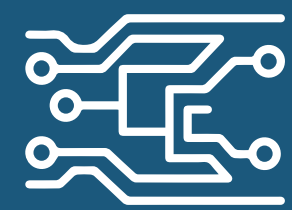
Autor: Ing. Jorge Fernando Vásquez González

Profesor: Ing. Nicolás Álvarez (FIUBA)

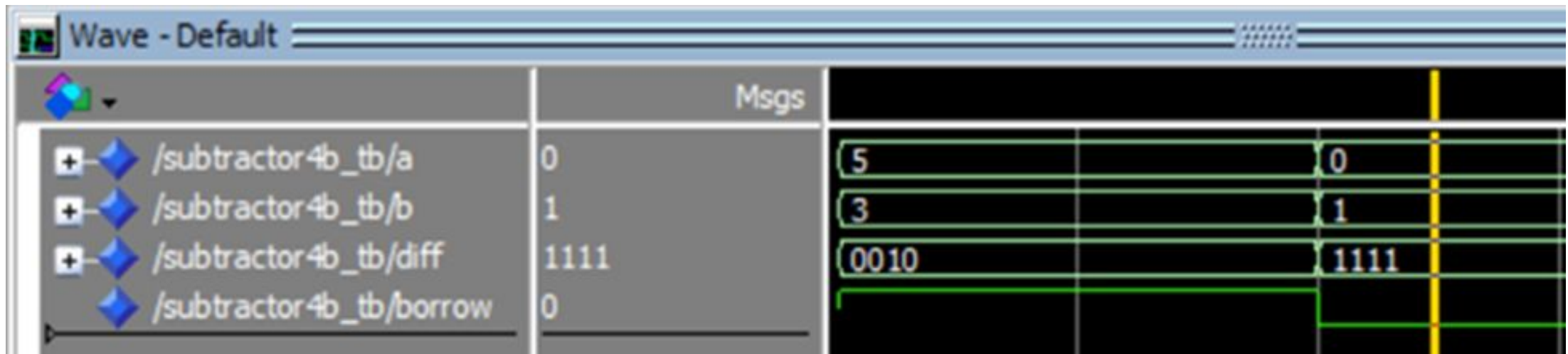
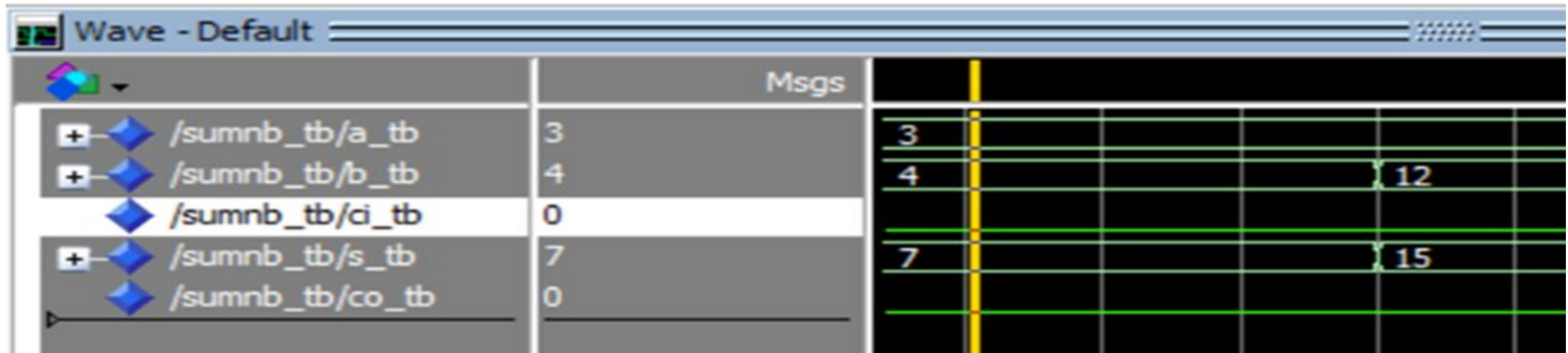
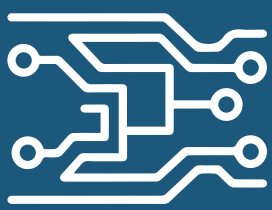
ALU de 4 bits



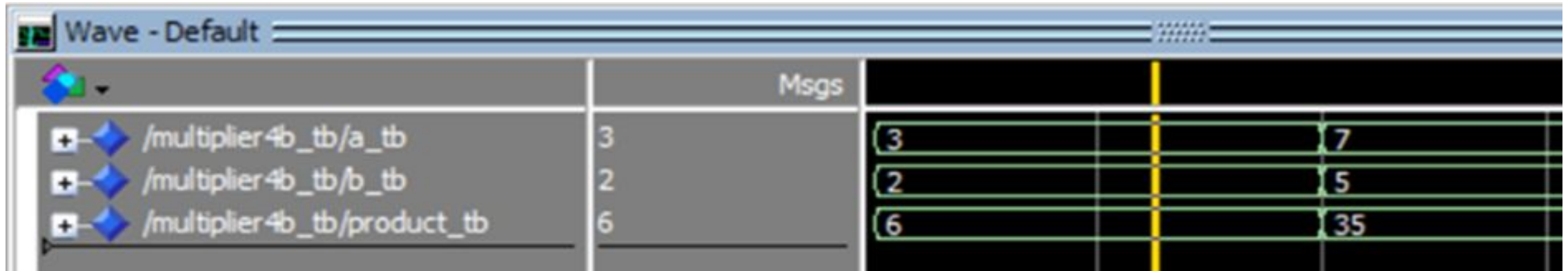
ALU_Sel	Result
0 0	$A + B$
0 1	$A - B$
1 0	$A * B$
1 1	A / B



Suma y resta de 4 bits



Multiplicacion de 4 bits



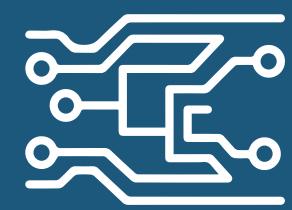
Valores Iniciales

- $a = 0111$ (7 en binario)
- $b = 0101$ (5 en binario)

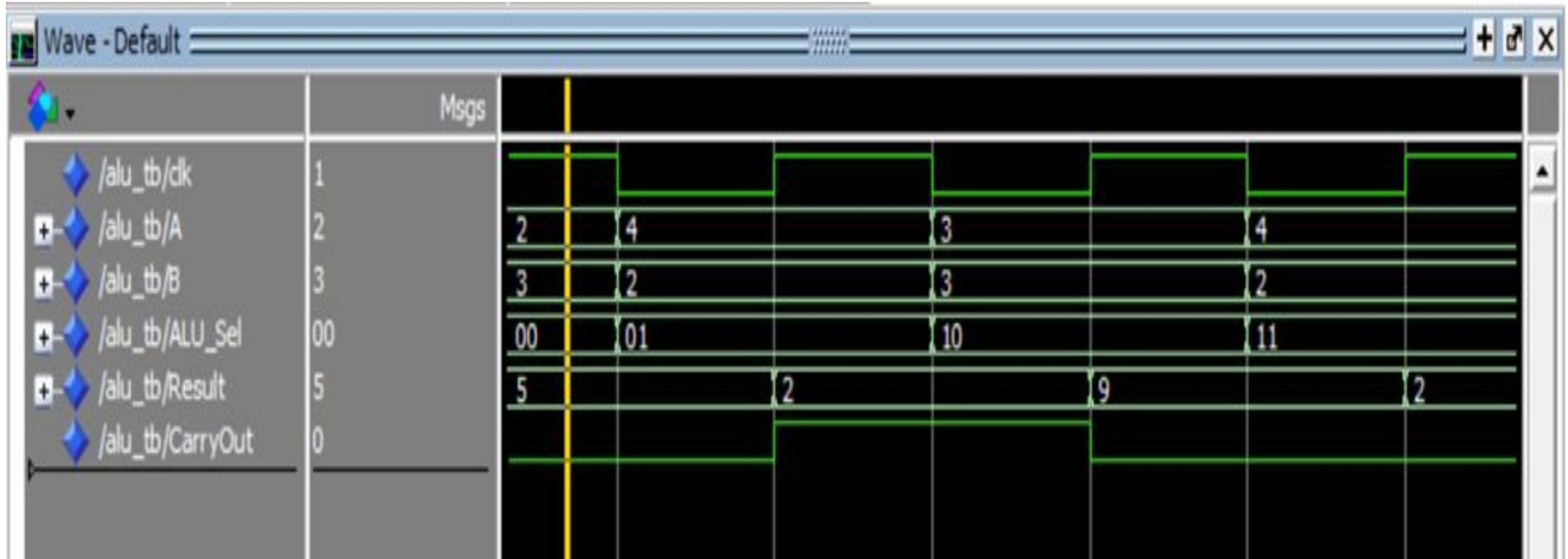
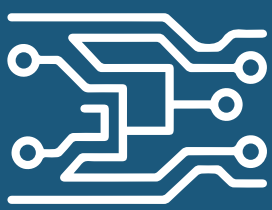
Resultado Final

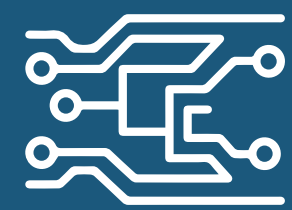
El resultado de la multiplicación es 00100011, que es 35 en decimal.

bit 0 de b es = 1	Producto parcial: 0111 (7 en decimal) Producto temporal: 00000000 + 00000111 = 00000111 (7 en decimal)
bit 1 de b es = 0	No se suma nada
bit 2 de b es = 1	Producto parcial: 0111 desplazado 2 posiciones: 011100 (28 en decimal) Producto temporal: 00000111 + 00011100 = 00100011 (35 en decimal)
bit 3 de b es = 0	No se suma nada

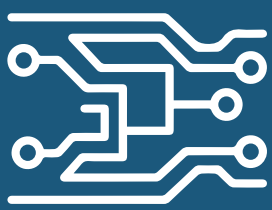


Test bench ALU de 4 bits





DEMOSTRACIÓN



ALU_VIO.vhd x vio_0.vho x **hw_vios** x ? □ ↗

hw_vio_1 ? _ □ ×

Dashboard Options

🔍 ⏏ ⚙ + -

Name	Value	Activity	Direction	VIO
int_carryout	[B] 0		Input	hw_vio_1
> vio_A[3:0]	[U] 10 ▾		Output	hw_vio_1
> vio_B[3:0]	[U] 2 ▾		Output	hw_vio_1
> vio_ALU_Sel[1:0]	[U] 0 ▾		Output	hw_vio_1
> int_result[7:0]	[S] 12		Input	hw_vio_1