

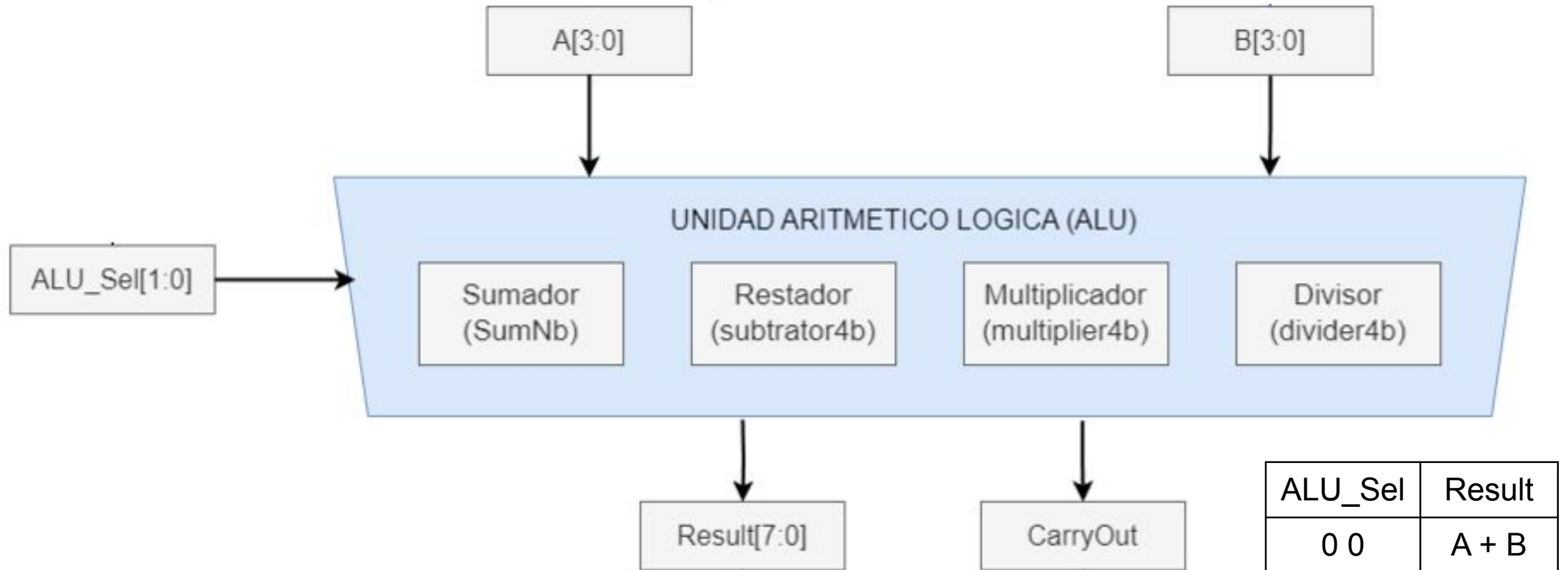
Carrera de Especialización en Sistemas  
Embebidos

Trabajo práctico final  
Microarquitecturas y Softcores

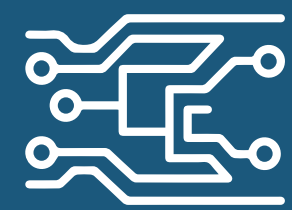
IP core ALU

Autor: Ing. Jorge Fernando Vásquez González  
Profesor: Ing. Nicolás Álvarez (FIUBA)

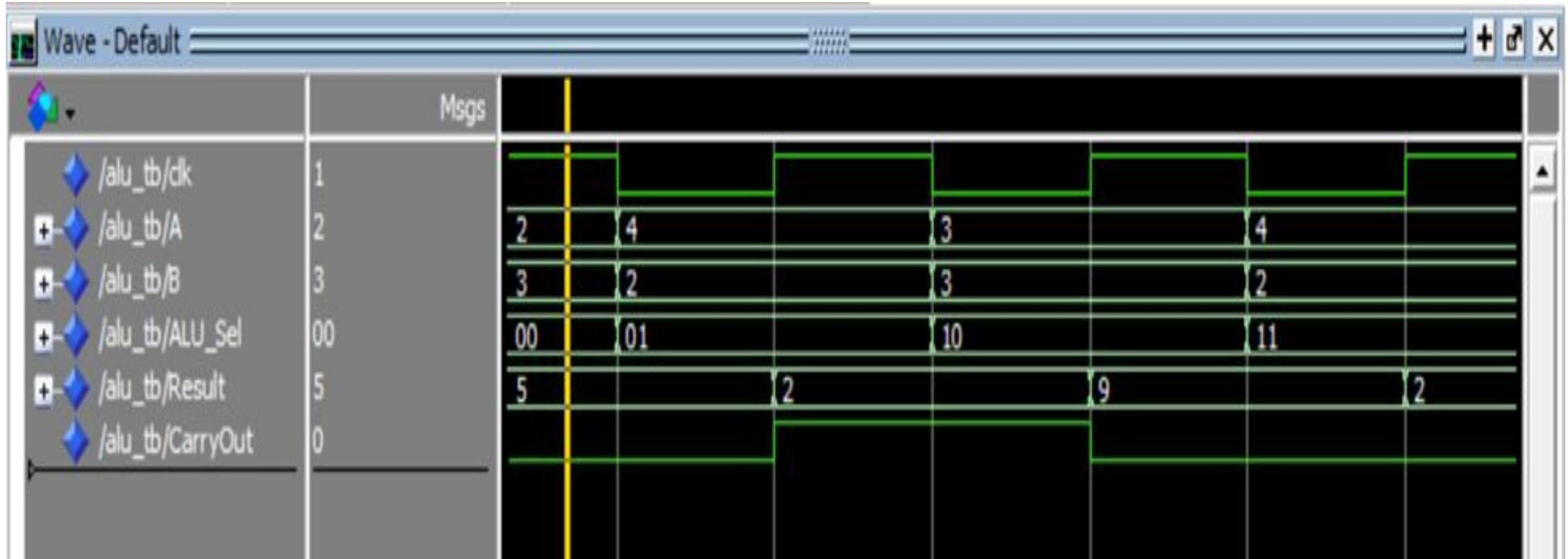
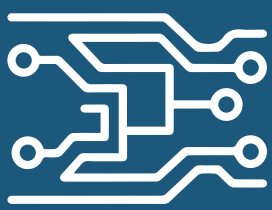
# ALU de 4 bits

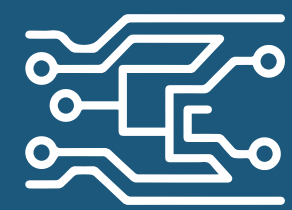


ALU_Sel	Result
0 0	$A + B$
0 1	$A - B$
1 0	$A * B$
1 1	$A / B$

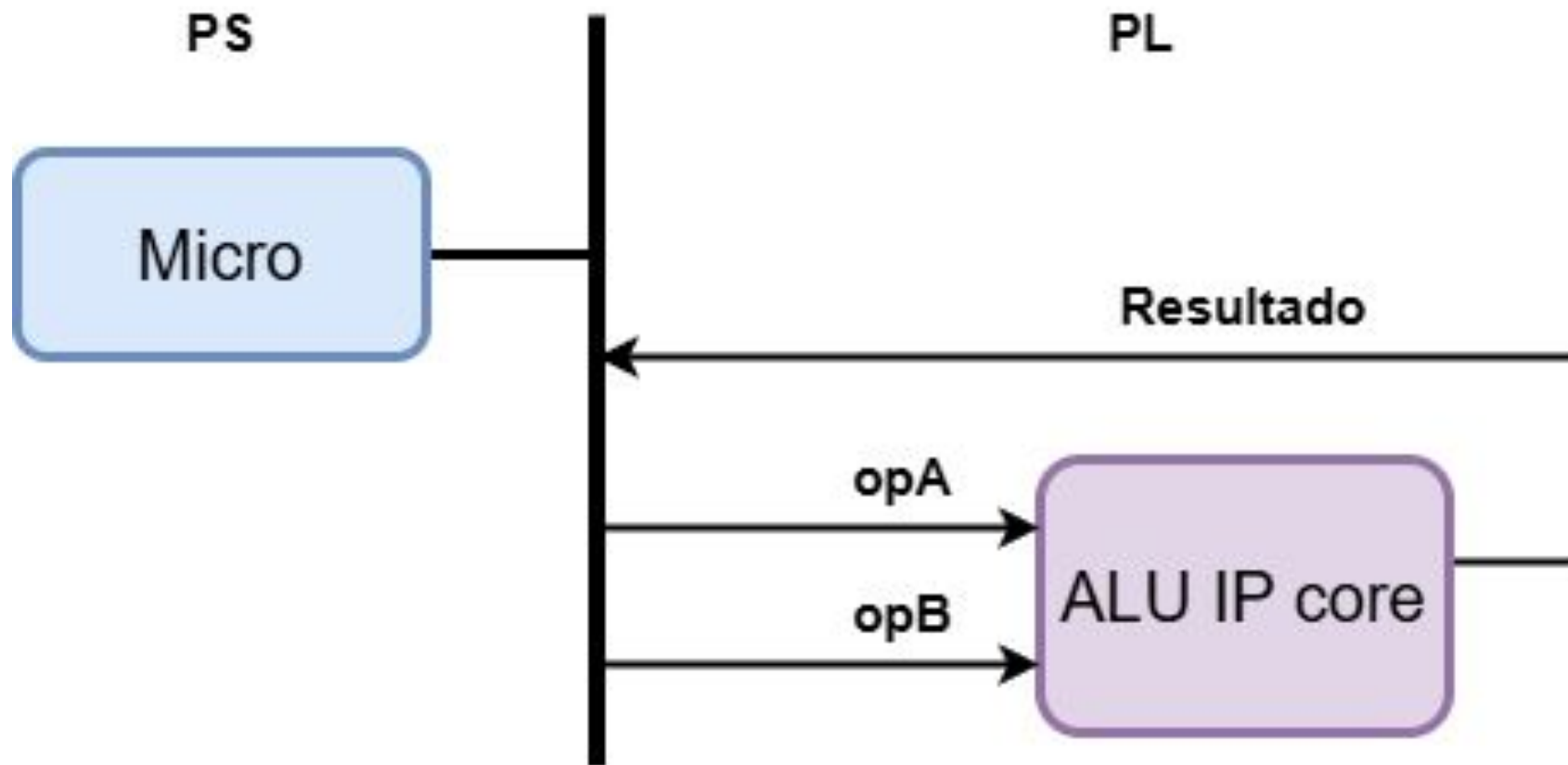
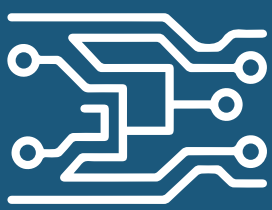


# Test bench ALU de 4 bits



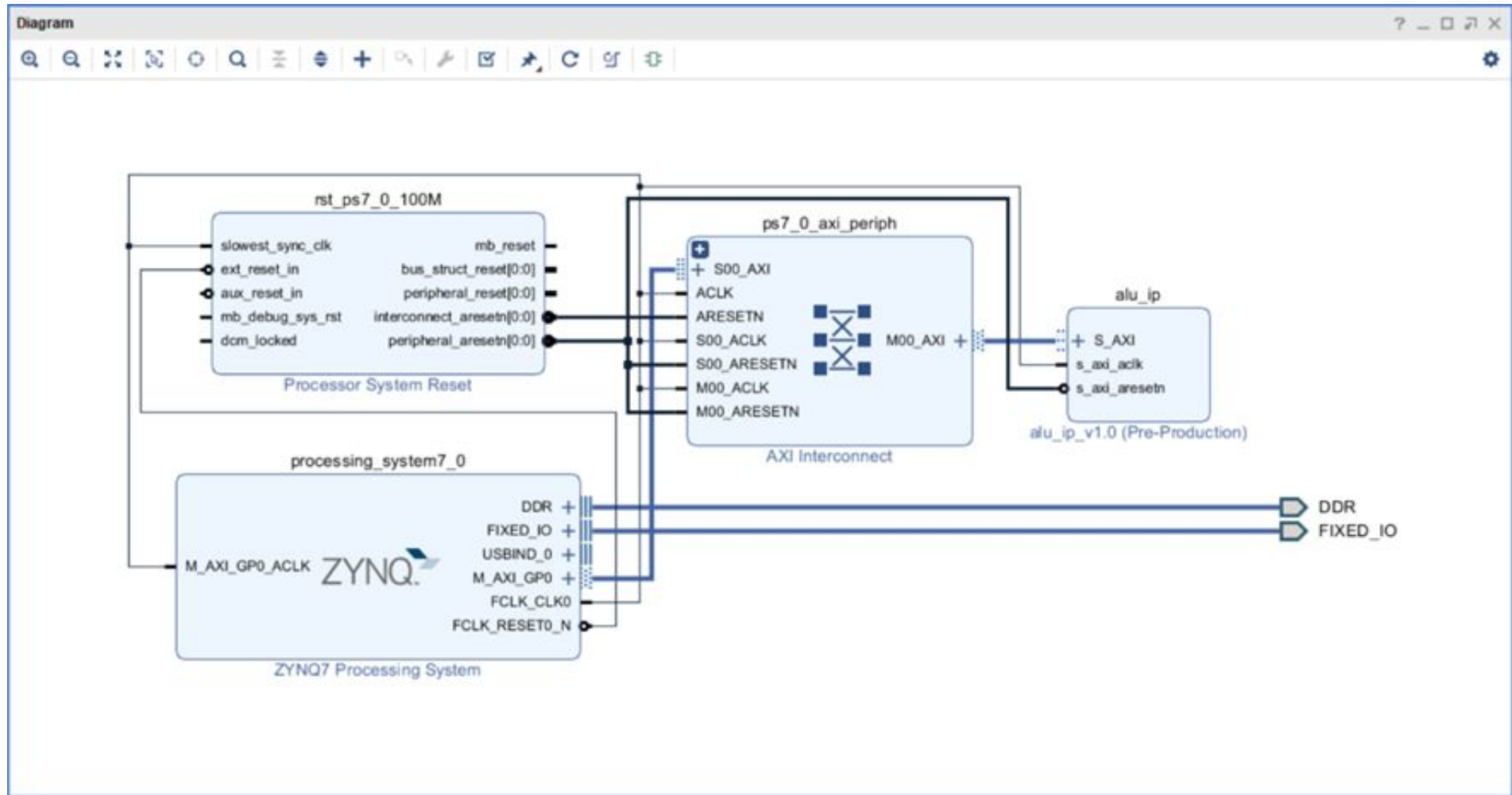


# Ip core ALU



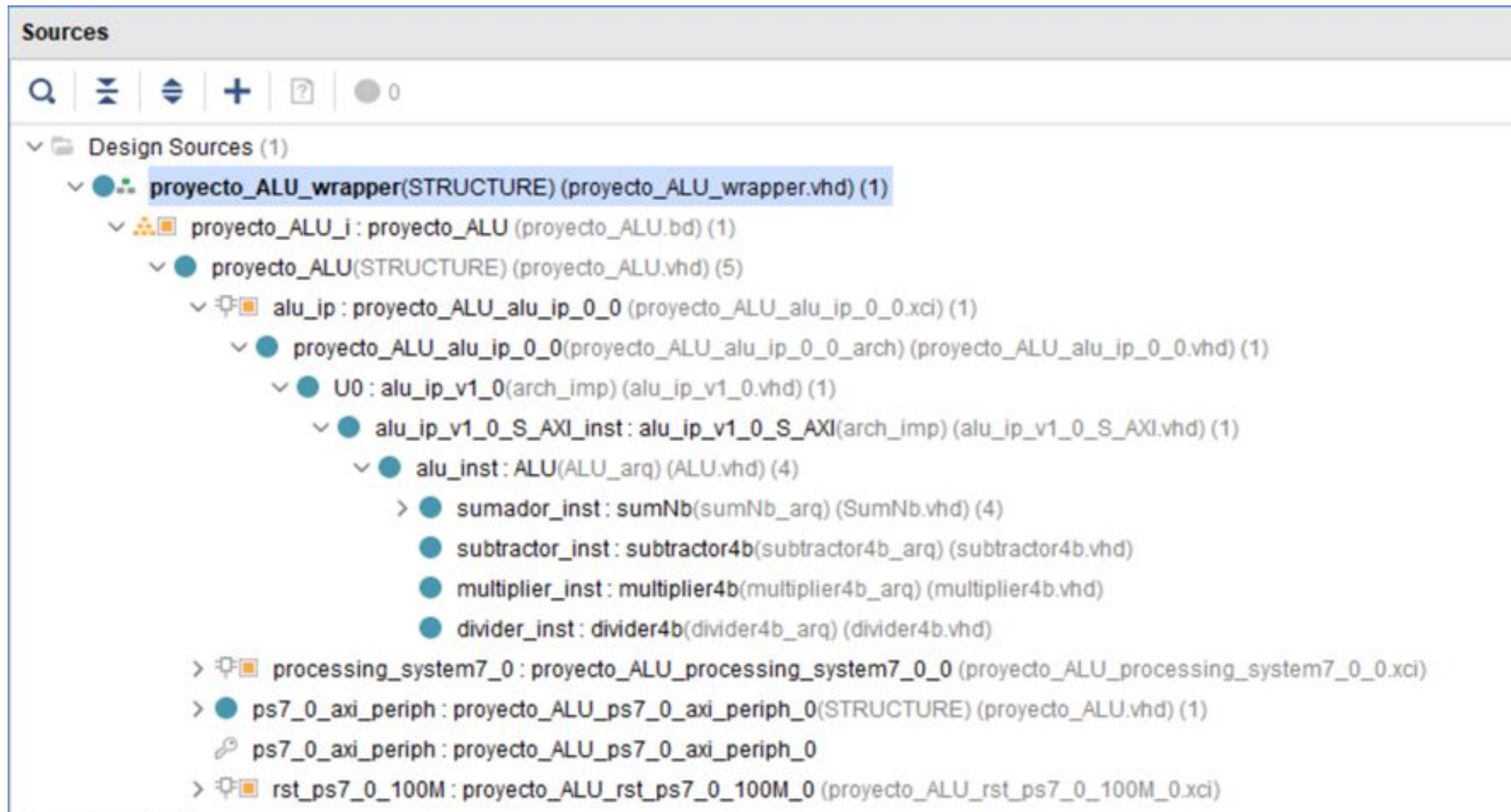
PS y PL del sistema a implementar.

# Sistema completo



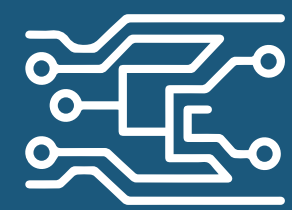
Sistema que incluye el ip core personalizado.

# Jerarquía de archivos

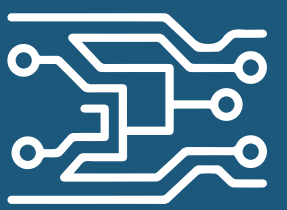


Archivo Wrapper HDL generado y agregado al proyecto.





# DEMOSTRACIÓN



```
artyz7-user00@lse-server-pc:~  
Welcome to minicom 2.8  
  
OPTIONS: I18n  
Compiled on Jul 20 2023, 00:00:00.  
Port /dev/ArtyZ7-Board01-003017A4C8AB, 01:40:32  
  
Press CTRL-A Z for help on special keys  
  
-- Este programa valida el funcionamiento de una ALU de 4 bits con un IP cores propios --  
  
-- suma --  
Operacion: 6 + 2 = 8  
  
-- resta --  
Operacion: 6 - 2 = 4  
  
-- multiplicacion --  
Operacion: 6 * 2 = 12  
  
-- division --  
Operacion: 6 / 2 = 3  
  
CTRL-A Z for help | 115200 8N1 | NOR | Minicom 2.8 | VT102 | Offline | ArtyZ7-Board01-003017A4C8AB
```