UNIVERSIDAD DE SAN CARLOS DE GUATEMALA
FACULTAD DE INGENIERÍA
ESCUELA DE INGENIERÍA DE CIENCIAS Y SISTEMAS
LABORATORIO ORGANIZACIÓN COMPUTACIONAL
SECCIÓN C
AUXILIAR JUAN PABLO GARCÍA

PRÁCTICA #1 DOCUMENTACIÓN

GRUPO #2

DANIEL HERNÁNDEZ 202300512

FATIMA CEREZO 202300434

GABRIEL MELGAR 202302549

JORGE MEJÍA 202300376

VALERY ALARCÓN 202300794

GUATEMALA 22 DE FEBRERO DEL AÑO 2025

ÍNDICE

Tabla de contenido

ÍNDICE	1
INTRODUCCIÓN	1
OBJETIVOS	2
GENERAL	2
ESPECÍFICOS	2
CONTENIDO	3
a. PALABRA ELEGIDA	3
b. FUNCIONES BOOLEANAS	3
Cátodo Común	3
Ánodo Común	3
c. MAPAS DE KARNAUGH	4
Cátodo Común	4
Ánodo Común	7
d. DIAGRAMAS DE DISEÑO DE CIRCUITO	11
Cátodo Común	11
Ánodo Común	14
e. EQUIPO UTILIZADO	17
Herramientas Y Materiales Electrónicos	17
Instrumentos Y Herramientas De Trabajo	17
Herramientas y Softwares Digitales	18
f. PRESUPUESTO	18
ANÁLISIS COMPARACIÓN PRESUPUESTO PLANTEADO Y GASTO TOTAL	19
GASTOS TOTALES	20

APORT	E INDIVIDUAL DE CADA INTEGRANTE	21
a.	DANIEL HERNÁNDEZ	21
b.	FATIMA CEREZO	21
C.	GABRIEL MELGAR	21
d.	JORGE MEJÍA	21
e.	VALERY ALARCÓN	21
CONCL	USIONES	22
ANEXO	S	23
a.	DIAGRAMAS DE CIRCUITOS IMPRESOS	23
b.	FOTOGRAFÍAS DE CIRCUITOS FÍSICOS	24
c.	ENLACE REPOSITORIO GITHUB	26

INTRODUCCIÓN

La optimización de la señalización vial es un aspecto fundamental para la mejoría de la seguridad y fluidez del tráfico por todas las rutas principales de la ciudad. Con el fin de lograr una modernización en la infraestructura del tránsito, la Municipalidad de Guatemala decide actualizar los semáforos para que estos puedan ser visibles desde ambos puntos de vista. Para poder alcanzar este objetivo, se implementa un sistema innovador que se basa en displays de siete segmentos, permitiendo que la visualización de palabras y números sea de manera clara y eficiente.

Al ejecutar el proyecto se obtienen dos tipos de semáforos, el convencional y el espejo, cuya visualización es lo inverso para facilitar la lectura desde el lado opuesto. La implementación de estos semáforos se lleva a cabo mediante circuitos lógicos combinacionales, utilizando compuertas transistorizadas y tecnología TTL. Se emplean términos mínimos para el semáforo convencional y términos máximos para el semáforo espejo, lo que garantiza un diseño lógico optimizado.

El proyecto se lleva a cabo de manera física, haciendo combinación del uso de placas y protoboards para la implementación de circuitos. Se hace especial énfasis en la identificación y presentación de los circuitos construidos, así como de todo el trabajo lógico matemático que conllevan.

OBJETIVOS

GENERAL

Diseñar e implementar un sistema de semáforos basado en displays de 7 segmentos, utilizando circuitos lógicos combinacionales con compuertas transistorizadas y tecnología TTL, para permitir si visualización desde ambos puntos de vista mediante un semáforo normal y su versión espejo.

ESPECÍFICOS

- Construir un circuito combinacional optimizado para el semáforo normal, empleando términos mínimos y compuertas transistorizadas y TTL, garantizando su correcto funcionamiento en un display de 7 segmentos de cátodo común.
- 2) Emplear la versión espejo del semáforo normal, aplicando términos máximos y utilizando un display de 7 segmentos de ánodo común, asegurando su correcta visualización desde un punto de vista opuesto.
- Integrar ambos circuitos en placas y protoboards, demostrando que existe una correcta operatividad del sistema y cumple con los requisitos de identificación, presentación y creatividad en la implementación.

CONTENIDO

a. PALABRA ELEGIDA

CAPIBARA

b. FUNCIONES BOOLEANAS

• Cátodo Común

Α	В	С	а	b	С	d	е	f	g
0	0	0	1	0	0	1	1	1	0
0	0	1	1	1	1	1	1	0	1
0	1	0	1	1	0	0	1	1	1
0	1	1	0	0	0	0	1	1	0
1	0	0	0	0	1	1	1	1	1
1	0	1	0	0	0	0	1	0	1
1	1	0	Х	X	X	Х	Х	X	X
1	1	1	Х	Х	Х	Х	Х	Х	X

• Ánodo Común

Α	В	С	а	b	С	d	е	f	g
0	0	0	0	0	0	0	1	1	1
0	0	1	0	1	0	0	0	0	0
0	1	0	0	0	0	1	1	0	0
0	1	1	1	0	0	1	1	1	1
1	0	0	1	0	0	0	0	1	0
1	0	1	1	1	0	1	1	1	0
1	1	0	Х	X	Х	Х	Х	Х	X
1	1	1	Х	Х	Х	X	Х	X	Х

c. MAPAS DE KARNAUGH

• Cátodo Común

o Segmento a

Α	В	С	а
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	X
1	1	1	Х

ВС 01 10 00 11 Α 0 1 1 0 1 1 0 0 Χ Χ

A'B'+A'C'	
A'(B'+C')	

o <u>Segmento b</u>

Α	В	С	b
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	Х
1	1	1	X

		ВС				
		00	01	11	10	
Α	0	0	1	0	1	
	1	0	0	х	х	

A'B'C+AB+BC' (AB)'C+AB+BC'

o Segmento c

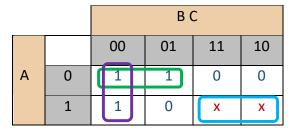
Α	В	С	С
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	Х
1	1	1	Х

o <u>Segmento d</u>

Α	В	С	d
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	X
1	1	1	Х

		ВС					
		00	01	11	10		
Α	0	0	1	0	0		
	1	1	0	Х	Х		

AB+AB'C'+A'B'C AB+A(BC)'+(AB)'C



B'C'+A'B'+AB (BC)'+(AB)'+AB

o <u>Segmento e</u>

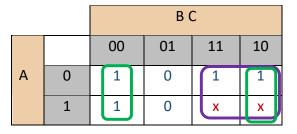
Α	В	С	е
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	Х
1	1	1	Х

Segmento f

Α	В	C	f
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	Х
1	1	1	Х

			ВС				
		00	01	11	10		
Α	0	1	1	1	1		
	1	1	1	Х	Х		

1



C'+B

o <u>Segmento g</u>

Α	В	С	g
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	X
1	1	1	Х

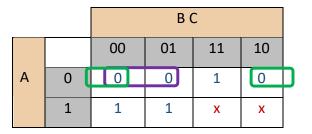
		ВС				
		00	01	11	10	
Α	0	0	1	0	1	
	1	1	1	Х	Х	

B'C+BC'+A B⊕C+A

• Ánodo Común

o <u>Segmento a</u>

Α	В	С	а
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	Х
1	1	1	X



(A+B)(A+C)

o <u>Segmento b</u>

Α	В	С	b
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	X
1	1	1	Х

			ВС				
		00)	01	11	10)
Α	0	0	1	1	0	0	
	1	0		1	х	х	J

CD

o <u>Segmento c</u>

Α	В	С	С
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	X
1	1	1	X

		ВС			
		00	01	11	10
Α	0	0	0	0	0
	1	0	0	Х	х

1

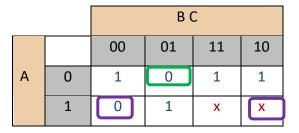
o <u>Segmento d</u>

Α	В	С	d
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	Х
1	1	1	X

			ВС				
		00		01	11	10	
Α	0	0		0	1	1	
	1	0		1	Х	X	

o <u>Segmento e</u>

Α	В	С	е
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	Х
1	1	1	X



(A+B+C')(A'+C)

o <u>Segmento f</u>

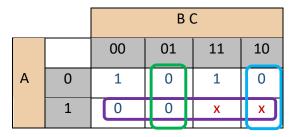
Α	В	С	f
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	X
1	1	1	X

		ВС			
		00	01	11	10
Α	0	1	0	1	0
	1	1	1	Х	Х

(A+B+C')(B'+C)

o <u>Segmento g</u>

Α	В	С	b
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	Х
1	1	1	X

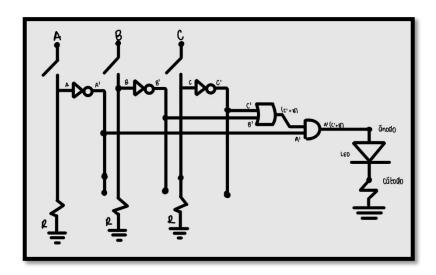


(B+C')(B'+C)A'

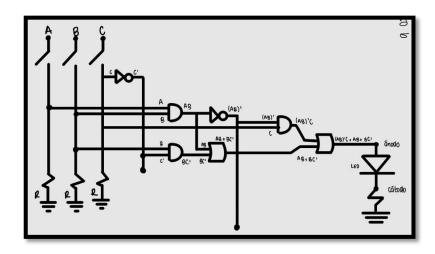
d. DIAGRAMAS DE DISEÑO DE CIRCUITO

• Cátodo Común

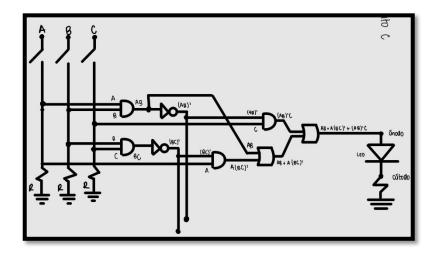
o Segmento a



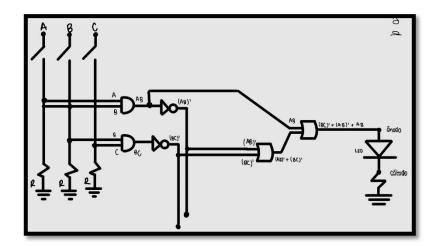
o <u>Segmento b</u>



o <u>Segmento c</u>



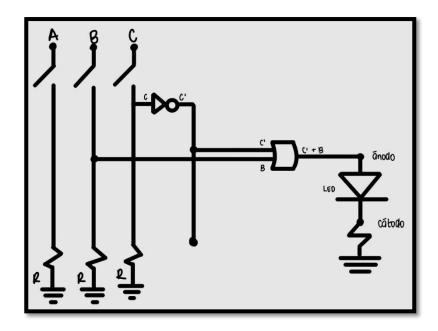
o <u>Segmento d</u>



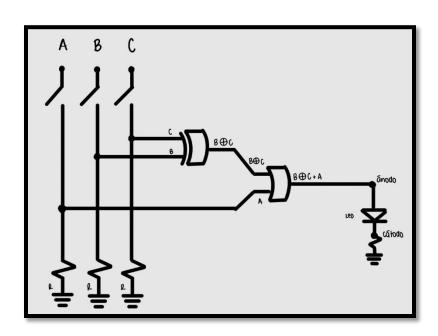
o <u>Segmento e</u>

No tiene dibujo

o <u>Segmento f</u>

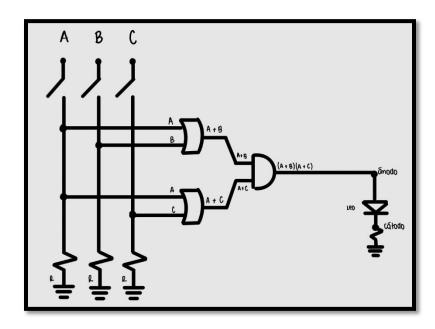


o <u>Segmento q</u>

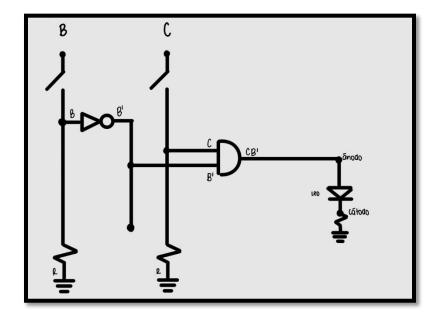


• Ánodo Común

o <u>Segmento a</u>



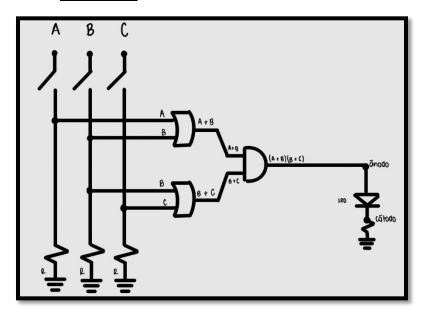
o <u>Segmento b</u>



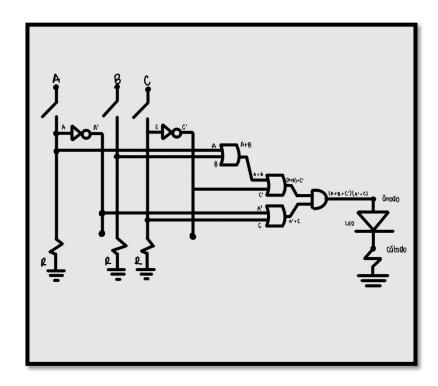
o <u>Segmento c</u>

No tiene dibujo

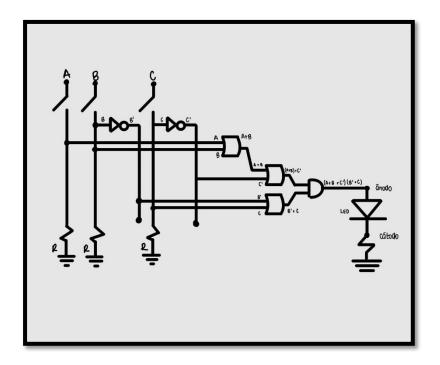
o <u>Segmento d</u>



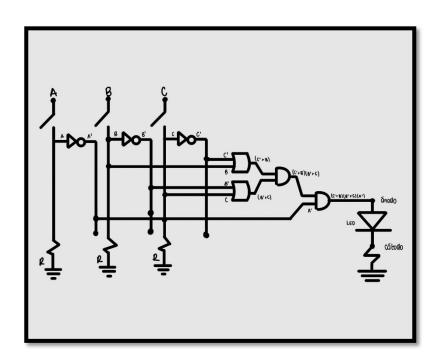
o <u>Segmento e</u>



o <u>Segmento f</u>



o <u>Segmento g</u>



e. EQUIPO UTILIZADO

- Herramientas Y Materiales Electrónicos
- ✓ Resistencias 330 Ohm a ¼ W
- ✓ Resistencias 1K Ohm a ¼ W
- ✓ Resistencias 5.1K Ohm a ¼ W
- ✓ Resistencias 10K Ohm a ¼ W
- ✓ Resistencias 15K Ohm a ¼ W
- ✓ Resistencias 20K Ohm a ¼ W
- ✓ Transistores NPN 2N2222
- ✓ Estaño de 0.8mm 60/40 metro
- ✓ Display de 7 segmentos de 1 dígito, ánodo común
- ✓ Display de 7 segmentos de 1 dígito, cátodo común
- ✓ Alambre para protoboard 24 AWG, azul
- ✓ Alambre para protoboard 24 AWG, amarillo
- ✓ Alambre para protoboard 24 AWG, blanco
- ✓ Malla para desoldar ZD de 1.5m x 2.0mm
- ✓ Protoboards
- ✓ Placas PCB
- ✓ Pasta para soldar TMC 15gr
- ✓ DIP Switch
- ✓ Cables de Conexión
 - Instrumentos Y Herramientas De Trabajo
- ✓ Multímetro
- ✓ Fuente de alimentación
- ✓ Pinzas y destornilladores
- ✓ Cautín para soldar
- ✓ Peladora de cable
- ✓ Corta cable

- Herramientas y Softwares Digitales
- ✓ Computadora
- ✓ Programa Proteus
- ✓ Programa Tinkercad
- ✓ Programa PCB Wizard

f. PRESUPUESTO

Ítem	Cantidad	Costo Unidad	Costo Total
		(Q)	(Q)
Resistencias 330 Ohm a ¼ W	10	0.68	6.80
Resistencias 1K Ohm a ¼ W	65	0.60	39.00
Resistencias 5.1K Ohm a ¼ W	15	0.68	10.20
Transistores NPN 2N2222	75	0.80	60.00
Estaño de 0.8mm 60/40 – metro	5	3.00	15.00
Display de 7 segmentos de 1 dígito, ánodo común	2	5.00	10.00
Alambre para protoboard 24 AWG, azul	3	2.75	8.25
Alambre para protoboard 24 AWG, amarillo	3	2.75	8.25
Alambre para protoboard 24 AWG, blanco	3	2.75	8.25
Malla para desoldar ZD de 1.5m x 2.0mm	1	19.00	19.00
Placas PCB	4	31.00	124.00
Protoboards	5	0.00	0.00
Compuertas NOT	2	0.00	0.00
Compuertas AND	2	0.00	0.00
Compuertas OR	2	0.00	0.00
TOTAL ESTIMADO			308.75

ANÁLISIS COMPARACIÓN PRESUPUESTO PLANTEADO Y GASTO TOTAL

El presupuesto planteado para el desarrollo del proyecto se basó en un análisis previo realizado a partir de las simulaciones en software, lo que nos permitió estimar con mayor precisión los componentes necesarios para la implementación física. A través de estas simulaciones, se identificaron las compuertas lógicas, transistores, resistencias y demás elementos esenciales para el correcto funcionamiento del circuito, optimizando así la selección de materiales y evitando que el gasto total se excediera en gran cantidad. Además, se consideraron factores como la disponibilidad de los componentes en el mercado y la posibilidad de reutilizar algunos elementos que ya se poseían, lo que permitió construir un equilibrio entre costos y calidad para la ejecución del proyecto.

Sin embrago, al comparar el presupuesto inicial con el gasto total real del proyecto, se identificaron algunas diferencias clase que surgieron durante la implementación práctica.

Uno de los factores que impactó el presupuesto fue la compra de resistencias adicionales. Inicialmente, se estimó una cantidad suficiente de esos componentes, pero se decidió en conjunto adquirir entre 10 y 15 resistencias extras como repuestos en caso de posibles daños durante el ensamblaje y las pruebas. Esto representó un costo adicional, pero fue una medida preventiva necesaria para evitar retrasos en el desarrollo del circuito.

Otro gasto inesperado estuvo relacionado con las variaciones en los valores de las resistencias. En la simulación, los valores establecidos funcionaban correctamente con la fuente de voltake prevista. Pero, en la implementación física observamos que los transistores emitían diferentes frecuencias dependiendo de la fuente de alimentación, lo que afectó el desempeño del circuito. Como resultado, fue necesario ajustar el voltaje mediante la compra de resistencias de 10Ω , 15Ω y 20Ω , lo que no estaba contemplado en el presupuesto inicial.

Adicionalmente, en la planificación original se consideró utilizar un solo segmento del display por protoboard, ya que algunos circuitos iban a implementarse en placas PCB. No obstante, durante la fase de ensamblaje decidimos agregar más protoboards para mejorar la organización y facilitar la manipulación del circuito. Aunque esto no incrementó los costos ya que los integrantes ya contaban con las protoboards adicionales, es importante destacar el cambio que permitió una

distribución más clara y ordenada de los componentes, optimizando el desarrollo y la evaluación del sistema.

Aunque se presentaron variaciones en el gasto total con respecto al presupuesto inicial, estas fueron decisiones necesarias para garantizar el correcto funcionamiento y la estabilidad del circuito. Se presenta a continuación el resumen del gasto total:

• GASTOS TOTALES

Ítem	Cantidad	Costo Unidad	Costo Total
		(Q)	(Q)
Resistencias 330 Ohm a ¼ W	20	0.68	13.60
Resistencias 1K Ohm a ¼ W	80	0.60	48.00
Resistencias 5.1K Ohm a ¼ W	30	0.68	20.40
Resistencias 10K Ohm a ¼ W	10	0.50	5.00
Resistencias 15K Ohm a ¼ W	10	0.50	5.00
Resistencias 20K Ohm a ¼ W	10	0.50	5.00
Transistores NPN 2N2222	90	0.80	72.00
Estaño de 0.8mm 60/40 – metro	5	3.00	15.00
Display de 7 segmentos de 1 dígito, ánodo común	4	5.00	20.00
Alambre para protoboard 24 AWG, azul	3	2.75	8.25
Alambre para protoboard 24 AWG, amarillo	3	2.75	8.25
Alambre para protoboard 24 AWG, blanco	3	2.75	8.25
Malla para desoldar ZD de 1.5m x 2.0mm	1	19.00	19.00
Placas PCB	4	31.00	124.00
Pasta para soldar TMC 15gr	1	15.00	15.00
Protoboards	9	0.00	0.00
Compuertas NOT	2	0.00	0.00
Compuertas AND	2	0.00	0.00
Compuertas OR	2	0.00	0.00
TOTAL ESTIMADO			386.75

APORTE INDIVIDUAL DE CADA INTEGRANTE

El desarrollo del proyecto fue un trabajo colaborativo en el que cada integrante del equipo desempeñó un rol fundamental para garantizar el éxito de la implementación. Se detalla la contribución de cada miembro:

a. DANIEL HERNÁNDEZ

Implementación del circuito físico en protoboard y en placas PCB, asegurando la correcta conexión de los componentes mediante constantes pruebas, correcciones y recálculos.

Además, realizó la simulación en Proteus para verificar el funcionamiento antes del ensamblaje.

b. FATIMA CEREZO

Elaboración de las tablas de verdad necesarias para el diseño del sistema, para así desarrollar los mapas de Karnaugh correspondientes, optimizando las ecuaciones lógicas para minimizar el uso de compuertas en el circuito y simplificar lo mayor posible el trabajo a realizar. Desarrolló los cálculos necesarios y la colocación de las resistencias en el circuito.

c. GABRIEL MELGAR

Perfeccionamiento de placas PCB, garantizando su correcta apariencia, soldadura y funcionalidad, para así lograr un trabajo limpio, señalizado y formal.

También colaboró en la optimización del diseño mediante la revisión de mapas de Karnaugh.

d. JORGE MEJÍA

Gestión y manejo del repositorio en GitHub con el fin de poder garantizar una entrega completa y entendible. Participando también en la construcción y constante revisión de las fuentes de alimentación. Además, contribuyó en la elaboración y análisis de los mapas de Karnaugh.

e. VALERY ALARCÓN

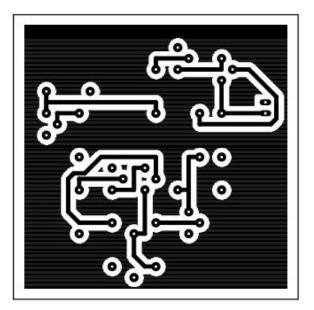
Desarrollo de la documentación del proyecto, asegurando que todos los procedimientos, cálculos, y resultados estuvieran detallados de manera clara y estructurada. Asimismo, apoyó en la corrección del diseño lógico mediante la reconstrucción de mapas de Karnaugh y sus diseños. Aportó también a la continua etapa de testing del circuito pudiendo así hacer las correcciones necesarias en el ensamblaje.

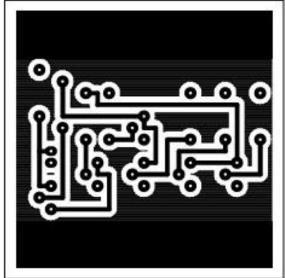
CONCLUSIONES

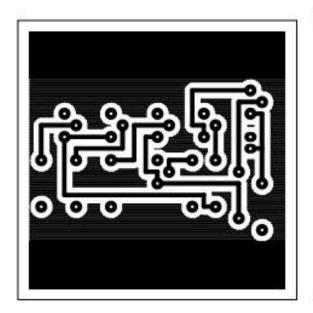
- Se logró diseñar e implementar un sistema de semáforos basado en displays de 7 segmentos, utilizando circuitos lógicos combinacionales con compuertas transistorizadas y tecnología TTL. Lo que permitió la correcta visualización del semáforo desde ambos puntos de vista, cumpliendo con el objetivo de representarlo normal y su respectivo espejo.
- 2) La construcción del circuito combinacional optimizado para el semáforo normal fue exitosa, ya que se implementaron términos mínimos y se emplearon tanto compuertas transistorizadas como TTL. Durante las pruebas, se validó que el display de 7 segmentos de cátodo común encendiera correctamente los segmentos según las combinaciones establecidas.
- 3) La implementación de la versión espejo, basada en términos máximos y utilizando un display de 7 segmentos de ánodo común, permitió demostrar que el sistema es funcional desde un punto de vista opuesto. Esto confirma la viabilidad del diseño y la importancia de considerar distintos tipos de configuraciones para mejorar la accesibilidad visual del semáforo.
- 4) La integración de ambos circuitos en placas PCB y protoboards facilitó la organización y operatividad del sistema. A través de esta implementación, se pudo verificar que el circuito cumple con los requisitos de identificación, presentación y creatividad en su desarrollo, garantizando un diseño estructurado y eficiente.
- 5) Durante la ejecución del proyecto, se identificaron variaciones en los valores de las resistencias debido a la fuente de voltaje utilizada, lo que requirió ajustes no previstos en el diseño inicial. Esto resalta la importancia de validar los circuitos en condiciones reales y no solo en simulaciones, ya que factores externos pueden influir en el rendimiento de los componentes electrónicos.

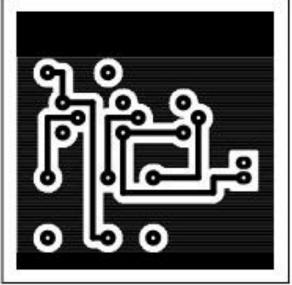
ANEXOS

a. DIAGRAMAS DE CIRCUITOS IMPRESOS







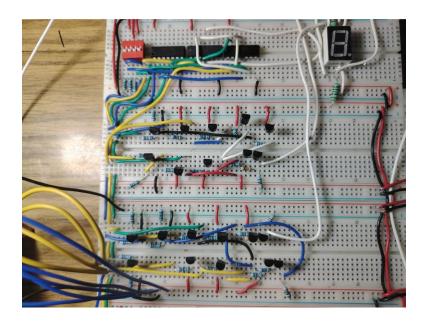


b. FOTOGRAFÍAS DE CIRCUITOS FÍSICOS

El circuito puede dividirse en 4 grandes partes:

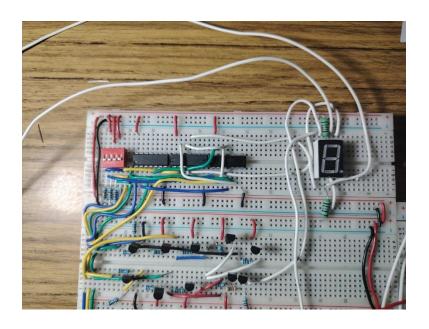
i. Area DIP Switch:

El DIP Switch es un componente clave en el circuito, ya que permite la selección de diferentes combinaciones de entradas que, a través del álgebra booleana, determinan qué segmentos del display de 7 segmentos se encenderán. Cada interruptor del DIP Switch representa un bit en la entrada del sistema, lo que permite generar múltiples configuraciones y visualizar diferentes caracteres o números en el display. Esta área es esencial para controlar la activación de los segmentos sin necesidad de modificar físicamente el circuito en cada cambio.



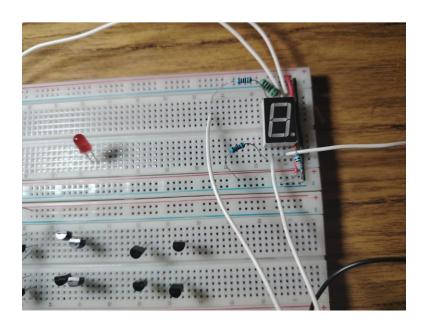
ii. Área Compuertas TTL

Las compuertas lógicas TTL (Trasistor-Transistor Logic) son responsables del procesamiento de las señales provenientes del DIP Switch y su conversión en una salida lógica adecuada para encender los segmentos del display. En esta sección se implementan compuertas AND, OR, y NOT, utilizadas para generar las ecuaciones booleanas simplificadas a partir de mapas de Karnaugh. Estas compuertas garantizan que la señal de control llegue correctamente a los transistores y, en consecuencia, a los segmentos de display.



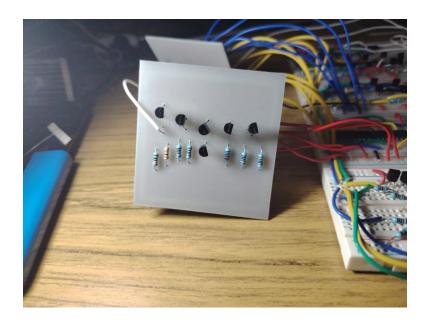
iii. Área Compuertas Transistorizadas

En esta parte del circuito de utilizan compuertas transistorizadas, que forman base del control encendido de los segmentos del display. Los transistores actúan como interruptores electrónicos que permiten o bloquean el paso de corriente según las señales lógicas recibidas desde las compuertas TTL. La implementación de transistores es clave para amplificar las señales y asegurar que los segmentos del display se iluminen con la intensidad adecuada, logrando una correcta visualización de la palabra programada en el sistema.



iv. Área Placas PCB

Las placas PCB (Printed Circuit Board) integran parte del circuito de forma más compacta y organizada, permitiendo una mejor distribución y conexión de los componentes. Estas placas contienen circuitos preestablecidos que facilitan la implementación y reducen la cantidad de cables en la protoboard, lo que minimiza errores de conexión y mejora la estabilidad del sistema. Además, la inclusión de PCB permite una mayor durabilidad y facilita la integración del circuito en aplicaciones futuras.



c. ENLACE REPOSITORIO GITHUB

https://github.com/jorgemejia25/P1 ORGA G2