

Second rapport intermédiaire : architecture du micro-processeur

Le micro-processeur est adapté à l'usage auquel il est destiné, la montre digitale.

Il comporte une unité arithmétique et logique capable de compter modulo 6 (sur 3 bits), 10 (sur 4 bits), 24 (en décimal donc sur 2 + 4 bits) : les instructions en question sont *incr6*, *incr10*, *incr24* et *incr* qui est générique. Il possède aussi une instruction de comparaison (*eq*). Une instruction *reset* permet de remettre à zéro un ensemble de registres.

Nous avons des instructions de branchement (*beq*).

Le processeur comporte des registres 1 bit d'usage spécifique : *S0*[0..4], *S1*[0..3], *M0*[0..4], *M1*[0..3], *H0*[0..4], *H1*[0..2], *J0*[0..4], *J1*[0..2], *Mo0*[0..4], *Mo1*[0..1], *A0*[0..4], *A1*[0..4], *A2*[0..4], *A3*[0..4]. A chaque fois, lors de l'exécution le dernier bit est utilisé pour l'overflow.

De plus, un registre sur 16 bits *PC*[0..15] sauvegarde l'adresse de la prochaine instruction.

La RAM ne servant qu'à stocker les instructions, il n'y a pas d'instruction pour y accéder directement (seulement l'unité de contrôle y a accès).