

## Tarea 2. RISC vs CISC

Fecha de entrega: 30 de agosto

(por tecDigital)

1. **Explique brevemente:** ¿Por qué las arquitecturas **RISC** suelen ser más predecibles en sus tiempos de ejecución que las arquitecturas **CISC**? ¿En qué situaciones es importante esta predictibilidad?
2. Para este ejercicio debe modelar el comportamiento de una arquitectura **CISC** y una **RISC** en Python para una aplicación específica. Suponga que dispone de una memoria representada como un arreglo de diccionarios: `[{dirección: contenido}, ...]`.

En la arquitectura **CISC**, considere una sola instrucción SUMMEM que:

- Trae dos datos contiguos de memoria.
- Los suma.
- Guarda el resultado en memoria.

En la arquitectura **RISC**, solo existen instrucciones individuales para **traer**, **sumar** y **escribir** en memoria.

- a) Modele funcionalmente la ejecución de un programa que suma **dos vectores de 10 elementos cada uno** (precargados en el modelo de la memoria) y almacene el vector resultado en memoria.
- b) Para cada modelo arquitectura, determine:
  - La cantidad total de instrucciones ejecutadas.
  - La cantidad de ciclos necesarios, considerando que:
    - SUMMEM (CISC) tarda **3 ciclos**.
    - Cada instrucción de RISC tarda **1 ciclo**.

**Entregable:** enlace a repositorio o archivo comprimido con documentación y solución (codigo + resultados) .