

# PROCESADOR CELL

Autor: Jose Feiver Angarita Monsalve

Universidad Tecnológica de Pereira, Pereira, Colombia

Correo-e: [jfangarita@utp.edu.co](mailto:jfangarita@utp.edu.co)

**Resumen**— CELL es una arquitectura que fue diseñada para realizar cargas de trabajo de cálculo intensivo y procesos de contenido multimedia como video juegos, películas y otras más formas de contenido digital. La cooperación de tres grandes compañías líderes en tecnología, han permitido el desarrollo del primer procesador CELL y a quienes se les conoce como STI (Sony Computer Entertainment, Toshiba, e IBM), dicho procesador es correcto mencionar como un gran avance tecnológico por las aplicaciones que tiene en la actualidad.

**Palabras clave**— Arquitectura, Cell, Cooperación, Tecnología, Desarrollo.

**Abstract**— CELL is an architecture that was designed to perform intensive computational workloads and multimedia content processes such as video games, movies and other forms of digital content. The cooperation of three leading technology companies has allowed the development of the first CELL processor and known as STI (Sony Computer Entertainment, Toshiba, and IBM), said processor is correct to mention as a technological breakthrough by applications that Has at present.

**Key Word** — Architecture, Cell, Cooperation, Technology, Development.

## I. INTRODUCCIÓN

En este artículo hablaremos sobre el procesador Cell o procesador banda ancha Cell (**Cell Broadband Engine**), destacando su desarrollo, características y detalles de su arquitectura. Para esto es válido tener en cuenta que su arquitectura de microprocesador fue desarrolla en conjunto por tres compañías que son referentes en cuanto a tecnología nos referimos: Sony Computer Entertainment, Toshiba, e IBM, en una alianza que se conoció po el nombre de “STI” (por sus siglas). El diseño de arquitectura y su primera implementación se llevaron a cabo en el STI Design Center de Austin, Texas, durante un periodo total de cuatro años y que dio en marzo de 2001. Para esta primera implementación se invirtió un presupuesto aproximado de 400 millones de doraes según dio a conocer IBM.

Este procesador es escalable y puede utilizarse en una amplia variedad de dispositivos, desde televisores hasta estaciones de trabajo.

El nombre del procesador Cell es la abreviatura de Cell Broadband Engine Architecture (“arquitectura de motor Cell de banda ancha”), conocida también como CBEA. Este emplea una combinación de la arquitectura de núcleo PowerPC, de propósito general y medianas prestaciones.

Los detalles concretos sobre la arquitectura se publicaron en la ISSCC (Conferencia Internacional de Circuitos en Estado Sólido) del 6 al 10 de febrero de 2005 en San Francisco.

## II. CONTENIDO

### A. HISTORIA

En el año 2000, Sony Computer Entertainment, Toshiba Corporation, e IBM formaron una alianza (STI) para diseñar la arquitectura y manufacturar el procesador. El centro de diseño STI (STI Design Center) oficialmente abrió sus puertas en marzo de 2001.El procesador Cell se mantuvo en la fase de diseño durante cuatro años, empleando versiones mejoradas de las herramientas de diseño usadas con el procesador POWER4. Alrededor de 400 ingenieros de las tres compañías trabajaron en Austin, con el estrecho apoyo de once de los centros de diseño de IBM.

En noviembre de 2006, David A. Bader, del Instituto Tecnológico de Georgia fue escogido por Sony, Toshiba e IBM de entre más de una docena de universidades para dirigir el primer Centro STI de expertos para el procesador Cell (STI Center of Competence for the Cell Processor).<sup>7 8 9</sup> Esta alianza tiene por objetivo crear una comunidad de programadores y ampliar el apoyo de la industria al procesador Cell

La primera gran aplicación comercial del Cell fue la videoconsola **PlayStation 3** de Sony. También podemos encontrar este procesador en servidores duales Cell, blade (tipo de servidor autocontenido) Cell en configuración dual, tarjetas aceleradoras PCI-Express y adaptadores de televisión de alta definición.

Características únicas como el subsistema de memoria XDR de RAMBUS y el bus de interconexión de elementos (Element Interconnect Bus, EIB) parece que posicionan el Cell de manera ventajosa en el empleo de aplicaciones futuras en el campo de

la supercomputación, donde se sacaría provecho de la habilidad del procesador para manejar núcleos de coma flotante. IBM ha anunciado planes para incorporar procesadores Cell como tarjetas de expansión en sus mainframes IBM System z9, para que de este modo puedan ser empleados como servidores en juegos de rol multijugador online masivos (MMORPGs).

El procesador de banda ancha Cell (Cell Broadband Engine) – o más comúnmente Cell– es un microprocesador diseñado para cubrir el hueco existente entre procesadores convencionales de sistemas de escritorio (tales como las familias Athlon, Pentium y PowerPC) y los procesadores especializados de alto rendimiento, como los procesadores gráficos (GPUs) de NVIDIA y ATI Technologies. Su nombre completo indica las especificaciones de su uso, principalmente como componente en sistemas de distribución digital presentes y futuros. Como tal, puede ser empleado en pantallas y equipo de grabación de alta definición, así como en sistemas de entretenimiento informático para la era HDTV. De manera adicional, el procesador puede ser el apropiado para sistemas digitales de obtención de imagen (médicas, científicas, etc.), así como para simulaciones físicas (por ejemplo, modelado de ingeniería estructural o científico).

En un análisis simple, el procesador Cell se puede descomponer en cuatro partes:

- Estructuras externas de I/O,
- El procesador principal (llamado Power Processing Element (PPE), consistente en un núcleo Power ISA (Instruction Set Architecture) v.2.03 de dos vías multihilo simultáneo,
- Ocho coprocesadores funcionales denominados Synergistic Processing Elements, o SPEs;
- Un bus de datos circular especializado de gran ancho de banda que conecta la PPE, los elementos I/O y las SPEs, llamado “bus de interconexión de elementos” Element Interconnect Bus (EIB).

Con lo anterior al microprocesador Cell se le conoce como la supercomputadora en un chip. Sin embargo, como elemento diferenciador del resto de los chips, Cell está construido con micro celdas individuales que trabajan de manera independiente. De esta forma, si existen varios ordenadores vinculados en una red, el chip puede tomar prestado parte del poder de cómputo que no se esté usando de un equipo a otro. Si se conecta a Internet, una puede usar parte del chip Cell de la otra para complementar tareas en las que requiera de un uso intenso de poder. De esta forma es posible describir al procesador Cell como un semiconductor compuesto por varios procesadores y que trabajan juntos para gestionar múltiples tareas al mismo tiempo.

## B. CARACTERISTICAS FISICAS Y LOGICAS

- El procesador Cell tiene 234 millones de transistor S.
- Mide 235 milímetros cuadrados de tamaño
- Puede funcionar a velocidades de más de 4 giga Hertz (GHz).
- Tiene un ancho de banda de memoria de 25.6 gigabytes por segundo (GBps).
- Una entrada / Salida (E/S) de 76,8 GBps.
- Posee 9 núcleos, uno de los cuales es el equivalente de un chip PowerPC y actúa como el controlador. Los otros ocho núcleos son procesadores vectoriales
- Cada procesador es capaz de ejecutar 32 mil millones (miles de millones) de operaciones de punto flotante por segundo (GFLOPS).
- Cuenta con un subsistema de memoria multicanal junto con varias interconexiones de alta velocidad para dispositivos de E/S u otros procesadores Cell.
- Arquitectura Multi-hilo y multi-núcleo.
- Gran ancho de banda a/desde la memoria principal.
- Interfaz de E/S flexible.
- Manejo de los recursos en tiempo real para aplicaciones en tiempo real.
- Sistema DRM (Administración de Derechos Digitales en sus siglas en inglés) en el propio chip.

## C. LA ACTUALIDAD Y EL PROCESADOR CELL

Recientemente se han hecho experimentos con los procesadores Cell para demostrar que tiene uso fuera de las consolas PS3, más en específico la utilización de 2 de estos procesadores funcionando a 2.4-2.6Ghz, dos chips de XDR DRAM de 512Mb y 2 South Bridge LSIs corriendo un sistema operativo Linux v.2.6.11 .

Algunas comparaciones entre el procesador del contrincante más cercano al procesador Cell, el Procesador Xenon corazón de la consola Xbox 360, son:

### Procesador Cell (PS3)

- Corre a una Velocidad de 4 Ghz
- 234 millones de transistores.
- Megabytes de memoria RAMBUS en chip
- Contiene 8 SPU's (Núcleos)
- Núcleos basados en Power de 64 bits

### Procesador Xenon (Xbox 360)

- Corre a una Velocidad de 3.2 Ghz
- 165 millones de transistores
- 1 MB caché Nivel 2
- Tiene 3 núcleos multithreaded
- Versión modificada de un Core PowerPC 64 bits.

Como se observa los dos chips están desarrollados para tener un alto desempeño en las tareas de cálculo intensivo en el área multimedia donde abarcan los sectores de videojuegos, películas y otras formas de contenido digital.

#### D. ARQUITECTURA

Aunque el integrado Cell puede presentar diversas configuraciones, la más básica es un chip multinúcleo compuesto de un “elemento Power de proceso” (Power Processor Element, PPE), también llamado a veces “elemento de proceso” (PE); y varias “unidades sinérgicas de procesamiento” (Synergistic Processing Elements, SPE). El PPE y las SPEs están interconectadas entre sí mediante un bus interno de alta velocidad denominado “bus de interconexión de elementos” (Element Interconnect Bus, EIB).

Debido a la naturaleza de sus aplicaciones, el Cell está optimizado para la computación de datos de coma flotante de precisión simple. Las SPEs son capaces de ejecutar cálculos de doble precisión, pero a cambio de una penalización notable en el rendimiento. Sin embargo, existen modos de solucionar esto en el software por medio del empleo de refinamientos de tipo iterativo, lo que significa que los valores sólo serán calculados en doble precisión cuando sea necesario.

- **Elemento Power de Proceso (Power Processor Element)**

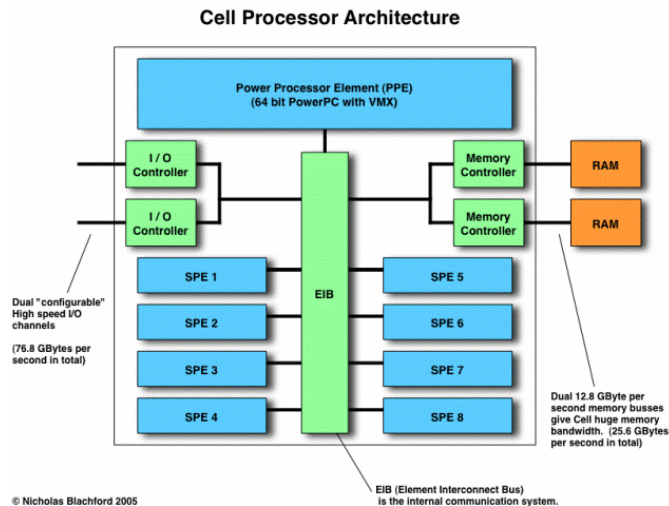
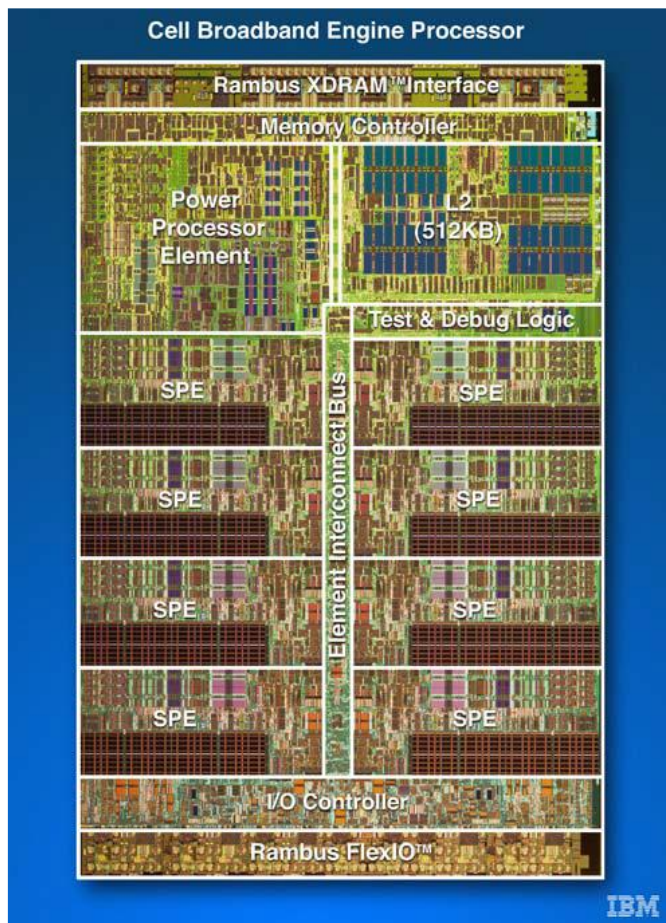
El PPE es un núcleo de dos vías multihilo basado en arquitectura Power que actúa como controlador para las 8 SPEs, que se ocupan de la mayor parte de la carga de computación. El PPE trabaja con sistemas operativos convencionales debido a su similitud con otros procesadores Power PC de 64 bit, mientras que las SPEs están diseñadas para la ejecución de código vectorizado en coma flotante.

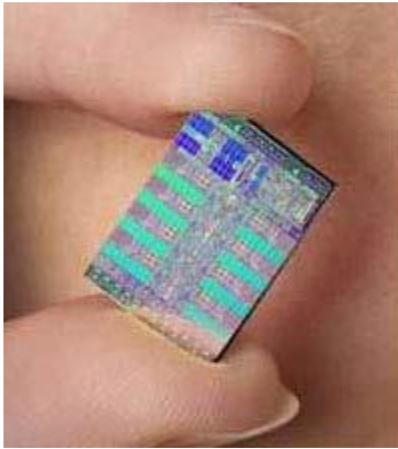
- **Elementos Sinérgicos de Proceso (Synergistic Processing Elements, SPE)**

Cada SPE se compone de una “unidad sinérgica de proceso” (Synergistic Processing Unit, SPU) y una “controladora de flujo de memoria” (Memory Flow Controller, MFC, DMA, MMU, o bus interface).<sup>24</sup> Una SPE es un procesador RISC con una organización SIMD de 128 bits preparada para ejecutar instrucciones de precisión doble o sencilla. En la generación actual de Cell, cada SPE contiene 256 KB de SRAM embebida, para almacenamiento de instrucciones y datos, denominada “almacenamiento local” (no confundir con “memoria local”, que en la documentación de Sony se corresponde con la VRAM), visible para la PPE y que puede ser direccionada directamente por software. Cada SPE soporta hasta 4 GB de memoria de almacenamiento local.

El almacenamiento local no opera como la caché de una CPU convencional, ya que no es ni transparente al software ni contiene estructuras para la predicción de los datos a cargar.

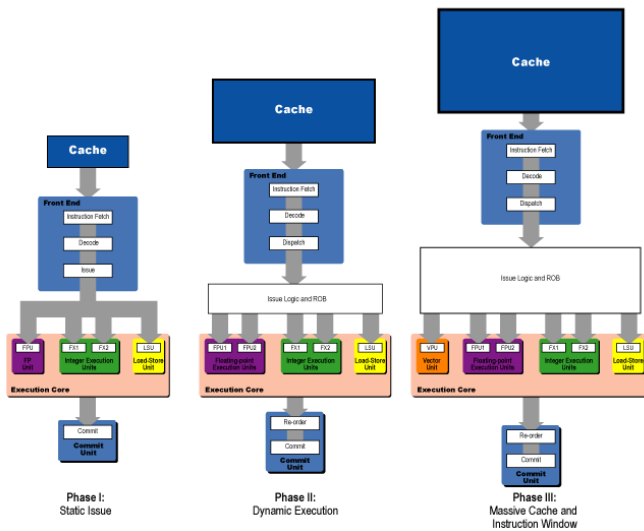
#### DIAGRAMA





Tamaño.

## FASES DE EJECUCIÓN



El diagrama muestra el desarrollo del microprocesador dividido en tres fases.

La primera fase se caracteriza por una ejecución estática, en la que se emiten instrucciones a las unidades de ejecución en el orden exacto en que se introducen en el procesador. Con máquinas de doble edición como el Pentium original, dos instrucciones que cumplen ciertos criterios pueden ejecutarse en paralelo y requiere una cantidad mínima de lógica para implementar esta forma muy simple de ejecución fuera de orden.

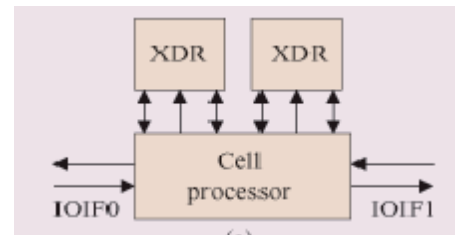
En la segunda fase, los diseñadores de computadoras incluyeron una ventana de instrucciones, aumentaron el número de unidades de ejecución en el núcleo de ejecución y aumentaron el tamaño de la caché. Por tanto, más código y datos encajarían en el subsistema de almacenamiento en caché (ya sea L1 o L1 + L2), y el código fluiría hacia la ventana de instrucciones donde se

extiende y reprograma para ejecutarse en paralelo en un gran número de unidades de ejecución.

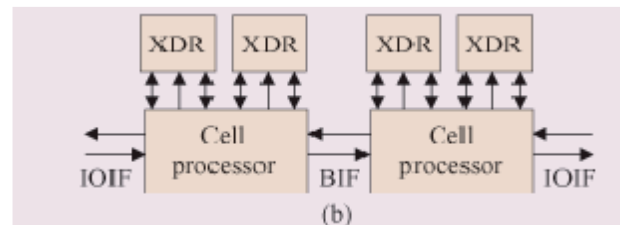
La tercera fase se caracteriza por un aumento masivo de los tamaños de las cachés y la ventana de instrucciones, con algunos aumentos modestos en el ancho del núcleo de ejecución. En esta tercera fase, la memoria está mucho más lejos del núcleo de ejecución, por lo que se necesita más caché para mantener el rendimiento del sufrimiento. Además, el núcleo de ejecución se ha ampliado ligeramente y sus unidades han sido más profundamente pipeline, con el resultado de que hay más ranuras de ejecución por ciclo para llenar.

## E. ESCALABILIDAD

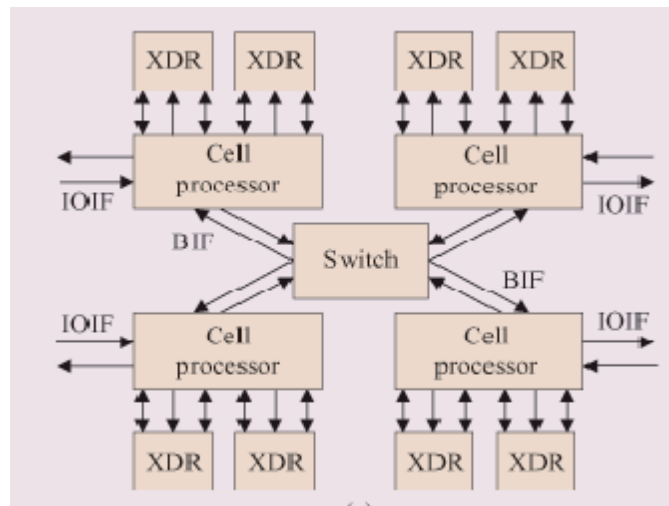
Como se ha comentado previamente, los Cell se pueden conectar con otros para formar sistemas mayores, dado que implementan el sistema FlexIO de RAMBUS, la comunicación es una extensión del EIB, y permite de forma relativamente transparente el intercambio de datos entre PPEs, y SPEs de diferentes chips.



Sistema Cell Básico



Conexión Tipo Cascada



Conexión Tipo Switch



## F. SONY SE RETIRA DEL PROYECTO

Sony pasa de contar con NVIDIA a incorporar una GPU fabricada por AMD, derivada de los chips Radeon serie HD 7000. Ya son varios los sitios especializados en videojuegos que ven un cambio en el futuro de Sony con respecto a su consola de mesa, apuntando a que la compañía de Kazuo Hirai deje de apostar por el chip Cell, decisión personal del “padre” del sistema PlayStation Ken Kutaragi, para integrar una CPU de arquitectura x86 también fabricada por AMD.

El fabricante de procesadores rival de Intel logra conseguir no solo el acuerdo para desarrollar el chip gráfico de PlayStation 4, sino también su CPU, lo que lleva casi inmediatamente a pensar en una arquitectura de tipo System on a Chip como el de las APU Llano.

Cell, a pesar de su potencia, ha sido una plataforma demasiado complicada para PlayStation 4, y muchos desarrolladores tuvieron problemas para adaptarse al principio, especialmente por la complejidad de los primeros kits de desarrollo proporcionados por Sony.

## G. PROGRAMACIÓN Y SIMULACIÓN DEL PROCESADOR CELL

El Cell se puede programar en varios lenguajes especialmente usados en paralelismo, como fortran, pero el más común y extendido es C.

IBM proporciona el “IBM Cell SDK para Linux”, y un parche para el kernel de Linux que permite utilizar las funciones específicas del Cell (buffers de E/S, comunicación con los SPEs, etc...).

La PlayStation 3 permite la ejecución del sistema operativo Linux, en diversas distribuciones, pero concretamente la YellowDog Linux, desarrollada conjuntamente por IBM, Sony y YellowDog para dicha plataforma, con lo que junto con el IBM Cell SDK, la PS3 se convierte en un kit de desarrollo basado en Cell.

Adicional, para la simulación IBM proporciona también una completa suite que modela el comportamiento de todos los elementos internos del Cell, de forma que se puede ejecutar código virtualmente y analizar su rendimiento sin necesidad de disponer de una máquina equipada con Cell.

## III. CONCLUSIONES

- El procesador Cell, fue una de las grandes apuestas colaborativas que inicio en el 2001 aunque inicialmente se planteó para la Play Station 3 de Sony su alcance fue más allá de una consola de video juegos.

•

- Cell se basa en tres pilares fundamentales:
  - Una memoria de muy alta velocidad.
  - Unos tiempos de comunicación muy reducidos.
  - 8 coprocesadores superescales + 1 maestro funcionando todos a la misma frecuencia.
- Gracias a su arquitectura y diseño, fue uno de los mejores procesadores en cuanto a computación de datos masivos.
- Con su escalabilidad y fue posible implementar en otros ámbitos como estaciones de trabajo, servidores, sistemas de video, creación de animaciones y otros.
- A pesar que Sony se retiró de la colaboración del procesador Cell, IBM y Toshiba siguieron apostando por otros usos aparte de los video juegos, así surgió un derivado el PowerXCell 8i, presente actualmente en servidores y tarjetas aceleradoras de video.

## REFERENCIAS

- [1]. The Cell Processor - A short Introduction - Torsten Hoefler.  
[https://events.ccc.de/congress/2005/fahrplan/attachments/545-Paper\\_TheCellProcessor.pdf](https://events.ccc.de/congress/2005/fahrplan/attachments/545-Paper_TheCellProcessor.pdf)
- [2]. Introducing the IBM/Sony/Toshiba Cell Processor.  
<https://arstechnica.com/features/2005/02/cell-1/>
- [3]. Cell. <https://es.wikipedia.org/wiki/Cell>
- [4]. Presentan el procesador Cell.  
<https://portinos.com/2774/presentan-el-procesador-cell>
- [5]. Precesadores Cell.  
<http://procesadorescell.blogspot.com.co/>
- [6]. Los Microprocesadores y el Procesador Cell de la IBM.  
<http://sriver50.blogspot.com.co/2007/05/microprocesadores.html>
- [7]. <http://origin.arstechnica.com/images/cell/figure2.gif>
- [8]. <http://www.netlib.org/utk/people/JackDongarra/WEB-PAGES/SPRING-2008/Lect02-cell.pdf>