

Diseño de una Memoria RRAM 2T2R no Volátil

José de Jesús de la Rosa de la Rosa*

Facultad de Ciencias, Universidad Autónoma de San Luis Potosí.

(Dated: 22 de junio de 2022)

Diferentes tecnologías en escalas nanométricas han llevado el diseño de arquitecturas de memoria a un sistema híbrido con lógica CMOS, para lograr una alta densidad de dispositivos con un bajo consumo de energía.

I. INTRODUCCIÓN

Las memorias no volátiles (NVM) muestran características como alta densidad, bajo costo, rápido acceso para lectura y escritura (R/W), bajo consumo energético, alto desempeño, alta resistencia y retención. En la actualidad los dispositivos de memoria basados en Flash [1, 2], representan la tecnología mas común entre los dispositivos NVM (memoria no volátil) debido a su alta densidad y bajos costos de fabricación. Sin embargo, la tecnología

Flash sufre de baja resistencia, baja velocidad de escritura y altos voltajes para el proceso de escritura [3].

II. CONCLUSIONES

A pesar de las diferentes arquitecturas de memorias basadas en RRAM reportadas en la literatura, no ha sido reportada una celda que logre una implementación funcional debido los problemas derivados de la variabilidad de los dispositivos.

-
- [1] Harika Manem and Garrett S Rose. A read-monitored write circuit for 1t1m multi-level memristor memories. In *2011 IEEE international symposium of circuits and systems (ISCAS)*, pages 2938–2941. IEEE, 2011.
 - [2] Md Badruddoja Majumder, Mesbah Uddin, Garrett S Rose, and Jeyavijayan Rajendran. Sneak path enabled authentication for memristive crossbar memories. In *2016 IEEE Asian Hardware-Oriented Security and Trust*

- (*AsianHOST*), pages 1–6. IEEE, 2016.
- [3] Xiaoping Wang, Yuanyuan Yang, Lin Chen, and Shuai Li. A non-volatile comparator based on 1t1m crossbar arrays using memristor-aided logic. In *IECON 2017-43rd Annual Conference of the IEEE Industrial Electronics Society*, pages 5685–5689. IEEE, 2017.

* a228835@alumnos.uaslp.mx