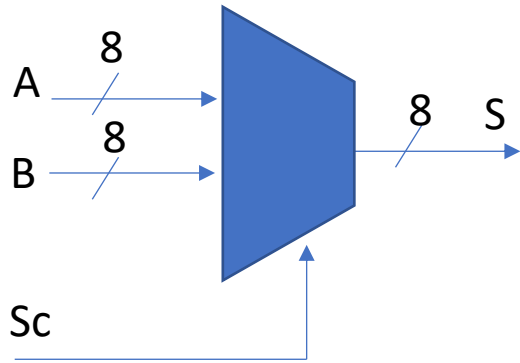


# LABORATORIO 7

## Diseño estructural

Diseñar un multiplexor de 2 entradas 1 salida de 8 bits.

Mux 2 a 1 de 8bits



1. Diseñar el circuito lógico de un multiplexor de 2 entradas 1 salida de 1 bit.
2. Diseñar el modulo del multiplexor de 2 entradas 1 salida de 1 bit en VHDL.
3. Diseñar el diagrama de bloques del multiplexor de 2 entradas 1 salida de 8 bits utilizando el modulo del multiplexor de 2 entradas 1 salida de 1 bit.
4. El multiplexor de 2 entradas 1 salida de 8 bits tendrá 2 entradas (A y B) de 8 bits cada una, una entrada de 1 bit que llamaremos Señal de control (Sc) y tendrá una salida de 8 bits (S).
5. Descripción del modulo principal en VHDL
6. Descripción del testbench en VHDL (pruebas aleatorias, mínimo 5 pruebas cambiando la Señal de control)