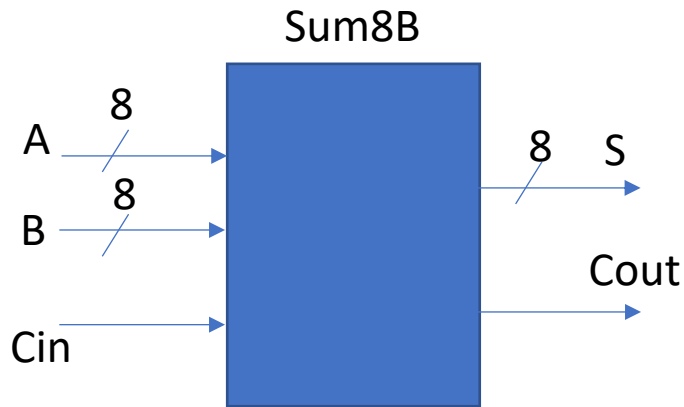


LABORATORIO 6

Diseño estructural

Diseñar un sumador completo de 8 bits.



1. Diseñar el circuito lógico de un sumador completo de 1 bit (laboratorio 2).
2. Diseñar el modulo del sumador completo de 1 bit en VHDL (laboratorio 2).
3. Diseñar el diagrama de bloques del sumador completo de 8 bits utilizando el modulo del sumador completo de 1 bit.
4. El sumador completo de 8 bits tendrá 2 entradas (A y B) de 8 bits cada una, una entrada de 1 bit que llamaremos Cin tendrá una salida de 8 bits (S) y un Cout de 1 bit.
5. Descripción del modulo principal en VHDL
6. Descripción del testbench en VHDL (pruebas aleatorias, mínimo 10 pruebas)