

ARQUITECTURA DE COMPUTADORES
GRUPO IM. BENCHMARK del TEMA 1

Estudiante:

1. En la expresión de la ley de Amdahl, $S_p \leq p/(1+f(p-1))$, para la ganancia de velocidad de un computador al mejorar uno de sus recursos (Responda verdadero (V) o falso (F)):

- f es la fracción del tiempo antes de aplicar la mejora en la que se utiliza el recurso mejorado (F)
- La máxima ganancia de velocidad que se puede conseguir, por mucho que se mejore el recurso es $1/(1-f)$ (F)
- p no puede ser mayor que 1 (F)

2. Los núcleos de la arquitectura Sunday Bridge de Intel pueden terminar hasta 8 operaciones en coma flotante (FLOP) por ciclo. ¿Cuál es la máxima velocidad (en GFLOPS) de un procesador de 6 núcleos con dicha arquitectura que funciona a una frecuencia de reloj de 2.5 GHz?

$$8 \text{ FLOP}/(\text{ciclo} \cdot \text{núcleo}) \cdot 2.5 \text{ (Gciclos/s)} \cdot 6 \text{ núcleos} = 120 \text{ GFLOPS}$$

3. Responda Verdadero (V) o Falso (F):

- En un computador NUMA, la memoria está físicamente distribuida aunque utiliza un modelo de programación de memoria compartida (V)
- Un computador UMA es un tipo de multiprocesador (V)
- En un computador de tipo NORMA los accesos a memoria local y remota se realizan a través de instrucciones de acceso a memoria (carga y almacenamiento de datos en memoria) (F)

4. Si el bucle siguiente: for i=1 to N do a(i)=b(i)+c; y $N=10^{15}$, se ejecuta en 2 segundos en un computador, siendo c, a(), y b() datos en coma flotante. ¿Cuántos TFLOPS alcanza la máquina al ejecutar el código?

$$1 \cdot 10^{15} \text{ FLOP} / 2 \text{ s} \cdot 10^{12} = 1000/2 \text{ TFLOPS} = 500 \text{ TFLOPS}$$

5. Escriba la expresión de los MIPS en términos del número de ciclos por instrucción (CPI) del procesador, y de su frecuencia de reloj (F). **MIPS= $F/\text{CPI} \cdot 10^6$**

8. Responda Verdadero (V) o Falso (F):

- Las hebras de un proceso no necesitan recurrir a llamadas al sistema operativo para comunicarse (V)
- El paralelismo entre hebras permite aprovechar una granularidad menor que el paralelismo entre procesos (V)
- Los multicomputadores son máquinas MIMD y los multiprocesadores SIMD. (F)

9. En la secuencia de instrucciones:

- (a) add r1, r2, r3 ; $r1 \leftarrow r2 + r3$
- (b) sub r2, r1, r4 ; $r2 \leftarrow r1 - r4$

- Hay dependencia RAW entre las instrucciones debido al registro r1 (V)
- No hay ninguna dependencia WAR entre las instrucciones (F)
- No hay ninguna dependencia WAW entre las instrucciones (V)