

Problema tema 3: procesadores VLIW

Se tienen dos procesadores distintos tipo VLIW de los cuales se obtienen las siguientes tablas de latencia.

	Latencia	
Tipo de instrucción	Procesador 1	Procesador 2
Load enteros	2	3
Load FP	5	7
Salto bien predicho	2	2
Salto mal predicho	5	5
Intrucción ALU entera	2	1
Instrucción ALU FP	4	3

Teniendo en cuenta el sobrecoste inherente a la implementación de un sistema de especulación de acceso a memoria en alguno de los dos sistemas, ¿en cuál de ellos estaría más justificado su uso para conseguir una mayor eficiencia?

El sistema de especulación de acceso a memoria hace más eficientes las instrucciones que acceden a memoria ya que se ejecutan en posibles huecos en alguno de los slots, si finalmente no se encuentra una instrucción de STORE en la misma dirección usada por la instrucción LOAD, se ha adelantado el tiempo de acceso y no hace falta deshacer la lectura ni las instrucciones que dependían de ésta.

A pesar de su utilidad tiene grandes sobrecostes debidos al hardware que hay que añadir para tratar de recuperar las instrucciones que se ejecutaron por predicciones incorrectas pero en este problema el criterio buscado es la eficiencia. Tienen mayor impacto en la eficiencia de los sistemas que tienen una mayor latencia en las operaciones de lectura, en este caso el procesador 2.