
Procesador con pipeline de cinco etapas

JOSE PABLO APÚ, B10407
MARCO TORRES, B16592
CHUAN WU, B27371

Estructuras de Computadores Digitales II
Escuela de Ingeniería Eléctrica
Universidad de Costa Rica

Resumen

En este documento se describe detalladamente el diseño, la implementación de un procesador con pipeline de cinco etapas.

I. INTRODUCCIÓN

- I. Desarrollo del proyecto
- II. Plan de pruebas

II. DISEÑO

- I. Unidad de control
 - I.1. Estados
 - I.2. Entradas
 - I.3. Salidas
 - I.4. Definición de la máquina
- II. Codificador
- III. Memoria de datos
- IV. Memoria de instrucciones

III. IMPLEMENTACIÓN

IV. VERIFICACIÓN Y PLAN DE PRUEBAS